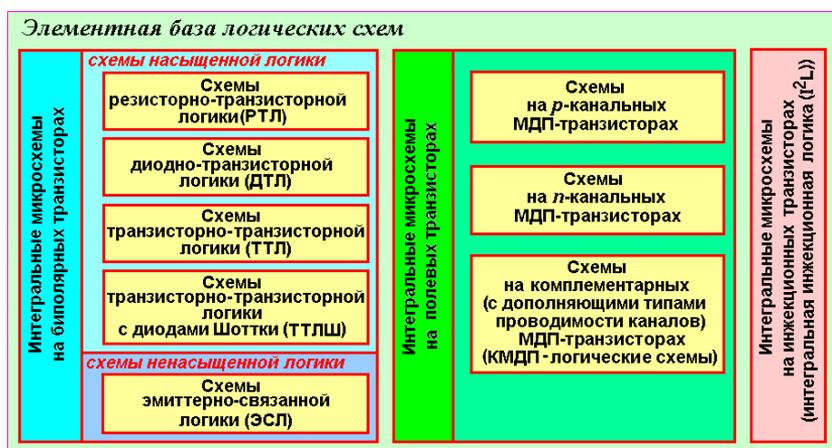


## 1.2. КЛАССИФИКАЦИЯ ЭЛЕКТРОННОЙ ЭЛЕМЕНТНОЙ БАЗЫ ПРИБОРОСТРОЕНИЯ И ЕЕ ОСНОВНЫЕ ФУНКЦИОНАЛЬНЫЕ ПАРАМЕТРЫ

**Цель лекции:** изучение электронной элементной базы приборостроения и ее основные функциональные параметры.

### 1.2.1. КЛАССИФИКАЦИЯ ЭЛЕКТРОННОЙ ЭЛЕМЕНТНОЙ БАЗЫ ПРИБОРОСТРОЕНИЯ ПО ИСПОЛЬЗУЕМЫМ АКТИВНЫМ ЭЛЕМЕНТАМ И ТЕХНОЛОГИЯМ МИКРОЭЛЕКТРОНИКИ

В зависимости от того, по какой из микроэлектронных технологий производится та или иная интегральная микросхема (ИМС) и какие активные элементы составляют ее основу, всю элементную базу логических элементов, применяемых в приборостроении можно примерно классифицировать так, как показано на рис. 1.3.



**Рис. 1.3.** Общая классификация цифровой электронной элементной базы приборостроения

Каждый из представленных в классификации типов элементной базы, используемой в приборостроении, отличается технологией изготовления, топологической реализацией, уровнями логических сигналов, предельным быстродействием и т. д.

### 1.2.2. ОСНОВНЫЕ ФУНКЦИОНАЛЬНЫЕ ПАРАМЕТРЫ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ ЭЛЕКТРОННОЙ ЭЛЕМЕНТНОЙ БАЗЫ ПРИБОРОСТРОЕНИЯ

Каждый ЛЭ ИМС оценивается рядом параметров, обусловленных внутренней структурой и конструктивным исполнением. Некоторые из этих параметров касаются конкретной ИМС, другие характеризуют все изделия данной серии. Если в условиях эксплуатации эти параметры будут выдержаны, предприятие-изготовитель гарантирует нормальную работу микросхемы. Значения параметров, как правило, задаются с запасом и не исчерпывают физических возможностей ИМС, однако превышать их не следует, особенно те из них, от которых зависят ее работоспособность и надежность.

К параметрам, характеризующим логические и схемотехнические возможности ЛЭ БИС и СБИС относятся:

1. Реализуемая логическая функция.
2. Нагрузочная способность  $n$ , характеризующая возможность подключения к выходу ЛЭ определенного числа идентичных ЛЭ.
3. Коэффициент объединения по входу  $m$  ( $m_n$  – для реализации логической функции «И»;  $m_{или}$  – для реализации логической функции «ИЛИ»).
4. Средняя задержка передачи сигнала  $\tau_{cp}$  (полусумма времён задержек передачи сигналов «1» и «0» с входа ЛЭ на его выход).
5. Предельная рабочая частота  $f_p$  (частота переключения асинхронного RS-триггера, составленного из рассматриваемых ЛЭ).
6. Помехоустойчивость (статическая и динамическая).
7. Потребляемая мощность.
8. Энергия переключения.

### 1.2.3. ВЫПОЛНЯЕМАЯ ЛОГИЧЕСКАЯ ФУНКЦИЯ

По виду реализуемой логической функции все ЛЭ условно могут быть разбиты на два класса. К первому классу относятся функциональные элементы одноступенчатой логики. Это простейшие ЛЭ, реализующие функции «И», «ИЛИ», «НЕ», «И–НЕ», «ИЛИ–НЕ».

Ко второму классу относятся функциональные элементы двухступенчатой логики, реализующие более сложные функции: «И–ИЛИ», «ИЛИ–И», «НЕ–И–ИЛИ», «И–ИЛИ–НЕ», «И–ИЛИ–И» и др.

#### 1.2.4. НАГРУЗОЧНАЯ СПОСОБНОСТЬ (КОЭФФИЦИЕНТ РАЗВЕТВЛЕНИЯ ПО ВЫХОДУ)

*Нагрузочная способность ЛЭ* –  $n$  определяет максимальное число входов идентичных элементов, которое может быть подключено к выходу рассматриваемого ЛЭ, при условии обеспечения неискаженной передачи двоичных символов 0 и 1 в цифровом устройстве по цепи из произвольного числа последовательно включенных ЛЭ при наихудших сочетаниях дестабилизирующих факторов. Дестабилизирующими факторами могут быть: изменение питающих напряжений, разброс параметров компонентов, изменение температуры и т. п.

Часто нагрузочная способность  $n$  называется *коэффициентом разветвления по выходу* и выражается целым положительным числом ( $n = 4, 5, 7, 10$  и т. д.). Чем выше нагрузочная способность ЛЭ, тем шире их логические возможности и тем меньше затраты при построении цифрового устройства. Однако увеличение параметра  $n$  возможно до определенных пределов, поскольку при этом ухудшаются другие параметры ЛЭ: снижается быстродействие, ухудшается помехоустойчивость и увеличивается потребляемая мощность. По этой причине в состав одной серии интегральных схем часто входят ЛЭ с различной нагрузочной способностью: основные ЛЭ с  $n = 4 \div 10$  и буферные элементы – так называемые усилители мощности с  $n = 20 \div 50$ . Это позволяет более гибко проектировать цифровые устройства, достигая оптимальных показателей по потребляемой мощности и числу ЛЭ.

Буферные элементы, как правило, выполняются со сложным транзисторным выходом, обеспечивающим коммутацию больших токов нагрузки. В зависимости от электрической схемы базовые ЛЭ в основном работают в режиме, когда нагрузочные входы потребляют ток с выхода элемента или когда выход элемента забирает ток от нагрузочных входов последующих элементов. Существуют ЛЭ, которые в одном логическом состоянии отдают ток в нагрузку, а в другом – получают его от нагрузки.

Логические элементы интегральных МДП-микросхем, имеющих высокое входное сопротивление ( $U_{вх} > 10^{12}$  Ом), в статическом режиме практически не отдают ток в нагрузку и не забирают его из нагрузки. Их нагрузочная способность высока ( $n > 10$ ), и ее увеличение ограничивается только ухудшением динамических параметров ЛЭ за счет роста постоянных времени заряда и разряда паразитной нагрузочной ёмкости  $C_n$  при больших  $n$ , так как  $C_d = C_{вх} + C_{вых}$ , где  $C_{вх}$  – ёмкость входа одного ЛЭ;  $C_{вых}$  – ёмкость выхода ЛЭ, включая линию связи.

В зависимости от частотного диапазона работы логических МДП-микросхем их нагрузочная способность может изменяться в широких пределах ( $n = 10 \div 100$ ).

### 1.2.5. КОЭФФИЦИЕНТ ОБЪЕДИНЕНИЯ ПО ВХОДУ

*Коэффициент объединения по входу* –  $m$  характеризует максимальное число логических входов функционального элемента. С увеличением параметра  $m$  расширяются логические возможности микросхемы за счет выполнения функций с большим числом аргументов на одном типовом элементе «И–НЕ», «ИЛИ–НЕ» и т. п. Однако при увеличении числа входов, как правило, ухудшаются другие параметры функционального элемента, такие как быстродействие, помехоустойчивость и нагрузочная способность.

С точки зрения возможности увеличения коэффициента объединения по входу «И» или по входу «ИЛИ» логические схемы существенно отличаются друг от друга. Например, в ИМС, где функция первой логической ступени выполняется на диодах или эмиттерных переходах многоэмиттерного транзистора, увеличение числа входов не требует существенных дополнительных затрат площади кристалла.

В ИМС, где функция первой логической ступени выполняется на транзисторах, увеличение параметра  $m$  требует значительного увеличения числа компонентов ЛЭ и роста площади кристалла ИМС. Особенно большие сложности вызывает увеличение параметра  $m_{\text{и}}$  или  $m_{\text{или}}$  в ЛЭ на комбинентарных МДП-транзисторах (КМДП-ИМС).

В существующих сериях интегральных микросхем основные ЛЭ выполняются, как правило, с числом входов ( $m_{\text{и}} = 2 \div 6$ ,  $m_{\text{или}} = 2 \div 4$ ). Увеличение числа входов  $m$  обеспечивается за счет введения в серию ЛЭ специального логического расширителя, подключение которого к основной ИМС дает возможность увеличить  $m_{\text{и}}$  или  $m_{\text{или}}$  до 10 и более. Увеличение числа входов ЛЭ в составе БИС также не реализуется методом запараллеливания транзисторов или их последовательного (ярусного) включения, так как это снижает динамические параметры и ухудшает показатели потребляемой мощности.

В технологии БИС чаще применяют методику реализации функций по многоступенчатой логической схеме «И–ИЛИ», так как в этом случае первые ступени имеют малую нагрузку ( $n = 1, 2$ ), а выходная логическая ступень выполняется на простом инверторе с высокой нагрузочной способностью. Это позволяет экономить площадь кристалла БИС и обеспечивать высокое быстродействие передачи информации за счет небольших размеров транзисторов первых логических ступеней и низкой межэлементной ёмкости, нагрузки.

### 1.2.6. СРЕДНЯЯ ЗАДЕРЖКА РАСПРОСТРАНЕНИЯ СИГНАЛА

К основным *динамическим параметрам* ЛЭ относятся:

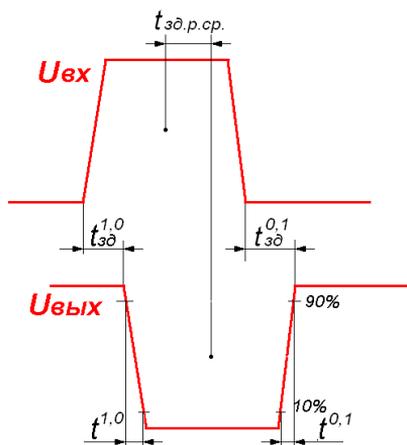
$t_{\text{ф1}}$  – длительность фронта формирования уровня логической «1»;

$t_{\text{ф0}}$  – длительность фронта формирования уровня логического «0»;

- $t_{зд}^{10}$  – время задержки переключения из состояния «1» в состояние «0»;  
 $t_{зд}^{01}$  – время задержки переключения из состояния «0» в состояние «1»;  
 $\tau_{и}$  – длительность импульса;  
 $f_p$  – рабочая частота.

Определение этих параметров обеспечивается при сравнении сигналов на входе и выходе ЛЭ, т. е. при рассмотрении процесса передачи через него информации.

На рис. 1.4 приведены характеристики сигналов на входе и выходе инвертора и показаны уровни отсчета, относительно которых определяются динамические параметры ЛЭ. Уровнями отсчета динамических параметров ЛЭ являются (рассматривается положительная логика) максимальный уровень логического «0» и минимальный уровень логической «1». Задержка переключения  $t_{зд}^{10}$  определяется как временной интервал между уровнем «1» фронта нарастания входного импульса (положительный импульс) и уровнем «0» фронта спада выходного импульса (отрицательный импульс). Задержка переключения  $t_{зд}^{01}$  определяется как временной интервал между уровнем «0» фронта спада входного импульса и уровнем «1» фронта нарастания выходного импульса. Фронты импульса, определяемые между уровнями «1» и «0» спада импульса, обозначаются  $t_{\phi 0}$ , между уровнями «0» и «1» нарастания импульса –  $t_{\phi 1}$ . Длительность импульса на выходе элемента определяется временным интервалом между фронтами  $t_{\phi 0}$  и  $t_{\phi 1}$  на уровне логической «1».



**Рис. 1.4.** К определению динамических параметров логического элемента (инвертора)

*Средняя задержка распространения сигнала* в логическом элементе  $t_{зд.р.ср}$  определяется как полусумма задержек  $t_{зд}^{10}$  и  $t_{зд}^{01}$  и служит усредненным параметром быстродействия, используемым при расчете временных характеристик многоэлементных последовательно включенных логических микросхем.

Параметр  $t_{ср}$  проводится в технических условиях или руководящем материале по применению ИМС. Для упрощения расчета временных характеристик сложных логических цепей сигналы часто считают прямоугольными, т. е.  $t^{10} = t^{01} = 0$ .

### 1.2.7. ПРЕДЕЛЬНАЯ РАБОЧАЯ ЧАСТОТА

Предельная рабочая частота – это предельная частота переключения асинхронного RS-триггера, реализованного на базе этого типа ЛЭ.

### 1.2.8. ПОМЕХОУСТОЙЧИВОСТЬ

*Помехоустойчивость.* Базовый элемент интегральной микросхемы в статическом режиме может находиться в одном из двух устойчивых состояний («0» или «1»). По этой причине различают *статическую помехоустойчивость ЛЭ по уровню логического «0»* ( $U_{п}^0$ ) и *по уровню логической «1»* ( $U_{п}^1$ ). Статическая помехоустойчивость базовых элементов ИМС определяется значением напряжения, которое может быть подано на вход ИМС относительно уровня логического «0» или уровня логической «1», не вызывая ее ложного срабатывания (например, переход из состояния «1» в состояние «0» или наоборот).

Значения параметров  $U_{п}^0$  и  $U_{п}^1$  определяют посредством анализа семейства статических передаточных характеристик функциональных элементов ИМС. На рис. 1.5 приведены передаточные характеристики элемента (ПХЭ), выполняющего функцию инверсии «НЕ», и показаны точки, относительно которых определяется статическая помехоустойчивость ИМС по уровню логического «0» ( $U_{п}^0$ ) и по уровню логической «1» ( $U_{п}^1$ ). Параметр  $U_{п}^0$  определяется как разность напряжений точки *A*, соответствующей месту перегиба нижней огибающей ПХЭ в зоне уровня логической «1», и максимального уровня логического «0» ( $U_{max}^0$ ). Параметр  $U_{п}^1$  определяется как разность напряжений минимального уровня логической «1» ( $U_{min}^1$ ) точки *B*, соответствующей месту перегиба верхней огибающей ПХЭ в зоне уровня логического «0».

Верхняя и нижняя огибающие ПХЭ являются огибающими семейства передаточных характеристик инвертирующего элемента, полученных с учетом наихудших условий его работы (при изменении температуры, питающих напряжений, нагрузки и т. п.). Однако статическая помехоустойчивость не дает полной информации об устойчивой работе ЛЭ в устройстве, так как не характеризует помехоустойчивость в динамическом режиме работы ИМС.

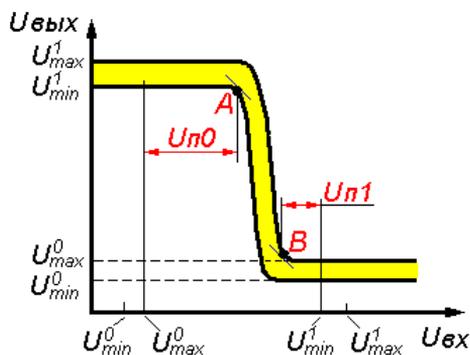
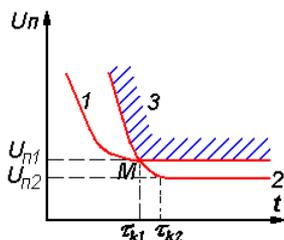


Рис. 1.5. Семейство передаточных характеристик ЛЭ (инвертора)

*Динамическая помехоустойчивость* в общем случае зависит от длительности, мощности и формы сигнала помехи, а также от уровня статической помехоустойчивости и скорости переключения базового логического элемента. Однако высокая статическая помехоустойчивость не всегда определяет высокую динамическую помехоустойчивость логического элемента.

Анализ динамической помехоустойчивости ЛЭ должен происходить с применением запоминающего элемента – триггера, построенного на основе базовых логических элементов, поскольку триггер, в конечном счете, фиксирует превращение помехи в ложную информацию, т. е. запоминает сигнал помехи. Изменяя амплитуду и длительность импульсных помех, воздействующих на входы триггера, и добиваясь его срабатывания, можно получить границы динамической помехоустойчивости логических элементов при воздействии различных форм импульсных помех. В результате анализа поведения триггера может быть графически определена зона динамической помехоустойчивости логических элементов. Пример такого графика, построенного для логических элементов высокого (кривая 1) и низкого (кривая 2) быстродействия, приведен на рис. 1.6. По оси абсцисс откладывается длительность импульса помехи, а по оси ординат – его амплитуда. При больших длительностях импульсов помехи зона динамической помехоустойчивости определяется статическим уровнем помехоустойчивости элемента.



Динамическая помехоустойчивость логических элементов высокого (кривая 1) и низкого (кривая 2) быстродействия

Рис. 1.6. Характеристики динамической помехоустойчивости ЛЭ

Критической длительностью импульса помехи  $\tau_k$  можно назвать такую, при которой амплитуда импульса соответствует уровню статической помехоустойчивости элемента. Для импульсных помех различной формы (синусоидальной, прямоугольной и др.) значение  $\tau_k$  различно для одного и того же элемента. Функциональные элементы низкого быстродействия, как правило, имеют критическую длительность импульса помехи значительно большую, чем элементы высокого быстродействия.

Как видно из характеристик динамической помехоустойчивости, приведенных на рис. 1.6, справа от точки  $M$  пересечения характеристик быстродействующий логический элемент обеспечивает более устойчивую работу устройства, а слева от точки  $M$  более устойчивую работу устройства обеспечивает уже медленнодействующий логический элемент.

Сложность получения семейства характеристик динамической помехоустойчивости элементов не позволяет в настоящее время приводить их в качестве основного или справочного материала в технических условиях на микросхемы.

### 1.2.9. ПОТРЕБЛЯЕМАЯ МОЩНОСТЬ

*Потребляемая мощность.* При работе в реальном устройстве каждый ЛЭ может находиться в следующих состояниях: в состоянии «выключено»; в стадии включения; в состоянии «включено»; в стадии выключения. В каждом из этих состояний ЛЭ потребляет от источника питания различную мощность. При этом некоторые ЛЭ большую мощность потребляют в статических состояниях («включено», «выключено») и сравнительно незначительную — во время переходного процесса из состояния «включено» в состояние «выключено», и наоборот. Другие многочисленные и широко применяемые ЛЭ характеризуются большой потребляемой мощностью во

времени переходных процессов и относительно невысокой в статических состояниях. Первый класс ЛЭ характеризуется так называемой средней потребляемой мощностью, которая определяется из выражения

$$P_{\text{ср}} = (P_0 + P_1)/2,$$

где  $P_1$  – мощность, потребляемая микросхемой в состоянии «включено»;  $P_0$  – мощность, потребляемая микросхемой в состоянии «выключено».

Микросхемы другого класса кроме средней потребляемой мощности характеризуются еще и средней мощностью, потребляемой при максимальной частоте переключения элемента. Дополнительный учет потребляемой мощности в этих микросхемах необходим ввиду того, что во время перехода из одного состояния в другое резко возрастают токи в цепях питания и, следовательно, увеличивается потребляемая мощность. Такие микросхемы характеризуются параметром “динамическая потребляемая мощность”  $P_d$ .

К микросхемам, потребляемая мощность которых зависит от частоты, в первую очередь относятся биполярные ИМС с симметричным транзисторным выходом, а также логические ИМС на комплементарных МДП-транзисторах (КМДП-ИМС).

## КОНТРОЛЬНЫЕ ВОПРОСЫ К ЛЕКЦИИ 2

Вопрос 1. Каким параметром характеризуется нагрузочная способность логического элемента?

Ответы:

- 1 Коэффициентом разветвления по выходу.
- 2 Коэффициентом объединения по входу.
- 3 Потребляемой мощностью

Вопрос 2. По какой характеристике ЛЭ можно определить его запасы статической помехоустойчивости?

Ответы:

- 1 По статической передаточной характеристике
- 2 По зависимости тока потребления от изменения напряжения питания
- 3 По зависимости характеристике запасов динамической помехоустойчивости

Вопрос 3. Какие ЛЭ имеют минимальную рассеиваемую мощность?

Ответы:

- 1 ЛЭ на n-канальных МДП-транзисторах
- 2 ЛЭ на биполярных транзисторах
- 3 ЛЭ интегральной инжекционной логики
- 4 ЛЭ КМДП

Вопрос 4. На какие функциональные параметры ЛЭ влияет параметр «Коэффициент объединения по входу»?

Ответы:

- 1 Никак не влияет ни на какие параметры
- 2 Влияет на быстродействие и помехоустойчивость
- 3 Влияет на ток потребления ЛЭ
- 4 Влияет на среднее время распространения сигнала

Вопрос 5. В каких координатах рассматривают динамическую помехоустойчивость ЛЭ?

Ответы:

- 1 X – время действия помехи, Y- выходное напряжение ЛЭ
- 2 X – амплитуда помехи, Y – выходное напряжение
- 3 X– время действия помехи, Y – амплитуда помехи.