

## 1.7. ЭМИТТЕРНО-СВЯЗАННАЯ ЛОГИКА

**Цель лекции:** ознакомление принципами эмиттерно-связанной логики.

### 1.7.1. СХЕМА БАЗОВОГО ЛОГИЧЕСКОГО ЭЛЕМЕНТА ЭСЛ

До сих пор были рассмотрены ЛЭ, при работе которых хотя бы один из транзисторов попадал в режим насыщения, что снижало быстродействие таких схем. Однако на биполярных транзисторах можно построить ЛЭ, в которых ни один из транзисторов в процессе работы никогда не попадает в режим насыщения. Примером таких ЛЭ является эмиттерно-связанная логика (ЭСЛ). Поэтому ЛЭ ЭСЛ – это сверхбыстродействующие схемы.

Основу схемотехники ЛЭ ЭСЛ составляет схема дифференциального каскада, представленная на рис. 1.32.

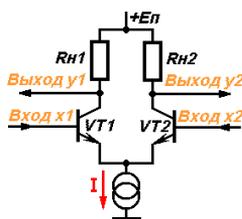


Рис. 1.33. Дифференциальная пара транзисторов

Поскольку для обеспечения ненасыщенного режима работы транзисторов напряжение на их коллекторах должно быть больше напряжения на базах, то для согласования уровней входных и выходных сигналов ЛЭ с целью сдвига выходного напряжения вниз в схему вводят эмиттерные повторители. В результате она изменяется так, как показано на рис. 1.33.

Теперь для того, чтобы получить ЛЭ ЭСЛ, необходимо разработать схему источника опорного напряжения.

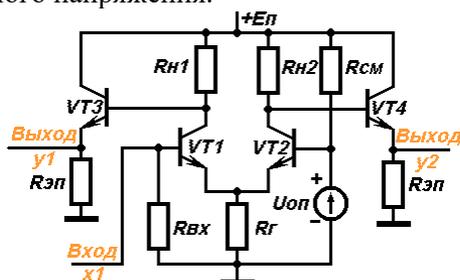


Рис. 1.34. Дифференциальный каскад с эмиттерными повторителями

В результате получаем схему, представленную на рис. 1.34. В ней транзистор  $VT6$  вместе с транзисторами  $VT7$  и  $VT8$  в диодном включении, а также резисторами  $R8$ ,  $R9$  и  $R10$  образуют схему источника опорного напряжения.

### 1.7.2. ОСОБЕННОСТИ СХЕМ ЭСЛ

К основным особенностям схем ЭСЛ следует отнести:

1. Вентили (ЛЭ) ЭСЛ являются более дорогостоящими, чем ЛЭ ТТЛ или любой другой логической серии, поскольку они содержат большее количество элементов и имеют более сложную электрическую схему, а потому занимают большую площадь кристалла ИМС, чем ЛЭ других типов.
2. В ЛЭ ЭСЛ есть возможность одновременного получения 2 логических функций («ИЛИ» и «ИЛИ–НЕ»), т. е. парафазного выходного сигнала, что является уникальной особенностью ЭСЛ, значительно расширяющей возможности ее применения при проектировании цифровых устройств.
3. Логические уровни сигналов в схемах ЭСЛ не совпадают с логическими уровнями сигналов других в ЛЭ других серий, что затрудняет их сопряжение с элементами других серий.
4. Малый размах уровня логического сигнала ( $\approx 800$  мВ) делает ЛЭ ЭСЛ более чувствительными к помехам.

Если на входах низкий уровень сигнала, то транзисторы  $VT1$  и  $VT3$  закрыты. Ток от генератора тока, реализованного на резисторе  $R2$ , течёт через транзистор  $VT2$ . На резисторе  $R3$  есть падение напряжения, которое через эмиттерный повторитель на транзисторе  $VT5$  транслируется на выход  $y_2$ . В результате на этом выходе устанавливается низкий уровень логического сигнала.

Если открывается какой-нибудь из входных транзисторов, то ток протекает через него. В дифференциальной паре может быть один транзистор открыт, а второй закрыт. Поэтому транзистор  $VT4$  закрыт.

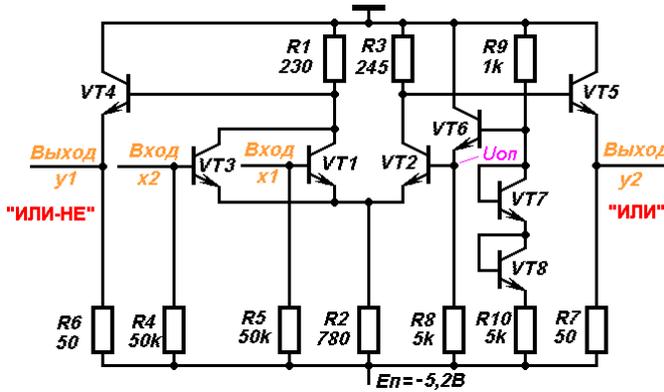


Рис. 1.35. Базовый логический элемент эмиттерно-связанной логики

Таблица истинности БЛЭ ЭСЛ

| $x_2$ | $x_1$ | $y_2$ | $y_1$ |
|-------|-------|-------|-------|
| 0     | 0     | 0     | 1     |
| 0     | 1     | 1     | 0     |
| 1     | 0     | 1     | 0     |
| 1     | 1     | 1     | 0     |

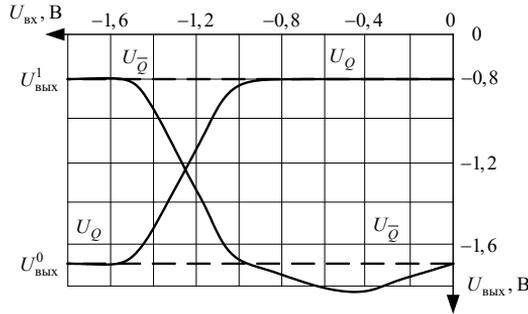
Схемы ЭСЛ, как быстродействующие схемы, весьма часто работают на кабель. Поэтому, чтобы в таких линиях передачи не было отраженных сигналов, выходное сопротивление ЛЭ ЭСЛ и волновое сопротивление кабеля должны быть согласованы (одинаковы).

Обычно волновое сопротивление коаксиального кабеля, используемого в устройствах ЭВМ – 50 Ом, а телевизионного кабеля – 75 Ом. Поэтому в схему включены резисторы  $R_6$  и  $R_7 = 50$  Ом. Поскольку сопротивление резисторов  $R_6$  и  $R_7$  – мало, то транзисторы  $VT_4$  и  $VT_5$  работают при больших эмиттерных токах.

К счастью, это необходимо только для выходных схем ЭСЛ, которые работают непосредственно на коаксиальный кабель. А таких схем обычно немного.

Большие номиналы сопротивлений резисторов  $R_4$  и  $R_5$  нужны, чтобы защитить транзисторы  $VT_1$  и  $VT_3$  от воздействия статического электричества. Через них базы входных транзисторов связаны с источником  $Eп = -5$  В. В результате переход база–эмиттер входных транзисторов при отсутствии входного сигнала закрыт и на нем не может быть наведено статическое напряжение, способное вызвать пробой перехода эмиттер–база входных транзисторов (пробивное напряжение – 7 В).

Статическая передаточная характеристика БЭ ЭСЛ приведена на рис. 1.35.



**Рис. 1.36.** Статическая передаточная характеристика ЛЭ эмиттерно-связанной логики

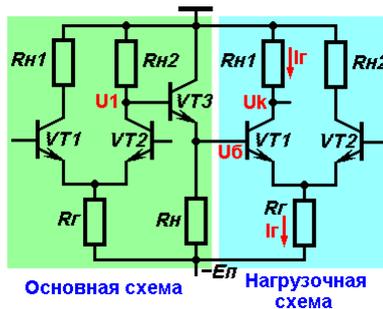
Базовый логический элемент ЭСЛ по сравнению с ранее рассмотренными логическими схемами потребляет большую мощность.

Была разработана модификация базового элемента ЭСЛ с меньшей потребляемой мощностью, но она требовала ещё одного источника питания  $-2$  В.

По способу подачи напряжения питания логические элементы ЭСЛ делятся на:

- схемы с заземлёнными эмиттерами;
- схемы с нулевой коллекторной шиной;
- схемы с отдельными коллекторными выводами.

В схемах ЭСЛ размах логического сигнала не может быть больше напряжения база-эмиттер. Чтобы понять, почему это так, рассмотрим схему рис. 1.37. В этой схеме, если пренебречь падением напряжения на резисторе  $R_{H2}$  от протекания базового тока транзистора  $VT3$ , при логической «1» на выходе можно считать, что  $U_1 = 0$ . Тогда  $U_B = -U_{БЭ}VT3$  и  $I_{Г} = (E_{П} - 2U_{БЭ})/R_{Г}$ .



**Рис. 1.37.** К пояснению ограничения размаха уровня логического сигнала в ЛЭ ЭСЛ

Чтобы обеспечить активный режим транзистора  $VT1$  нагрузочной схемы, необходимо, чтобы напряжение на его базе было меньше напряжения на

коллекторе, т.е. выполнялось условие  $U_{КВТ1} > U_{БВТ1}$ . Или, иначе:  $-I_{Г} \times R_{Н1} > -U_{БЭ}$ . Умножив обе части неравенства на  $-1$ , что вызывает изменение знака неравенства, получаем  $U_{БЭ} > I_{Г} \times R_{Н1}$ . Но  $I_{Г} \times R_{Н1}$  – это и есть размах логического сигнала.

### КОНТРОЛЬНЫЕ ВОПРОСЫ К ЛЕКЦИИ 7

|          |   |
|----------|---|
| Вопрос 1 | В чем заключается самое главное преимущество ЛЭ эмиттерно-связанной логики?   |
| Ответы:  |   |
| 1        | Поскольку в ЛЭ ЭСЛ ни один из его транзисторов никогда не работает в режиме насыщения, то эти ЛЭ обладают самым высоким быстродействием.  |
| 2        | ЛЭ ЭСЛ содержит большое число элементов, которые занимают на кристалле микросхемы большую площадь.  |
| 3        | ЛЭ ЭСЛ имеет большие запасы статической помехоустойчивости.   |
| Вопрос 2 | Почему разность уровней логического сигнала в ЛЭ ЭСЛ не может быть больше напряжения база-эмиттер транзистора?  |
| Ответы:  |   |
| 1.       | Схемотехническая реализация ЛЭ ЭСЛ показывает, что для обеспечения активных режимов работы всех транзисторов ЛЭ разность уровней логических сигналов не должна превышать падения напряжения на переходе база-эмиттер транзистора. |
| 2.       | Потому что нагрузочные сопротивления транзисторов дифференциальной пары транзисторов имеют малую величину сопротивления.  |
| 3.       | Потому что для обеспечения работы на кабель сопротивления на выходах ЛЭ должны иметь величину, равную волновому сопротивлению кабеля.   |