

1.9. СХЕМОТЕХНИКА ЭЛЕМЕНТНОЙ БАЗЫ ПРИБОРОСТРОЕНИЯ НА n -КАНАЛЬНЫХ МДП-ТРАНЗИСТОРАХ

Цель лекции: изучение схемотехники элементной базы приборостроения на n -канальных МДП-транзисторах.

1.9.1. ФИЗИКА РАБОТЫ ПОЛЕВОГО ТРАНЗИСТОРА С ИНДУЦИРОВАННЫМ КАНАЛОМ

Постоянное совершенствование МДП-технологии шло в направлении создания n -канальных и КМДП-элементов.

Основные преимущества схем на полевых транзисторах по сравнению с ранее рассмотренными ЛЭ на биполярных и инжекционных транзисторах состоят в:

возможности достижения высокой степени интеграции вследствие малых размеров самих полевых транзисторов и малой площади, занимаемой базовыми логическими элементами на их основе;

высоком быстродействии МДП-структур, причем оно тем выше, чем меньше длина канала полевого транзистора и, как следствие, меньше занимаемая им площадь;

низком уровне рабочих токов, протекающих через канал полевого транзистора, и, как следствие, малой потребляемой мощности, что снимает проблему отвода тепла от кристалла микросхемы.

Вертикальная структура n -канального МДП-транзистора с индуцированным каналом показана на рис. 1.48.

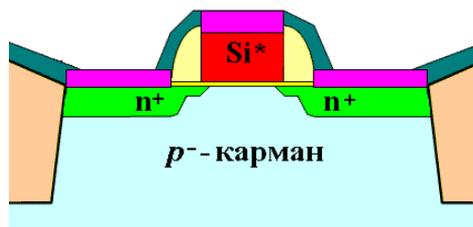


Рис. 1.48. Вертикальная структура n -канального МДП-транзистора с индуцированным каналом

Полевой транзистор управляется потенциалом, приложенным между истоком и затвором. При напряжении на затворе относительно истока, равном нулю, и при наличии напряжения на стоке ток стока оказывается ничтожно малым. Он представляет собой обратный ток p - n -перехода между подложкой и сильно легированной областью стока.

При приложении к затвору отрицательного напряжения по отношению к истоку, в результате проникновения электрического поля через диэлектрический слой в полупроводник при малых напряжениях на затворе (меньших $U_{\text{зи пор}}$), у поверхности полупроводника под затвором возникает обедненный основными носителями слой. При напряжениях на затворе, больших $U_{\text{зи пор}}$, у поверхности полупроводника под затвором возникает инверсный слой, который и является каналом, соединяющим области истока и стока.

Работа МДП-транзистора с индуцированным каналом основана на регулировании уровня тока в приповерхностном слое полупроводникового материала за счет влияния поперечного электрического поля на электропроводность (толщину и поперечное сечение) канала. Так происходит управление током стока в полевом транзисторе с изолированным затвором и индуцированным каналом.

В связи с тем, что затвор отделен от подложки диэлектрическим слоем, ток в цепи затвора ничтожно мал, мала и мощность, потребляемая от источника сигнала в цепи затвора и необходимая для управления относительно большим током стока. Таким образом, МДП-транзистор с индуцированным каналом может осуществлять усиление сигнала, поданного на затвор, как по напряжению, так и по мощности.

Под действием напряжения на затворе в полупроводнике под затвором возникает канал, по которому от истока к стоку движутся носители заряда – электроны. Электроны, двигаясь по направлению постоянной составляющей электрического поля, разгоняются этим полем и их энергия увеличивается за счет энергии источника питания в цепи стока. Одновременно с возникновением канала и появлением в нем подвижных носителей заряда уменьшается напряжение на стоке, т. е. мгновенное значение переменной составляющей электрического поля в канале направлено противоположно постоянной составляющей. Поэтому электроны тормозятся переменным электрическим полем, отдавая ему часть своей энергии.

На рис. 1.48 приведена прямая вольт-амперная характеристика полевого транзистора с индуцированным каналом (α – сопротивление канала).

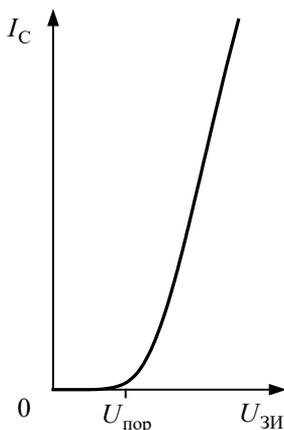


Рис. 1.49. Прямая вольт-амперная характеристика МДП-транзистора с индуцированным каналом

1.9.2. СХЕМОТЕХНИКА БАЗОВЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ НА n -КАНАЛЬНЫХ МДП-ТРАНЗИСТОРАХ

Логические элементы на n -канальных МДП-транзисторах, обладая более высоким быстродействием и крутизной передаточной характеристики, позволяют обеспечить единый номинал питающего напряжения +5 В такой же, как у биполярных ТТЛ и ТТЛШ-элементов. По этой причине все основные разновидности логических МДП-элементов статического, квазистатического и динамического действия будут рассмотрены на примере именно этого типа приборов.

Схема инвертора на полевом транзисторе (рис. 1.49) не отличается от схемы ключа на биполярном транзисторе.

При подаче на вход схемы (затвор транзистора) напряжения, превышающего пороговое напряжение $U_{вх1} > U_{ЗИ\ пор}$, транзистор $VТ1$ открывается. Падение напряжения $I_C \times R1$ снижает напряжение на выходе схемы до $U_{вых0}$, определяемого выходной характеристикой транзистора. Таким образом, рассмотренная ключевая схема является инвертором, реализующим операцию «НЕ».

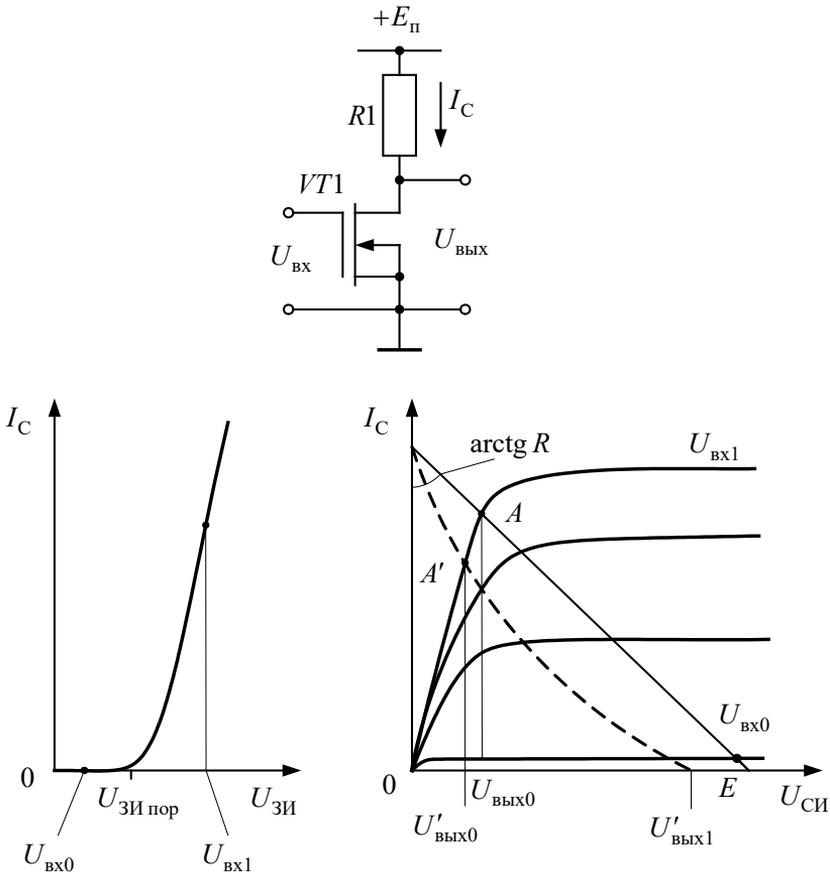


Рис. 1.50. Ключевая схема с полевым транзистором

В качестве нагрузочного сопротивления $R1$ целесообразно использовать МДП-транзистор того же типа, что и транзистор, выполняющий роль ключа, поскольку он занимает меньшую площадь кристалла (рис. 1.50). В этой схеме $VT2$ – сигнальный транзистор, на его затвор поступает входной сигнал. $VT1$ – нагрузочный транзистор.

Чтобы транзистор заменял резистор, необходимо, чтобы напряжение между его затвором и истоком всегда было бы больше порогового, т. е. чтобы канал транзистора всегда оставался открытым и его сопротивление оставалось бы более или менее постоянным. Осуществить это просто, если соединить затвор транзистора $VT1$, заменяющего резистор в схеме, с его стоком. При таком включении напряжение $U_{ЗИ}$ этого транзистора равно падению напряжения между его истоком и источником E_{Π} , поэтому оно всегда остается положительным, хотя изменяется вместе с изменением падения напряжения на транзисторе $VT1$. В результате транзистор $VT1$ пред-

ставляет нелинейное сопротивление с нагрузочной характеристикой, изображенной на рис. 1.50 штриховой линией. В итоге напряжение на выходе в замкнутом и разомкнутом состояниях ключа несколько уменьшается, но схема по-прежнему будет выполнять функцию инвертора, реализующего операцию «НЕ».

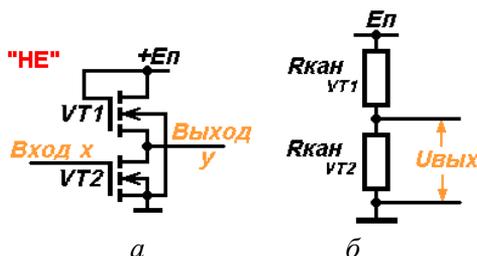


Рис. 1.51. Инвертор на n -канальных МДП-транзисторах (а) и его эквивалентная схема (б), когда оба транзистора открыты

Кроме того, такая схема имеет только идентичные элементы, что позволяет сократить число технологических операций при изготовлении ЛЭ и снизить их стоимость.

На рис. 1.51, б представлена эквивалентная схема инвертора при открытых транзисторах. Если на входе инвертора низкий уровень логического сигнала, то транзистор $VT2$ закрыт. В этом случае ток через инвертор не протекает, падения напряжения нет, и через открытый транзистор $VT1$ напряжение питания поступает на выход ЛЭ:

$$U_{\text{вых}} = +E_{\text{п}}.$$

Если на входе высокий уровень логического сигнала, то транзистор $VT2$ открыт. На выходе будет уровень сигнала, который принимают за «нулевой». Этот уровень сигнала не равен потенциалу земли, а, согласно эквивалентной схеме инвертора, пропорционален отношению сопротивлений каналов обоих транзисторов. В случае, когда топология транзисторов идентична, этот уровень будет равен $E_{\text{п}}/2$.

Вывод. Если нужно получить большой перепад уровня логического сигнала, то необходимо чтобы выполнялось условие

$$R_{\text{кан } VT1} \ll R_{\text{кан } VT2},$$

где $R_{\text{кан } VT1} \ll R_{\text{кан } VT2}$ - сопротивления каналов соответствующих МДП-транзисторов.

Эта задача решается топологически. Сигнальный транзистор $VT1$ выполняют с коротким и широким каналом, поэтому сопротивление канала такого транзистора мало. Нагрузочный транзистор $VT2$ выполняют с длинным и

узким каналом, поэтому сопротивление канала такого транзистора велико. Результат такого проектирования топологии представлен на рис. 1.51.

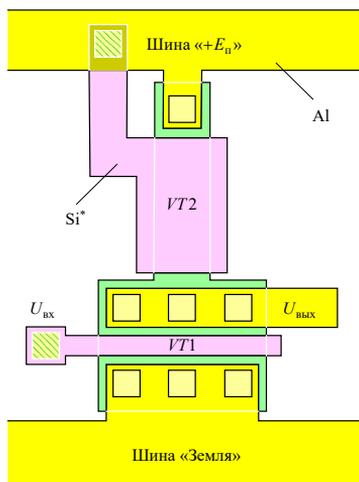


Рис. 1.52. Топология инвертора на n -канальных МДП-транзисторах

На рис. 1.53 показана статическая передаточная характеристика рассматриваемого инвертора.

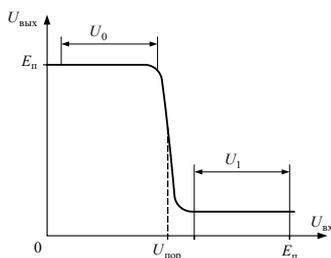


Рис. 1.53. Статическая передаточная характеристика вентиля/инвертора на n -канальных МДП-транзисторах

Из рисунка видно, что запас помехоустойчивости по положительной (открывающей) помехе (U_0) меньше, чем запас по отрицательной (закрывающей) помехе (U_1).

Чтобы получить инвертор с примерно одинаковыми запасами помехоустойчивости, необходимо, чтобы пороговое напряжение сигнального транзистора находилось на уровне примерно $1/2 E_{п}$.

1.9.3. СХЕМОТЕХНИКА БАЗОВЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ «И–НЕ» и «ИЛИ–НЕ» НА *n*-КАНАЛЬНЫХ МДП-ТРАНЗИСТОРАХ

Основные принципы построения логических схем статического действия на МДП-транзисторах одной структуры во многом соответствуют принципам построения ЛЭ резисторно-транзисторной логики. Так, для построения многовходового вентиля «ИЛИ–НЕ» к одному нагрузочному МДП-транзистору подключаются стоки от логических транзисторов, а их истоки – к общей шине. На рис. 1.54, *а* приведена схема вентильного элемента «ИЛИ–НЕ» на два входа, содержащая один нагрузочный транзистор и два логических. Ограничение параметра $m_{или}$ (коэффициент объединения по входу) такой схемы определяется снижением уровня логической «1» на входе за счет падения напряжения на нагрузке от суммарного тока утечки I_0 цепи сток–исток всех m входных МДП-транзисторов. Поскольку ток I_0 МДП-транзисторов достаточно мал, то m -параметр логической схемы может достигать 10 и выше.

Обладая сверхвысоким входным сопротивлением по затвору, МДП-транзистор обеспечивает построение ЛЭ с очень высокой нагрузочной способностью ($n > 20$). Нагрузочная способность МДП-ИМС ограничивается лишь снижением быстродействия с ростом числа нагрузок, так как увеличивается постоянная времени заряда паразитной ёмкости нагрузки C_n током, протекающим через нагрузочный МДП-транзистор.

Интегральная технология МДП-структур позволяет использовать последовательное (ярусное) включение МДП-транзисторов, когда в цепь между нагрузкой и общей шиной включены не один, а два, три или четыре МДП-транзистора по схеме «И».

Схема элемента «И–НЕ» на однотипных МДП-транзисторах показана на рис. 1.54, *б*. Она содержит общий нагрузочный транзистор и группу из двух последовательно включенных управляющих транзисторов. На выходе схемы будет действовать сигнал логического «0» только при одновременно открытых управляющих транзисторах.

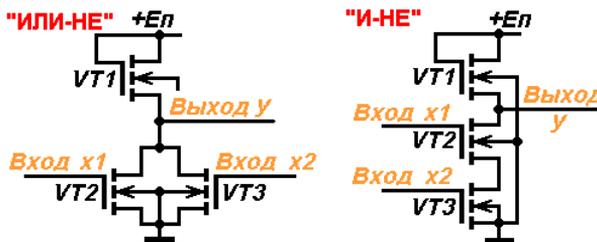


Рис. 1.54. Логические элементы на *n*-канальных МДП-транзисторах: *а* – схема элемента «ИЛИ–НЕ»; *б* – схема элемента «И–НЕ»

В ЛЭ на МДП-транзисторах уровню логической «1» по входу и выходу соответствует потенциал, близкий к E_n , превышающий пороговое напряжение транзисторов; уровню логического «0» – потенциал, близкий к нулю, меньший $U_{пор}$.

На МДП-транзисторах удобно реализовать схемы двухступенчатой логики. Примеры такой реализации показаны на рис. 1.55.

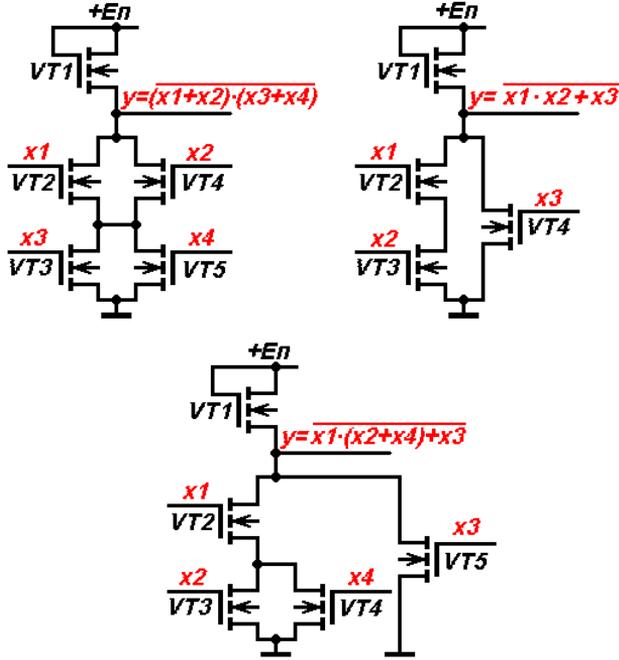


Рис. 1.55. Элементы двухступенчатой логики на n -канальных МДП-транзисторах

КОНТРОЛЬНЫЕ ВОПРОСЫ К ЛЕКЦИИ 9

Вопрос 1. Какими должны быть конфигурации затворов сигнального и нагрузочного транзисторов, чтобы схема инвертора имела достаточный запас статической помехоустойчивости?

Ответы:

1 Затвор сигнального транзистора должен быть длинным и узким, а нагрузочного - длинным и широким. Тогда сопротивление канала сигнального транзистора будет в несколько раз меньше сопротивления канала нагрузочного транзистора, и статическая передаточная характеристика будет иметь большой размах.

2 Затворы сигнального и нагрузочного транзисторов должны быть одинаковыми.

3 Конфигурация затворов обоих транзисторов не имеет отношения к определению запасов помехоустойчивости.

Вопрос 2. Что такое пороговое напряжение?

Ответы:

1. Это напряжение между затвором и истоком МДП-транзистора, при котором между областями истока и стока заканчивается формирование канала того же типа проводимости, что и у этих областей, и между ними начинает протекать ток.

2. Это напряжение между стоком и затвором МДП-транзистора, при котором между областями стока и истока заканчивается формирование канала того же типа проводимости, что и у этих областей, и между ними начинает протекать ток.

3. Это напряжение между стоком и истоком, при котором МДП-транзистор открывается и по нему начинает протекать ток.

Вопрос 3. Какими параметрами МДП-транзисторов определяется размах логического сигнала в схеме инвертора на n-канальных МДП-транзисторах?

Ответы:

1. Пороговыми напряжениями МДП-транзисторов.

2. Отношением пороговых напряжений МДП-транзисторов

3. Отношением геометрических размеров сигнального и нагрузочного МДП-транзисторов

Вопрос 4. Какую величину имеет уровень логической «1» в ЛЭ n-канальных МДП-транзисторах?

Ответы:

1. $\frac{1}{2}$ напряжения питания ЛЭ

2. $\frac{3}{4}$ напряжения питания ЛЭ

3. Практически равен напряжению питания ЛЭ

Вопрос 5. Почему в схемах на p-канальных МДП-транзисторах нагрузочный резистор часто заменяют полевым транзистором?

Ответы:

1. МДП-транзистор занимает на кристалле меньшую площадь, чем резистор с сопротивлением, равным сопротивлению канала МДП-транзистора.

2. Сопротивление резистора менее стабильно величины сопротивления канала МДП-транзистора.

3. Нагрузочный МДП-транзистор всегда проще согласовать с сигнальным МДП-транзистором.