

1.12. КМДП-СХЕМЫ «И–ИЛИ–НЕ» И «ИЛИ–И–НЕ»

Цель лекции: изучение КМДП-схем «И–ИЛИ–НЕ» и «ИЛИ–И–НЕ».

1.12.1. ОБЩИЕ ПОЛОЖЕНИЯ

Достоинства КМДП-схемотехники состоят и в том, что в случае ее применения всего лишь на одном «слое» транзисторов можно реализовать двухуровневую логику, т. е. последовательное выполнение двух логических операций.

На рис. 1.74 приведена принципиальная схема четырехвходового ЛЭ «И–ИЛИ–НЕ» и ее логическая схема. Работу этой схемы описывает табл. 1.4, в которой буквой «О» красного цвета отмечены транзисторы, находящиеся в проводящем состоянии при данной комбинации входных сигналов, а буквой «З» черного цвета отмечены транзисторы, находящиеся в закрытом (непроводящем) состоянии.

Содержание каждого из столбцов таблицы (Т1–Т8) зависит только от сигнала, поданного на затвор соответствующего транзистора. Последний столбец (У) заполняется путем проверки для каждой входной комбинации сигналов логики работы схемы и установления того обстоятельства, при котором выход схемы оказывается или подключенным через открытые транзисторы к шине питания, или же он соединен с землей. Отметим, что при любой комбинации сигналов на входах, выход схемы *никогда не бывает соединен одновременно с шиной питания и землей!*

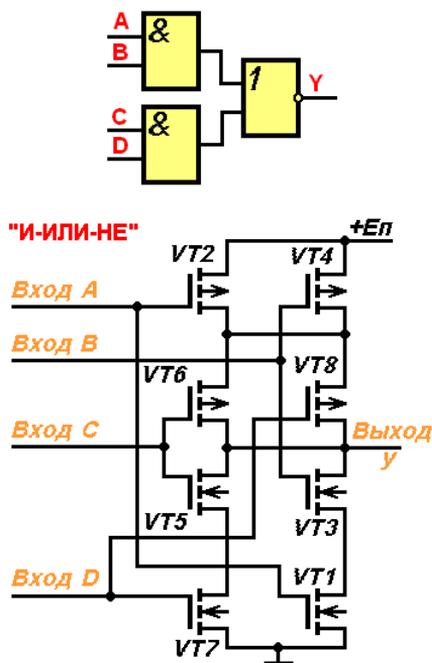


Рис. 1.74. Логическая и принципиальная схемы КМДП ЛЭ «И–ИЛИ–НЕ»

Таблица 1.4

Состояние транзисторов (О – открыт, З – закрыт) КМДП-схемы «И–ИЛИ–НЕ» при различных комбинациях сигналов на входах

А	В	С	Д	Т1	Т2	Т3	Т4	Т5	Т6	Т7	Т8	Y
0	0	0	0	З	О	З	О	З	О	З	О	1
0	0	0	1	З	О	З	О	З	О	О	З	1
0	0	1	0	З	О	З	О	О	З	З	О	1
0	0	1	1	З	О	З	О	О	З	О	З	0
0	1	0	0	З	О	О	З	З	О	З	О	1
0	1	0	1	З	О	О	З	З	О	О	З	1
0	1	1	0	З	О	О	З	О	З	З	О	1
0	1	1	1	З	О	О	З	О	З	О	З	0
1	0	0	0	О	З	З	О	З	О	З	О	1
1	0	0	1	О	З	З	О	З	О	О	З	1
1	0	1	0	О	З	З	О	О	З	З	О	1
1	0	1	1	О	З	З	О	О	З	О	З	0
1	1	0	0	О	З	О	З	З	О	З	О	0
1	1	0	1	О	З	О	З	З	О	О	З	0
1	1	1	0	О	З	О	З	О	З	З	О	0
1	1	1	1	О	З	О	З	О	З	О	З	0

Аналогичным образом была разработана и “двухслойная” схема «ИЛИ–И–НЕ», показанная на рис. 1.75. Работу этой схемы, по аналогии с предыдущей, описывает табл. 1.5.

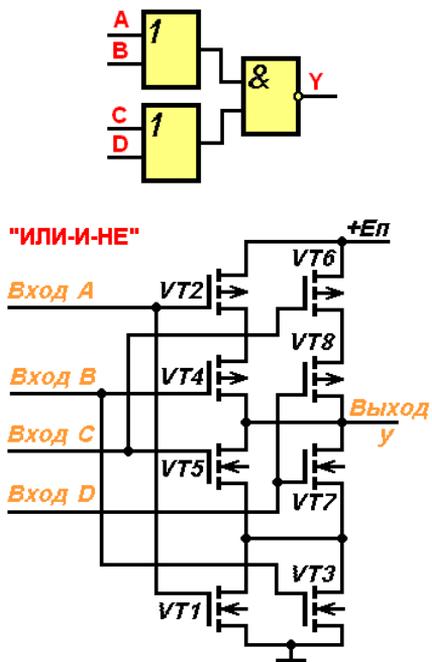


Рис. 1.75. Логическая и принципиальная схемы КМДП ЛЭ «ИЛИ-И-НЕ»

Таблица 1.5

Состояние транзисторов (О – открыт, З – закрыт) КМДП-схемы «ИЛИ–И–НЕ» при различных комбинациях сигналов на входах

А	В	С	Д	Т1	Т2	Т3	Т4	Т5	Т6	Т7	Т8	Y
0	0	0	0	З	О	З	О	З	О	З	О	1
0	0	0	1	З	О	З	О	З	О	О	З	1
0	0	1	0	З	О	З	О	О	З	З	О	1
0	0	1	1	З	О	З	О	О	З	О	З	1
0	1	0	0	З	О	О	З	З	О	З	О	1
0	1	0	1	З	О	О	З	З	О	О	З	0
0	1	1	0	З	О	О	З	О	З	З	О	0
0	1	1	1	З	О	О	З	О	З	О	З	0
1	0	0	0	О	З	З	О	З	О	З	О	1
1	0	0	1	О	З	З	О	З	О	О	З	0
1	0	1	0	О	З	З	О	О	З	З	О	0
1	0	1	1	О	З	З	О	О	З	О	З	0
1	1	0	0	О	З	О	З	З	О	З	О	1
1	1	0	1	О	З	О	З	З	О	О	З	0
1	1	1	0	О	З	О	З	О	З	З	О	0
1	1	1	1	О	З	О	З	О	З	О	З	0

Быстродействие и другие параметры КМДП-схем «И–ИЛИ–НЕ» и «ИЛИ–И–НЕ» очень близки к параметрам одиночных КМДП-схем «И–НЕ» и «ИЛИ–НЕ». Поэтому эти схемы очень привлекательны, поскольку позволяют выполнить двухуровневую логическую операцию с задержкой, соответствующей одному уровню.

Большинство разработчиков цифровых устройств не затрудняют себя применением схем двухуровневой логики. Однако в составе СБИС, выполненных по КМДП-технологии, эти схемы используются часто. Поэтому в языках описания цифровых устройств САПР КМДП-СБИС имеются программные средства, позволяющие автоматически преобразовывать схемы логики «И/ИЛИ» в схемы «И–ИЛИ–НЕ» и «ИЛИ–И–НЕ» в тех случаях, когда это целесообразно.

Аналогичные трехвходовые схемы «И–ИЛИ–НЕ» и «ИЛИ–И–НЕ» приведены на рис. 1.76 и 1.77, соответственно, а в табл. 1.6 и 1.7 описана логика их работы.

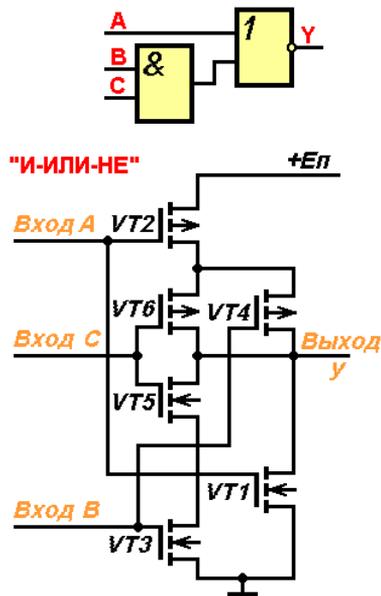


Рис. 1.76. Логическая и принципиальная схемы 3-входового КМДП ЛЭ «И-ИЛИ-НЕ»

Таблица 1.6

Состояние транзисторов (О – открыт, З – закрыт)
 3-входовой КМДП-схемы «И-ИЛИ-НЕ»
 при различной комбинации сигналов на входах

A	B	C	T1	T2	T3	T4	T5	T6	Y
0	0	0	З	О	З	О	З	О	1
0	0	1	З	О	З	О	О	З	1
0	1	0	З	О	О	З	З	О	1
0	1	1	З	О	О	З	О	З	0
1	0	0	О	З	З	О	З	О	0
1	0	1	О	З	З	О	О	З	0
1	1	0	О	З	О	З	З	О	0
1	1	1	О	З	О	З	О	З	0

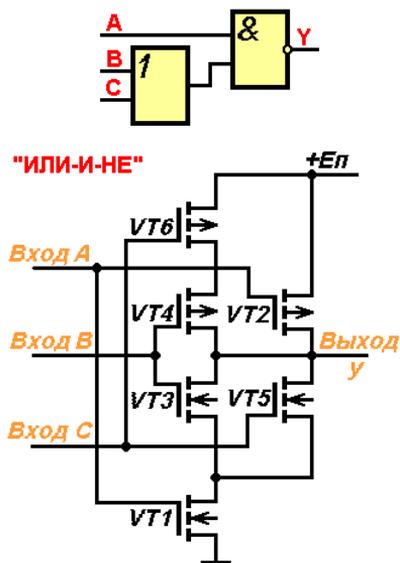


Рис. 1.77. Логическая и принципиальная схемы 3-входового КМДП ЛЭ «ИЛИ-И-НЕ»

Таблица 1.7

Состояние транзисторов (О – открыт, З – закрыт)
3-входовой КМДП-схемы «ИЛИ-И-НЕ»
при различной комбинации сигналов на входах

A	B	C	T1	T2	T3	T4	T5	T6	Y
0	0	0	З	О	З	О	З	О	1
0	0	1	З	О	З	О	О	З	1
0	1	0	З	О	О	З	З	О	1
0	1	1	З	О	О	З	О	З	1
1	0	0	О	З	З	О	З	О	1
1	0	1	О	З	З	О	О	З	0
1	1	0	О	З	О	З	З	О	0
1	1	1	О	З	О	З	О	З	0

КОНТРОЛЬНЫЕ ВОПРОСЫ К ЛЕКЦИИ 12

Вопрос 1	Сколько транзисторов заменяет “двухслойная” схема «И-ИЛИ-НЕ» в случае ее применения вместо ЛЭ одноступенчатой логики?
Ответы:	
1	16
2	20
3	12
Вопрос 2	Какова величина задержки в передаче сигнала в элементе «ИЛИ-И-НЕ»?
Ответы	
1	τ
2	2τ
3	$1,5\tau$
Вопрос 3	Сколько транзисторов заменяет “двухслойная” схема «И-ИЛИ-НЕ», приведенная на рис. 1.76 в случае ее применения вместо ЛЭ одноступенчатой логики?
Ответы:	
1	10
2	8
3	12
Вопрос 4	Какова величина задержки в передаче сигнала в элементе «ИЛИ-И-НЕ»?
Ответы	
1	τ
2	$1,5\tau$
3	$1,8\tau$