

Московский государственный технический  
университет им. Н.Э. Баумана

**РАСЧЕТЫ ПАРАМЕТРОВ  
И ВЫБОР ВАРИАНТОВ  
КОНСТРУКЦИЙ ЭВС И РЭС  
НА РАННИХ СТАДИЯХ  
ПРОЕКТИРОВАНИЯ**

Издательство МГТУ им. Н.Э. Баумана  
1999



МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ  
УНИВЕРСИТЕТ им. Н.Э.БАУМАНА

**РАСЧЕТЫ ПАРАМЕТРОВ  
И ВЫБОР ВАРИАНТОВ  
КОНСТРУКЦИЙ ЭВС И РЭС  
НА РАННИХ СТАДИЯХ  
ПРОЕКТИРОВАНИЯ**

*Методические указания  
к дипломному проектированию*

Под редакцией *А.С.Назарова*

Издательство МГТУ им. Н.Э. Баумана

1999

УДК 621.396.6

ББК 32.843

P24

Рецензент *И.П.Бушминский*

P24 Расчеты параметров и выбор вариантов конструкций ЭВС и РЭС на ранних стадиях проектирования: Методические указания / М.Н.Ушкар, В.Ф.Борисов, В.В.Маркелов и др.; Под ред. А.С.Назарова. — Изд-во МГТУ им. Н.Э.Баумана, 1999. — 52 с., ил.

ISBN 5-7038-1408-1

Рассмотрены расчет и выбор вариантов конструкций запоминающих устройств, микропроцессора, а также выбор метода конструирования и серии микросхем по комплексному показателю качества, количественной оценке массы комплекса микроэлектронных средств и порядок оптимального проектирования радиоэлектронных средств. Даны примеры решений и необходимые справочные материалы.

Для студентов, обучающихся по специальностям "Конструирование и технология электронно-вычислительных средств", "Проектирование и технология радиоэлектронных средств".

Ил. 8. Табл. 12. Библиогр. 7 назв.

УДК 621.396.6

ББК 32.843

ISBN 5-7038-1408-1

© МГТУ им. Н.Э.Баумана, 1999

## ПРЕДИСЛОВИЕ

В процессе создания современных электронно-вычислительных средств (ЭВС) и радиоэлектронных средств (РЭС) большое внимание необходимо уделять вопросам сравнительного анализа возможных вариантов реализации исходного технического задания (ТЗ), прогнозирования параметров конструкций и их количественной оценки уже на ранних стадиях проектирования.

В первую очередь следует правильно выбрать метод конструирования по комплексному показателю качества с учетом назначения устройства и его применения в комплексе устройств. Далее необходимо выбрать наилучшую элементную базу из совокупности существующих серий интегральных схем (ИС) и типов электрорадиоэлементов (ЭРЭ) по критерию предпочтения, а также выбрать и обосновать марки применяемых материалов, покрытий, припоев, клеев, и т. п. И наконец, после решения этих задач надо разукрупнить электрическую структурную схему устройства на отдельные части конструкции (блоки, функциональные ячейки, микросборки) и провести оценочные расчеты таких параметров конструкции, как площадь микросборок, ячеек, объем и масса блоков, частота отказов, стоимость устройства. Полученные результаты расчетов необходимо сравнить с требованиями ТЗ и сделать выводы о их соответствии или необходимости частных корректировок. В данных указаниях приведены примеры решения поставленных задач как для устройств, так и для блоков ЭВС и РЭС.

## 1. ВЫБОР ВАРИАНТА КОНСТРУКЦИИ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

Разнообразие типов больших интегральных схем (БИС) запоминающих устройств (ЗУ) и противоречивость требований, предъявляемых к модулям памяти, предопределяют варианты их реализации.

Рассмотрим задачу прогнозирования параметров и выбора варианта конструкции ЗУ по критерию минимума общей площади монтажных плат. Исходными данными являются: емкость ЗУ, разрядность операндов, констант, команд и их количество; частота дискретизации входного сигнала, длительность цикла вычисления результата, допустимое значение удельной мощности рассеивания; возможные конструктивные варианты реализации модуля ЗУ — печатная плата (одно-, двухсторонняя, многослойная), микросборка (МСБ) (однослойная, многослойная). Кроме параметров реализации модуля ЗУ, заданы также основные характеристики и перечень серий микросхем полупроводниковых устройств памяти (табл.1).

Методика выбора варианта конструкции ЗУ включает в себя следующие этапы:

1. Определение коэффициента распараллеливания ЗУ, обеспечивающего считывание и запись информации в реальном времени:

$$K_p^1 \geq ] N_0 t_0 / T_{ц} [ , ] N_0 t_0 / T_{ц} [=] a [ ,$$

где  $]a[$  — ближайшее к  $a$  большее целое число;  $N_0$  — общее число входных операндов, считываемых из ЗУ ( $N_{вх}$ ), и результатов вычислений, записываемых в ОЗУ ( $N_{вых}$ ),  $N_0 = N_{вх} + N_{вых}$ ;  $t_0$  — длительность цикла обращения, под которой понимают либо большее из значений времени записи или считывания (для ОЗУ), либо значение времени считывания постоянного запоминающего устройства (ПЗУ).

2. Расчет коэффициента распараллеливания ОЗУ, обеспечивающего временное согласование работы аналого-цифрового преобразователя (АЦП) и ОЗУ, предназначенного для хранения входного массива:

Таблица 1

Серия микросхем	Емкость, Кбит	Организация, Кбит	Длительность цикла обращения $t_{\text{ц}}$ , нс	Потребляемая мощность $P_{\text{пр}}$ , Вт	Напряжение питания $U_{\text{д}}$	Тип корпуса
Оперативное запоминающее устройство (ОЗУ)						
КР132РУ6А	16	16	75	0,5	5	2101.18-1
КР132РУ4А	1	1	30	0,4	5	2103.16-2
КР537РУ8А	16	2	150	0,1	5	239.24-2
КР541РУ2А	4	1	90	0,6	5	2108.22-1
КР537РУ3Б	4	4	150	0,1	5	2107.18-1
КР565РУ1А	4	4	300	1,4	5	210А.22-3
КР565РУ6Б	16	16	220	1,0	5	2103.16-2
КР565РУ5Б	64	64	220	1,0	5	2103.16-8
КР565РУ7Б	256	256	290	1,2	5	2103.16-8
Программируемое постоянное запоминающее устройство (ППЗУ)						
КР556РТ5	4	0,512 x 8	70	0,9	5	239.24-2
КР556РТ12	4	1 x 4	60	0,7	5	210А.18-5
КР556РТ17	4	0,512 x 8	50	0,8	5	239.24-2
КР556РТ18	16	2 x 8	60	0,9	5	239.24-2
КР556РТ16	64	8 x 8	85	1,0	5	239.24-2
К500РТ416	1,016	0,254 x 4	20	0,7	5,2	238.16-2
К573РФ4А	64	8 x 8	300	0,4	5	2121.28-8
К573РФ6А	64	8 x 8	300	0,6	5	2121.28-6
К573РФ8А	128	16 x 8	350	0,5	5	2121.28-8
К573РФ8А	256	32 x 8	350	0,5	5	2121.28-8

$$K_p^2 \geq ] t_0 / t_d [ ,$$

где  $T_d$  — период дискретизации АЦП.

Выбираем максимальное значение коэффициента распараллеливания:

$$K_p \geq \max \{ K_p^1, K_p^2 \}.$$

3. Определение числа микросхем для реализации одного модуля ЗУ :

$$K_{ЗУ} = \left[ \frac{l_{ЗУ} K_p}{l_{ИС_{ЗУ}}} \left[ \times \right] \frac{E_{ЗУ}}{K_p E_{ИС_{ЗУ}}} \right],$$

где  $l_{ЗУ}$ ,  $E_{ЗУ}$  — разрядность и число слов ЗУ;  $l_{ИС_{ЗУ}}$ ,  $E_{ИС_{ЗУ}}$  — разрядность и число слов интегральных схем (ИС).

4. Выбор общей площади коммутационных плат, необходимой для размещения модуля ЗУ.

а. Определение площади МСБ ЗУ. Посадочное место кристалла ограничено контуром, проведенным по внешним сторонам контактных площадок. Минимальные размеры посадочного места кристалла вычисляют по формулам

$$b_1 = b_{кр} + 2(a + c);$$

$$l_1 = l_{кр} + 2(a + c),$$

где  $b_{кр}$ ,  $l_{кр}$  — размеры кристалла;  $a$  — сторона квадратной контактной площади кристалла;  $c$  — минимальное расстояние от края контактной площади до края кристалла.

Сравнительные данные посадочных мест кристаллов и корпусированных микросхем приведены в табл. 2 [1].



Таблица 2

Число выводов	Размеры посадочного места кристалла		
	в ДИП корпусе, мм	в микрокорпусе	на полиимидном носителе, мм
14-18	20,5 × 8,5 × 3,0	9 × 9 × 2,9	5,3 × 6,4 × 0,8
42-48	60,6 × 16 × 3,3	16,7 × 16,7 × 2,9	7,1 × 7,1 × 0,8
60-64	81,5 × 21 × 10,7	20,8 × 20,8 × 2,9	9,5 × 9,5 × 0,8

Минимальное значение шагов установки кристаллов по вертикали и горизонтали:

$$t_{y_{\min}} = b_1 + a_1 + 2 d_1; t_{x_{\min}} = l_1 + a_1 + 2 d_1,$$

где  $d_1$  — минимальное расстояние между двумя контактными площадками;  $a_1$  — минимально допустимое расстояние между внешними краями контактных площадок.

Значение  $a_1$ , влияющее на площадь трассировки линий связи на микросборке, задается преподавателем. Число рядов  $m_x$  и столбцов  $m_y$  кристаллов на МСБ определяют исходя из их общего числа ( $K_{3y} = m_x \times m_y$ ), при этом учитывают, что соотношение длины и ширины МСБ, а следовательно, и отношение  $m_x / m_y$ , являются предпочтительными в диапазоне от 1:1 до 1,5:1. Минимальные значения размеров подложки МСБ, необходимой для размещения ИС, рассчитывают по формулам

$$L_x = (m_x - 1) t_{x_{\min}} + l_1 + x_1 + x_2;$$

$$L_y = (m_y - 1) t_{y_{\min}} + b_1 + y_1 + y_2, \quad (1)$$

где  $x_1, x_2, y_1, y_2$  — значения краевых полей МСБ; в случае приближенных расчетов можно считать  $x_1 = x_2 = y_1 = y_2 = 0,5 \dots 1$  мм.

Площадь подложки МСБ

$$S_{\text{МСБ}} = L_x L_y - S_{\text{тр}}, \quad (2)$$

где  $S_{\text{тр}}$  — площадь трасс линий связи МСБ:

$$S_{\text{тр}} = (\bar{l} h_{\text{тр}}) N_{\text{св}},$$

где  $\bar{l}$  — средняя длина линий связи на МСБ  $\left(\bar{l} \approx \frac{l_x + L_y}{3}\right)$ ;  $h_{\text{тр}}$  — шаг трасс (для тонкопленочных МСБ  $h_{\text{тр}} \approx 0,2$  мм, для толсто-пленочных — 0,4 мм),  $N_{\text{св}}$  — число линий связи на МСБ ( $N_{\text{св}} \approx K_{3y} M$ ,  $M$  — среднее число задействованных выводов одной микросхемы ЗУ).

б. Определение площади печатной платы ячейки ЗУ. Минимальные габаритные размеры печатной платы ячейки ЗУ вычисляют по формуле, аналогичной (1), принимая во внимание, что  $l_1, b_1, t_{x_{\text{мм}}}, t_{y_{\text{мм}}}$  — размеры корпусов микросхем и шаги их установки по осям  $x, y$  соответственно; значения  $l_1, b_1, t_{x_{\text{мм}}}, t_{y_{\text{мм}}}$  зависят от типа корпуса и среднего числа задействованных выводов [2, приложение 3];  $x_1, x_2$  — размеры краевых полей печатной платы, зависящие от ее толщины и типа корпуса микросхемы [2, приложение 1];  $y_1, y_2$  — размеры краевых полей для размещения соединителя и контрольной колодки. Если контрольная колодка не предусмотрена, то  $y_2 \approx x_1 \approx x_2$  (значения  $y_1$  приведены в работе [2, приложение 2]).

Площадь печатной платы ячейки ОЗУ определяют, используя выражение (2), с учетом значения шага трассировки печатных плат, который составляет 0,5...0,6 мм.

5. Расчет удельной мощности рассеивания модуля ЗУ:

$$P_{\text{уд}} = \frac{1}{S_{3y}} k \cdot \sum_{i=1}^n K_i p_i,$$

где  $k$  — коэффициент потерь мощности;  $K_i$  — число микросхем ЗУ  $i$ -го типа;  $p_i$  — мощность, потребляемая микросхемой  $i$ -го типа;  $n$  — число типов микросхем.

Полученное значение  $P_{\text{уд}}$  сравнивают с допустимым  $P_{\text{д}}$ . Если  $P_{\text{уд}} > P_{\text{д}}$ , то корректируют значение  $S_{3y}$ :

$$S_{3y} \geq \left( k \sum_{i=1}^n K_i p_i \right) / P_{\text{д}}.$$

Выбираем ближайший из рекомендуемых размеров подложки МСБ или печатной платы по табл.3.

Таблица 3

Размеры подложек, мм	60×48, 48×30, 30×24, 24×20, 24×15, 20×16, 12×15, 16×15, 15×12, 16×12, 12×12, 10×12,
Размеры печатных плат, мм (ОСТ 4ГО 010 009 76)	75×170, 110×135, 130×140, 110×170, 120×170, 140×150, 130×170, 150×170, 160×170, 150×200, 135×240, 140×240, 170×200

6. Проведение аналогичных п.1-5 расчетов для возможных типов микросхем ЗУ. После вычислений получают совокупность значений  $S_{3у}$ . Оптимальным считают вариант конструкции модуля ЗУ, имеющего минимальную площадь монтажных плат.

Пример 1. Определить параметры конструкции модуля ОЗУ, реализованного на микросхемах КР132РУ6А.

Исходные данные:  $E_{ОЗУ} = 16 \cdot 10^3$  слов,  $T_{ц} = 2$  мкс,  $l_{ОЗУ} = 16$ ,  $T_d = 1$  мкс,  $N_0 = 10$ ,  $P_d = 0,02$  Вт/см<sup>2</sup>.

Тип конструкции: функциональная ячейка (ФЯ) III поколения. Тип соединителя: СНП-34-30/499.4Р.

1. Вычисляем  $K_p$ :

$$K_p^1 = \lfloor 10 \cdot 75 / 2000 \rfloor = 1;$$

$$K_p^2 = \lfloor 75 / 1000 \rfloor = 1;$$

$$K_p = 1.$$

2. Рассчитываем число микросхем КР132РУ6А, необходимое для реализации модуля ОЗУ:

$$K_{ОЗУ} = \left\lfloor \frac{16 \cdot 10^3}{1} \right\rfloor \cdot \left\lfloor \frac{16}{16 \cdot 10^3} \right\rfloor = 16.$$

3. Принимая  $m_x = m_y = 4$ , определяем площадь печатной платы.

Минимальные размеры печатной платы /см. (Г)/:

$$L_x = 3(20,5 + 0,6) + 20,5 + 2,5 + 2,5 = 88,8 \text{ мм};$$

$$L_y = 3(8,5 + 0,6) + 8,5 + 15,0 + 2,5 = 53,3 \text{ мм}.$$

Принимая среднее число задействованных выводов  $M = 16$  и  $h_{\text{тр}} = 0,6$  мм, находим  $S_{\text{тр}}$ :

$$S_{\text{тр}} = \left( \frac{88,8 + 53,3}{3} \cdot 0,6 \right) \cdot 16 \cdot 16 = 7270,4 \text{ мм}^2.$$

Площадь печатной платы

$$S_{\text{п.п}} = 88,8 \cdot 53,3 + 7270,4 \approx 12003 \text{ мм}^2.$$

4. Вычисляем удельную мощность рассеивания модуля ОЗУ при  $k = 0,8$ :

$$P_{\text{уд}} = \frac{0,8 \cdot 16 \cdot 0,5}{120,03} = 0,053 \text{ Вт/см}^2.$$

Сравниваем полученное значение  $P_{\text{уд}}$  с допустимым значением  $P_{\text{д}}$ .

Поскольку  $P_{\text{уд}} > P_{\text{д}}$ , корректируем значение  $S_{\text{п.п}}$ :

$$S_{\text{п.п}} \geq \frac{0,8 \cdot 16 \cdot 0,5}{0,02} \geq 320 \text{ см}^2.$$

Выбираем печатную плату размером 135×240 мм.

## 2. ВЫБОР ВАРИАНТА КОНСТРУКЦИИ МИКРОПРОЦЕССОРА

Рассмотрим решение этой задачи на примере микропроцессора (МП) цифровой обработки сигналов, реализующего алгоритм базовой операции (БО) быстрого преобразования Фурье (БПФ).

Оптимальным для построения МП будем считать устройство, обеспечивающее решение алгоритма обработки сигнала в рамках заданных ограничений при минимальном значении общей площади монтажных плат :

$$S_0 = \min S_p; i = \overline{1; L};$$
$$T_{пр} < T_d; \sigma < \sigma_d; p < p_d, \quad (3)$$

где  $T_{пр}$ ,  $T_d$  — время выполнения обработки сигнала и его допустимое значение соответственно;  $\sigma$ ,  $\sigma_d$  — среднее квадратическое значение погрешности вычислений МП и его допустимое значение;  $p_{уд}$ ,  $p_d$  — удельная мощность рассеивания МП и ее допустимое значение.

Решение задачи (3) выполняется методом последовательного анализа и отсеивания вариантов. Этот метод предполагает отсеивание на каждом шаге оптимизации частных решений, которые заведомо не могут привести к оптимальному решению. Такими структурными вариантами являются варианты, которые не удовлетворяют ограничениям (3). После выполнения процедуры отсеивания остается подмножество решений, удовлетворяющих всем ограничениям (3). Структурный вариант реализации МП, входящий в это подмножество, имеет минимальную общую площадь монтажных плат, следовательно будет оптимальным.

Процедура оптимизации структурных вариантов МП включает в себя несколько этапов:

1. Построение различных вариантов МП, удовлетворяющих требуемым быстродействию и точности представления информации на выходе устройства. При этом необходимо решить задачи распределения операторов программы между аппаратной и программной их реализацией и распараллеливания вычислений.

2. Определение для каждого из сформированных вариантов площади монтажных плат, проверка выполнения ограничений (3).

3. Выбор оптимального варианта по минимальному значению площади монтажных плат.

Исходными данными оптимизации структурных вариантов МП являются реализуемый алгоритм, требования и ограничения на его реализацию. Заданный алгоритм реализуется на элементной базе, которая может быть представлена, например, в виде табл. 4.

Таблица 4

Тип микро-процессора	Пошаговое время выполнения операции, мкс				Разрядность МП, бит	Потребляемая мощность, мВт	Габариты МП, мм	Число выводов	Число РОН*	Число портов ввода-вывода
	ХХУУ	ХУХУ	...	УХУУ						
	1	2	...	$p$						
МП <sub>1</sub>	$t_{11}$	$t_{21}$	...	$t_{p1}$	$l_1$	$P_{П1}$	$a_1 \times b_1$	$B_1$	$N_1$	$\Pi_1$
МП <sub>2</sub>	$t_{12}$	$t_{22}$	...	$t_{p2}$	$l_2$	$P_{П2}$	$a_2 \times b_2$	$B_2$	$N_2$	$\Pi_2$
...	...	...	...	...	...	...	...	...	...	...
МП <sub>k</sub>	$t_{1k}$	$t_{2k}$	...	$t_{pk}$	$l_k$	$P_{Пk}$	$a_k \times b_k$	$B_k$	$N_k$	$\Pi_k$
МП <sub>k+1</sub>	$t_{1(k+1)}$	$t_{2(k+1)}$	...	$t_{p(k+1)}$	$l_{k+1}$	$P_{П}$	$a_{k+1} \times$	$B_{k+1}$	$N_{k+1}$	$\Pi_{k+1}$
...	...	...	...	...	...	...	$b_{k+1}$	...	...	...
...	...	...	...	...	...	...	...	...	...	...
АП <sub>l</sub>	-	-	...	$t_{pl}$	$l$	$P_{Пl}$	$a_l \times b_l$	$B_l$	$N_l$	$\Pi_l$

\*РОН – регистр общего назначения.

При решении задачи на разных уровнях сложности под МП понимают различные конструктивно-функциональные модули. Если речь идет о реализации МП на базе микропроцессорных комплексов (МПК), то в данном случае под МП понимают БИС арифметического устройства (АУ), процессорные секции и т.п. В том случае, когда необходимо определить оптимальный состав микропроцессорной системы управления сложным радиоэлектронным комплексом, в качестве МП используют либо микроЭВМ, либо отдельные функциональные модули. В одних задачах МП могут конструктивно представлять собой большие гибридные ИС (БГИС), в других – ФЯ. Кроме МП, которые программ-

но реализуют функции, в список элементной базы включены также модули, реализующие некоторые функции аппаратным или программно-аппаратным способом. Количество типов таких модулей, как и количество МП, очень велико: БИС умножителей, сумматоров, арифметических расширителей (арифметика с плавающей запятой) и др.

При задании исходной совокупности МП необходимо определить множество  $M$  процессорных модулей, некоторая комбинация которых  $M_0$  ( $M_0 \in M$ ) является оптимальным вариантом построения обрабатывающей части микропроцессорных устройств (МПУ)/см. выражение (3)/. Для определения  $M_0$  следует исходить из особенностей конкретного применения МПУ в составе РЭС: условия эксплуатации, энергетические ресурсы, конструктивная совместимость с РЭС и др.

Совокупность  $M$  заданных МП — это множество, которое расширяется при появлении новых МП, соответствующих перечисленным выше требованиям. Каждый МП характеризуется рядом элементов (параметров МП), представленных в соответствующей строке. Минимальный перечень параметров приведен в табл. 4. При решении конкретных задач количество рассматриваемых параметров можно достаточно просто расширить.

Важнейшими характеристиками МП являются набор команд и время их выполнения. МП, входящие в  $M$ , имеют различные системы команд. Независимость модели программы от системы команд конкретных МП достигается выбором языка моделирования.

Для моделирования могут быть использованы алгоритмические языки, системы команд специализированных вычислительных устройств, решающих аналогичные задачи, и другие приемы, что определяется алгоритмом обработки и системами команд исходных МП.

Упрощенный вариант такого алгоритма может представлять собой указанную ниже последовательность действий.

1. Из исходного множества различных систем команд микропроцессора (МК) выбирают некоторую систему  $MK_i \in MK$ , наиболее соответствующую реализуемому алгоритму (наличие операций умножения, деления и др.).

2.  $MK_i$  дополняют операторами, наиболее часто встречающимися при реализации алгоритмов данного класса (тригонометрические преобразования, комплексное умножение и т.п.). Кроме того,  $MK_i$  можно дополнять операторами, реализуемыми аппаратно.

3. Систему команд каждого МП расширяют путем включения в ее состав программ реализации дополнительных операторов.

Сформированная таким образом система команд по выполняемой операции имеет аналог в системе команд любого МП. Это позволяет, используя теорию графов, построить модель программы  $G(X, U)$  [3], представленную в такой системе команд, которая не будет зависеть от типа МП. В отличие от МП, аппаратный процессор (АП) реализует один или несколько операторов выбранного языка моделирования. Кроме набора команд, каждый МП характеризуется конструктивными параметрами: разрядностью  $I_{МП}$ , потребляемой мощностью  $P_n$ , габаритными размерами, количеством выводов. Перечень этих параметров может быть расширен.

Среднее значение времени выполнения программы определяют следующим образом [2]:

$$\bar{T}_{пр} = \sum_{i=1}^n \bar{t}_i \bar{f}_i \quad (4)$$

где  $t_i$  — время выполнения  $i$ -й команды (или подпрограммы);  $\bar{f}_i$  — среднее значение частоты повторения  $i$ -го шага программы при однократном ее проходе.

При расчете погрешности вычислений МП исходят из гипотезы о независимости ошибок округления в цепочке последовательных элементарных операций. Дисперсию погрешности вычислений МПУ рассчитывают по формуле

$$\sigma^2 = \sigma_m^2 + \sigma_r^2 + \sigma_n^2,$$

где  $\sigma$  — среднее квадратическое значение погрешности представления результата на выходе МПУ;  $\sigma_m$ ,  $\sigma_r$ ,  $\sigma_n$  — средние квадратические значения методической, трансформируемой и инструментальной погрешностей соответственно.

Трансформируемые ошибки порождаются ошибками при задании исходных величин. Эти ошибки в процессе выполнения арифметических операций изменяют свое значение (трансформируются). Значение  $\sigma_r$  можно определить, используя выражение:

$$\sigma_r = \sqrt{\sum_{i=1}^n \left[ \sigma_i \frac{\partial F(x_1, \dots, x_n)}{\partial x_i} \right]^2},$$



где  $\sigma_i$  — среднее квадратическое значение погрешности аргумента  $x_i$ ;  $F(x_1, \dots, x_n)$  — вид реализуемой функции.

Значение погрешности  $\sigma$ , представления входных данных рассчитывают следующим образом:

$$\sigma_{\text{вх}} = \sqrt{\sigma_{\text{ш}}^2 + \sigma_{\text{АЦП}}^2},$$

где  $\sigma_{\text{ш}}$ ,  $\sigma_{\text{АЦП}}$  — средние квадратические значения погрешности  $i$ -го канала и погрешности квантования АЦП соответственно.

При последовательном движении от одной вершины к следующим вершинам графа программы определяется  $\sigma_T$  для каждой вершины  $x_i \in X$  графа программы  $G(X, U)$  [2].

Методические погрешности представляют собой погрешности численных методов, принятых для вычисления функции  $F(x_1, \dots, x_n)$ . Поскольку алгоритм обработки задан, то, следовательно, значение  $\sigma_M$  определено.

Инструментальные погрешности обусловлены конечным числом разрядов, предназначенных для представления операндов, и необходимостью округления результатов некоторых элементарных арифметических операций. Результирующая инструментальная погрешность представляет собой сумму накопившихся ошибок при последовательных округлениях элементарных операций. Ее значение определяется реализуемым алгоритмом и разрядностью МП. Результирующее значение инструментальной погрешности  $\sigma_{\text{и}}$ :

$$\sigma_{\text{и}} = \sqrt{\sigma^2 - \sigma_M^2 - \sigma_T^2}.$$

(5)

После предварительных вычислений алгоритм прогнозирования параметров и выбора конструкции МП можно представить в виде последовательности действий.

1. Определение разрядности ячеек ОЗУ, предназначенных для хранения входного массива данных:

$$l_{\text{вх}} = \lceil \log_2 U_{\text{max}} / \sigma_{\text{вх}} \rceil,$$

где  $U_{\text{max}}$  — амплитуда входного сигнала;  $\sigma_{\text{вх}}$  — среднее квадратическое значение погрешности входного сигнала.

2. Определение числа разрядов, на которое отстоит от младшего разряда входного массива разряд, содержащий не более  $\delta_n$ , но и не менее половины ее значения:

$$\Delta l_{МП} = \lceil \log_2 \sigma_n \rceil - \lceil \log_2 \sigma_{вх} \rceil + 1.$$

3. Расчет количества разрядов, требуемого для компенсации инструментальной погрешности:

$$\delta l_{МП} = \lceil \log_2 \sqrt{\psi / 12} \rceil + 1,$$

где  $\psi$  — длина цепочки последовательных операций с округлениями.

4. Определение разрядности МП, обеспечивающей при данной  $\sigma_n$  погрешность представления результатов вычислений, не превышающую  $\sigma_d$ :

$$l_{МП} = l_{вх} - \Delta l_{МП} + \delta l_{МП}.$$

$$\text{если } (\delta l_{МП} - \Delta l_{МП}) \leq 0, \text{ то } l_{МП} = l_{вх}.$$

5. Коррекция значения времени выполнения операций, представленных в табл. 4, с учетом значения разрядности МП и времени распространения сигналов переноса.

6. Определение средних значений частот повторения  $\bar{f}_j$  при последовательном продвижении от вершины к вершине. Частоты повторения начальной вершины принимают равной 1 ( $f_1 = 1$ ):

$$\bar{f}_j = \sum_{i=1}^m \bar{f}_i P_{ij}, \quad (6)$$

где  $\bar{f}_i$  — среднее значение частоты повторения предыдущей вершины;  $P_{ij}$  — вероятность перехода из вершины  $x_i$  в вершину  $x_j$ ;  $m$  — число дуг, входящих в вершину.

7. Определение значения среднего времени выполнения программы каждым МП, представленным в табл.4, с использованием (4).

8. Сравнение полученного значения  $T_{пр}$  с  $T_d$ . МП, имеющие значения  $T_{пр} \leq T_d$ , образуют некоторое множество процессорных модулей  $M_0$ .

операнды определены. Подпрограммы с независимыми данными можно определить на основании анализа матрицы данных  $O = \| O_{ij} \|$ , причем

$$O_{ij} = \begin{cases} 1, & \text{если результат операции, вычисленной на } i\text{-м шаге} \\ & \text{программы, используется на ее } j\text{-м шаге;} \\ 0 & \text{в противном случае.} \end{cases}$$

Матрица  $O$  имеет размер  $n \times n$ . Строки матрицы совпадают с вершинами графа, а столбцы представляют собой вершины-последователи [3]. Иными словами, элементы столбца соответствуют вершинам, результаты операции над которыми являются операндами данной вершины.

Определение столбцов с совпадающими элементами матрицы  $O$ . Номера этих столбцов и представляют собой начальные вершины или номера подпрограмм, допускающих распараллеливание вычислений.

10. Вычисления значений  $T_{\text{пр}}$  по формулам (4), (6), где  $i, j$  — номер подпрограммы и тип МП соответственно.

11. Сравнение полученных значений с  $T_{\text{пр}}$  с  $T_d$ . Если  $T_{\text{пр}} \leq T_d$ , то  $i$ -я подпрограмма может быть реализована на  $j$ -м МП: переход к п. 12. Если  $T_{\text{пр}} \geq T_d$ , то переход к п. 13.

12. Определение минимального числа МП ( $K_{\text{мп}}^{\text{пар}}$ ), объединенных в системе параллельно и реализующих отдельные подпрограммы.

13. Расчет числа МП, объединенных в "конвейер":

$$K_{\text{мп}}^{\text{к}} = \left\lceil \frac{T_{\text{пр}}}{T_d} \right\rceil$$

14. Определение общего числа микросхем МП :

$$K_{\text{мп}} = \left\lceil \frac{l_{\text{мп}}}{l_{\text{ис}_{\text{мп}}}} \left[ \times \right] K_{\text{мп}}^{\text{к}} + K_{\text{мп}}^{\text{пар}} \right\rceil \quad (7)$$

Расчет необходимой для размещения  $K_{\text{мп}}$  микросхем МП площади монтажных плат аналогичен расчету для модуля ЗУ (см. гл. 1).

**Пример 2.** Определить параметры и выбрать вариант конструкции МП, обеспечивающий выполнение базовой операции (БО) алгоритма быстрого преобразования Фурье (БПФ) с прореживанием по времени, при следующих ограничениях:  $T_d = 2$  мкс; система счисления с фиксированной запятой; погрешность, обусловленная шумами,  $\sigma_{ш} = 2$  мВ; динамический диапазон сигнала  $\alpha = 45$  дБ; односторонняя печатная плата; размерность входного массива  $N = 128$ ; потери на выполнение БО не более 4 дБ;  $P_d = 0,1$  Вт/см<sup>2</sup>.

Алгоритм БО БПФ с основанием  $r = 2$  и прореживанием по времени рассмотрен в работе [3]. Схема алгоритма представлена на рис. 1, а.

Алгоритм реализуется на МПК БИС. Основные параметры, элементная база, на которой должен реализовываться данный алгоритм, представлены в табл. 5.

Состав операторов определен из анализа алгоритма БО БПФ. При оценке времени выполнения операции были сделаны следующие допущения: операции сложения (СЛ), вычитания (ВЧТ), пересылки между регистрами общего назначения (Рг-Рг) выполняются за один такт работы МП; операции пересылки память-регистр (П-Рг) и регистр-память (Рг-П) выполняются за три такта работы МП. Операция умножения (УМН) последовательным умножителем КР1802ВРВ2 выполняется за 2 мкс, параллельными умножителями — за один такт работы МП.

Операция умножения двух 16-разрядных чисел МП К1800ВС1 и К1804ВС2 выполняется программно, в первом случае за 20 тактов, во втором — за 17 тактов.

Первый шаг алгоритма — определение разрядности МП, обеспечивающей требуемую точность вычислений. Выше была приведена методика определения разрядности МП для системы счисления с фиксированной запятой. Эта методика справедлива для любых цифровых вычислительных устройств. Вместе с тем в РЭС и, в частности, в устройствах цифровой обработки сигналов вместо понятия среднего квадратического значения погрешности на выходе устройства используют производное от него понятие: потери (П), вносимые вычислителем.

Под потерями понимают уменьшение отношения сигнал-шум на выходе устройства, обусловленное трансформируемой и инструментальной погрешностями. Эти погрешности называют шумами вычислений. Известно, что при  $\Delta \leq 3 \sigma_{вх}$  ( $\Delta$  — цена младшего разряда после округления,  $\sigma_{вх}$  — среднее квадратическое значение погрешности на входе АУ), ошибки вычислений суммируются с сигналом.

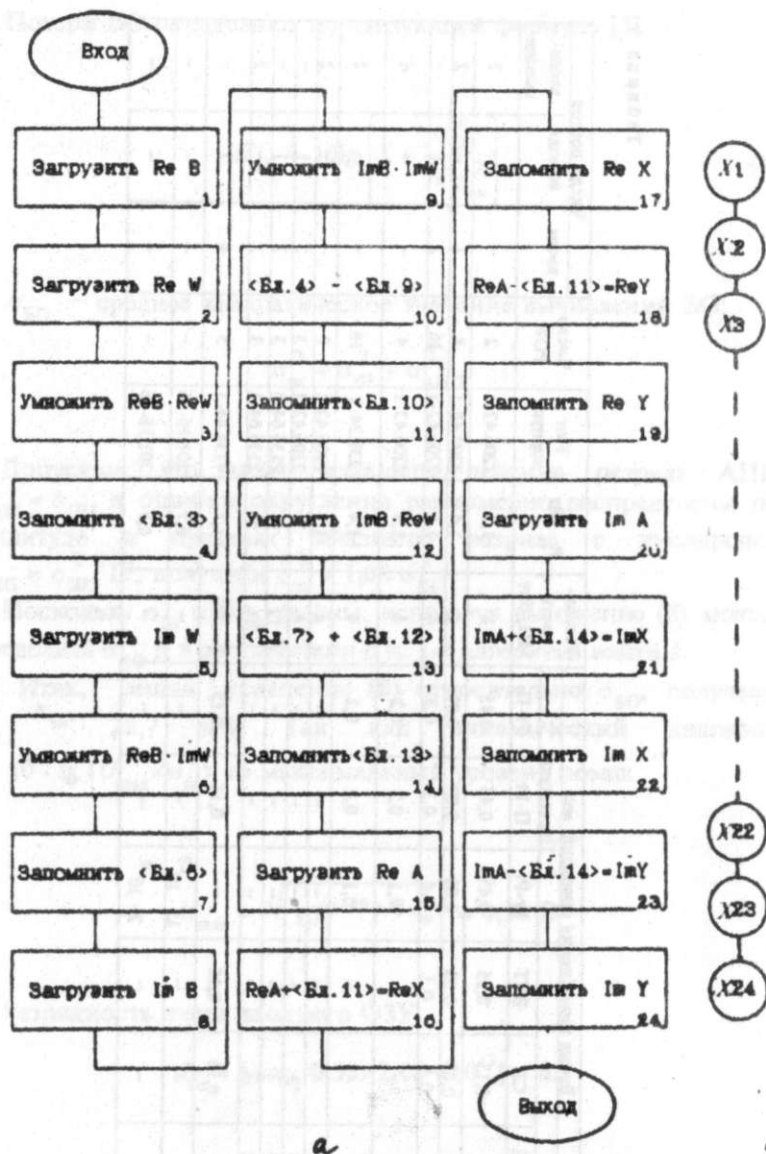


Рис. 1. Схема алгоритма быстрого преобразования Фурье:  
 а - последовательность операций; б - вершины графа;  
 A, B - входные комплексные числа; X, Y - выходные  
 комплексные числа; W - комплексный множитель

Таблица 5

Тип МП	Время выполнения операций, мкс						Разрядность МП, бит	Р <sub>н</sub> , Вт	Тип корпуса	Число РОН	Число логотвор	
	Пересылка			ввода							вывода	вывода
	УМН	СЛ	ВЧТ	Рт-Рт	П-Рт	Рт-П						
КР1802ВС1	-	0,15	0,15	0,45	0,45	0,45	8	1,3	2206.42-1	2	-	2
К1800ВС1	0,6	0,03	0,03	0,03	0,09	0,09	4	1,4	2207.48-1	8	1	2
К1804ВС2	1,7	0,1	0,1	0,1	0,3	0,3	4	1,5	2206.42-1	16	2	-
КР1802ВВ1	-	-	-	0,1	0,2	0,2	4	1,4	2206.42-1	4	-	4
КР1802ИР1	-	-	-	0,1	0,2	0,2	4	1,4	239.24-2	16	-	2
КР1802ВР2	2,0	-	-	-	-	-	8	1,5	2206.42-1	2	-	2
КР1802ВР3	0,15	-	-	-	-	-	8	3	2206.42-1	3	2	-
КР1802ВР4	0,15	-	-	-	-	-	12	4	2136.64-1	3	2	-
КР1802ВР5	0,15	-	-	-	-	-	16	5	2136.64-1	3	1	2
КР1802ИМ1	-	0,15	0,15	-	0,15	0,15	4	1,5	4134.48-1	5	4	-
К1804ВР1	-	-	-	15 · 10 <sup>-9</sup>	-	-	-	0,7	201.16-16	-	-	-
КС00ИП179	-	-	-	2 · 10 <sup>-9</sup>	-	-	-	0,7	201.16-16	-	-	-

Потери БО определяют по следующей формуле [3]:

$$П_{БО} = 10 \lg \left( 1 + \frac{\sigma_{БО}^2}{N \sigma_{ш}^2} \right), \quad (8)$$

где  $\sigma_{БО}$  — среднее квадратическое значение вычислений БО:

$$\sigma_{ш}^2 = \sigma_{Ш}^2 + \sigma_{АЦП}^2.$$

Допуская, что цена младшего деления разряда АЦП  $\Delta_{АЦП} = \sigma_{Ш}$ , а ошибки округления равномерно распределены по амплитуде в пределах младшего разряда с дисперсией  $\sigma_{АЦП}^2 = \sigma_{Ш}^2/12$ , получаем  $\sigma_{ш}^2 = 1,08 \sigma_{Ш}^2$ .

Поскольку  $\sigma_{Ш}$  и  $П_{БО}$  заданы, используя выражение (8) можно определить  $\sigma_{БО}$  и в соответствии с п. 1-4 алгоритма найти  $l$ .

Итак, решая уравнение (8) относительно  $\sigma_{БО}$ , получаем  $\sigma_{БО} = 28,7$  мВ. Так как динамический диапазон  $\alpha = 10 \cdot \lg (U_{\max}^2 / \sigma_{ш}^2)$ , то максимальный уровень помех

$$U_{\max} = \sqrt{10^{(\alpha/10 \cdot \lg \sigma_{ш}^2)}} = 0,38 \text{ В.}$$

Разрядность ячеек входного ОЗУ

$$l_{ш} = \lceil \log_2 0,38 / 2,08 \cdot 10^{-3} \rceil = 8.$$

Разрядность МП, обеспечивающая шумовые потери на вычисление БО массива из 128 входных отсчетов:

$$l_{МП} = l_{ш} - \Delta l_{МП} + \delta l_{МП}$$

Принимаем, что  $\sigma_n = \sigma_{\text{БО}}$ , тогда  $\Delta l = 4$ . Вычисление двухточечного БПФ включает в себя 4 операции умножения и 6 операций сложения действительных чисел. При определении БПФ массива из  $N$  входных отсчетов необходимое число выполняемых БО равно  $(N/2) \log_2 N$ . С учетом этого длина цепочки последовательных операций с округлением равна  $\Phi = 1792$ . Тогда

$$\delta l_{\text{МП}} = \lceil \log_2 \sqrt{\frac{1792}{12}} \rceil = 4 ;$$

$$l_{\text{МП}} = 8 - 4 + 4 = 8 \text{ бит.}$$

Итак, для обеспечения потерь на вычисление БО не более 4 дБ разрядность МП должна быть равна 8. Однако чаще всего разрядность МП обработки сигналов характеризует не допустимый уровень потерь, а требование отсутствия аномальных погрешностей, вызванных переполнением разрядной сетки МП. Во избежание переполнений ячеек используют различные методы масштабирования результатов вычислений. Каждый из этих методов требует затрат процессорного времени на выполнение операций масштабирования, которого в условиях жестких временных ограничений может не оказаться. Тогда заведомо увеличивают разрядность МП с тем, чтобы гарантировать отсутствие переполнения ячеек на всех этапах вычислений. При этом, конечно, увеличиваются аппаратные затраты.

Учитывая старшие разряды  $L = \log_2 N$ , кода входных данных, разрядность МП определяем по формуле  $l = l_{\text{МП}} + L$ . Если число входных отсчетов  $N > 2^7$ , то  $l = l_{\text{МП}} + \log_2 128 + \text{знаковый разряд} = 16$ .

Выбираем  $l_{\text{МП}} = 16$ .

При коррекции времени выполнения операций с учетом разрядности необходимо учитывать, что значение длительности операции умножения соответствует 16-разрядным числам (см. табл. 5). Кроме того, при выполнении арифметических операций используют микросхемы ускоренного переноса К500ИП179 и КР1804ВР1, которые вносят незначительную задержку распространения переноса (2 и 15) не соответственно. С учетом этого в табл. 6 приведены значения времени выполнения шагов программы БО.



Таблица 6

Вершина графа	Описание выполняемой работы	Время выполнения операции, мкс			Вершины-последователи
		KP1802	K1800	K1804	
X1	ЗГ	0,45	0,09	0,3	X3, X6
X2	ЗГ	0,45	0,09	0,3	X3, X12
X3	УМН	0,15	0,6	1,7	X4, X10
X4	ЗП	0,45	0,03	0,1	-
X5	ЗГ	0,45	0,09	0,3	X6, X9
X6	УМН	0,15	0,6	1,7	X7, X13
X7	ЗП	0,45	0,03	0,1	-
X8	ЗГ	0,45	0,09	0,3	X8, X13
X9	УМН	0,15	0,6	1,7	X10
X10	ВЧТ	0,15	0,03	0,1	X11, X16, X19
X11	ЗП	0,45	0,03	0,1	-
X12	УМН	0,15	0,6	1,7	X13
X13	СЛ	0,15	0,03	0,1	X14, X21, X23
X14	ЗП	0,45	0,03	0,1	-
X15	ЗГ	0,45	0,09	0,3	X16, X18
X16	СЛ	0,15	0,03	0,1	X17
X17	ЗП	0,15	0,03	0,1	-
X18	ВЧТ	0,15	0,03	0,1	X19
X19	ЗП	0,15	0,03	0,1	-
X20	ЗГ	0,45	0,09	0,3	X21, X23
X21	СЛ	0,15	0,03	0,1	X22
X22	ЗП	0,15	0,03	0,1	-
X23	ВЧТ	0,15	0,03	0,1	X24
X24	ЗП	0,15	0,03	0,1	-

Примечание: ЗГ - загрузка; ЗП - запоминание.

Вычисление БО на МПК KP1802 может быть реализовано с использованием параллельного умножителя KP1802BP5. Умножитель обменивается данными с МП БИС KP1802BC1 по магистрали данных. При этом увеличивается время записи произведения, так как пересылка между МП БИС и умножителем эквивалентно пересылке Рг-П.

Алгоритм БО БПФ представляет собой цепочку последовательных операций, значит, время  $T_{\text{пр}}$  равно сумме времени вы-

полнения отдельных его шагов:  $T_{\text{пр1}} = 6,6$  мкс,  $T_{\text{пр2}} = 3,36$  мкс,  $T_{\text{пр3}} = 11,2$  мкс. МП, приведенный в табл. 4, не обеспечивает вычисление БО в реальном времени. Для повышения быстродействия вычисления БО необходимо распараллелить выполнение подпрограмм. В этом случае в соответствии с п. 9 приведенного выше алгоритма и по данным табл. 6 строим направленный граф (см. рис. 1, б) и матрицу данных (рис. 2). Последовательность выполнения подпрограмм по тактам представлена на рис. 3. По этой матрице можно определить подпрограммы, которые могут выполняться параллельно: I - X1, X3, X4; II - X2; III - X8, X9, X10, X11; IV - X5, X6, X7. После выполнения вершин X6 и X3 могут быть выполнены подпрограммы: V - X12, X13, X14; VI - X15, X16, X17; VIII - X20, X21. Одновременно с X16, X17 могут выполняться подпрограммы X18, X19, а с вершинами X21, X22 - подпрограммы X23, X24.

При распараллеливании алгоритм БО БПФ выполняется за 5 тактов. Однако это время может быть доведено до одного такта при использовании "конвейерной" структуры вычислений.

При вычислении в "конвейер" БО на первом такте определяются вершины X1, X2, X5, X8, на втором - X3, X6, X9, X12 и т.д. Через 5 тактов на выходе МП появится первый результат, последующие результаты будут появляться на выходе через каждый такт.

Анализ времени выполнения отдельных операций показывает, что длительность реализации БО на МПК БИС серий K1800 и K1804 определяется длительностью операции умножения. Поэтому в данном случае целесообразно распараллелить алгоритм БО. Например, при использовании двух МП K1800BC1 на первом такте будут выполнены программы I, II, III, VI, VII (рис. 4, а); на втором - IV, V, VIII и IX соответственно (см. рис. 3). С учетом дополнительных операций пересылок время выполнения БО составит примерно 1,86 мкс, что удовлетворяет временному ограничению. Проводя формальный анализ данных табл. 5 и 6, а также анализ матрицы данных (см. рис. 2, а, 2, б и 3), можно генерировать различные структурные варианты построения МП БО. Некоторые из них показаны на рис. 4 и 5.

Представленный на рис. 4, б МП, построен на использовании "конвейерной" организации вычислений. В соответствии с временной диаграммой (см. рис. 3) на первом этапе осуществляется загрузка комплексного множителя  $W$  и входного числа  $B$  (вершины X1, X2, X5, X8) (см. рис. 1, б). С целью повышения быстродействия вычислений загрузка входного числа  $A$  во времени может быть совмещена с умножением или первым сложением (т.е. выполнено на 2-м и 3-м тактах). Параллельный умножитель KP1802BP5 выполняет 4 операции умножения (2-й такт). Результаты умножений записываются в процессорную секцию KP1804BC2, где программно выполняются остальные такты вычислений. Время вычислений распределяется по тактам следующим образом: первый такт - 0,8 мкс, второй - 0,6 мкс, третий и четвертый - 1,2 мкс, пятый - 1,2 мкс. Первое значение БО будет вычислено за 2,6 мкс, следующие значения будут поступать с задержкой 1,2 мкс.

X:	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
X1			1			1																			
X2			1									1													
X3				1						1															
X4																									
X5					1			1																	
X6						1						1													
X7																									
X8								1				1													
X9									1																
X10										1					1		1								
X11																									
X12												1													
X13													1								1		1		
X14																									
X15															1		1								
X16																1									
X17																									
X18																		1							
X19																									
X20																					1		1		
X21																						1			
X22																									
X23																									1
X24																									

Рис. 2. Матрица данных

Номер такта	Выполняемая подпрограмма								
	I	II	III	IV	V	VI	VII	VIII	IX
1	X1	X2	X8	X5		X15		X20	
2	X3		X9	X6	X12				
3	X4		X10	X7	X13				
4			X11		X14	X16	X18	X21	X23
5						X17	X19	X22	X24

Рис. 3. Последовательность выполнения программы по тактам

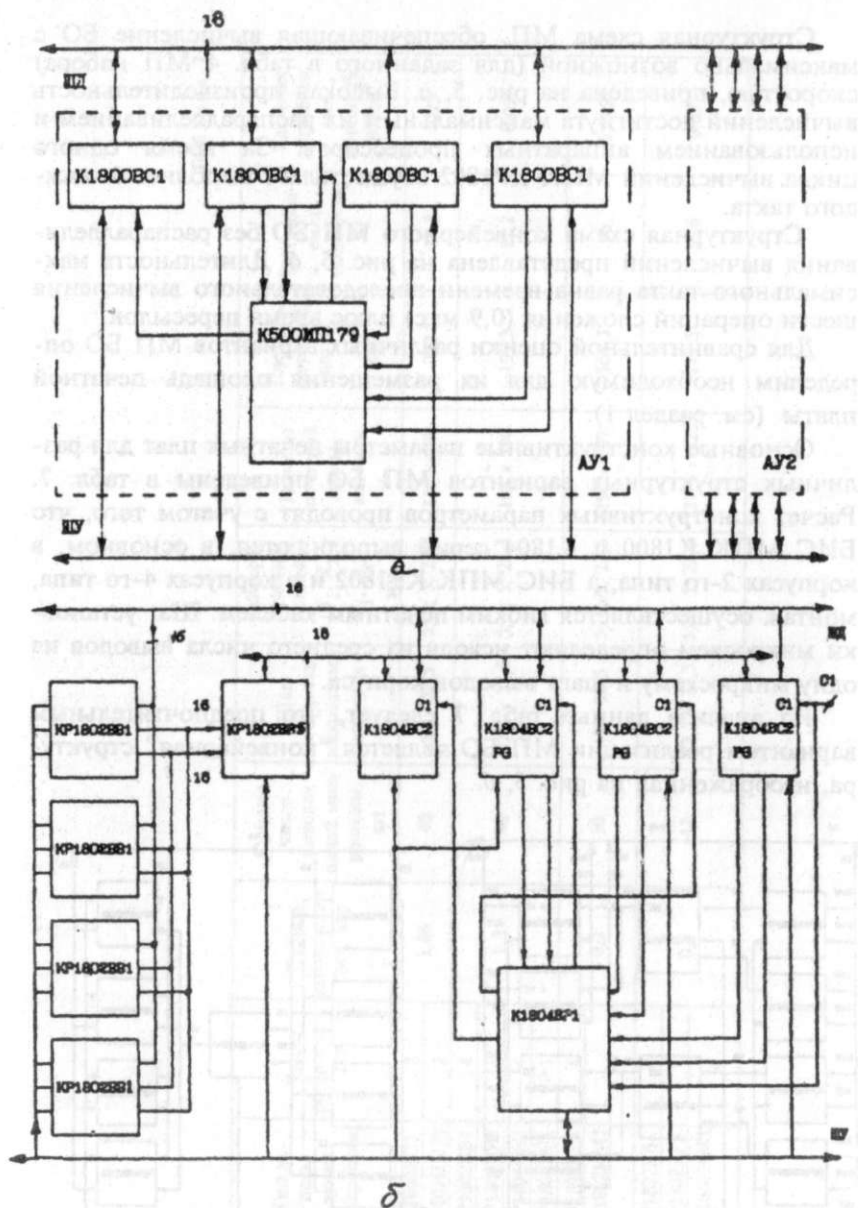


Рис. 4. Схема электрическая структурная МП БО:

а - с распределенным алгоритмом;

б - с "конвейерной" организацией вычислений

Структурная схема МП, обеспечивающая вычисление БО с максимально возможной (для заданного в табл. 4 МП набора) скоростью, приведена на рис. 5, а. Высокая производительность вычислений достигнута максимальным их распараллеливанием и использованием аппаратных процессоров. За время одного цикла вычислений МПК КР1802 осуществляет выполнение каждого такта.

Структурная схема конвейерного МП БО без распараллеливания вычислений представлена на рис. 5, б. Длительность максимального такта равна времени последовательного вычисления шести операций сложения (0,9 мкс) плюс время пересылок.

Для сравнительной оценки различных вариантов МП БО определим необходимую для их размещения площадь печатной платы (см. раздел 1).

Основные конструктивные параметры печатных плат для различных структурных вариантов МП БО приведены в табл. 7. Расчет конструктивных параметров проводят с учетом того, что БИС МПК К1800 и К1804 серий выполняются, в основном, в корпусах 2-го типа, а БИС МПК КР1802 и в корпусах 4-го типа, монтаж осуществляется гибким печатным кабелем. Шаг установки микросхем определяют исходя из среднего числа выводов на одну микросхему и шага выводов корпуса.

Из анализа данных табл. 7 следует, что предпочтительным вариантом реализации МП БО является "конвейерная" структура, изображенная на рис. 5, б.

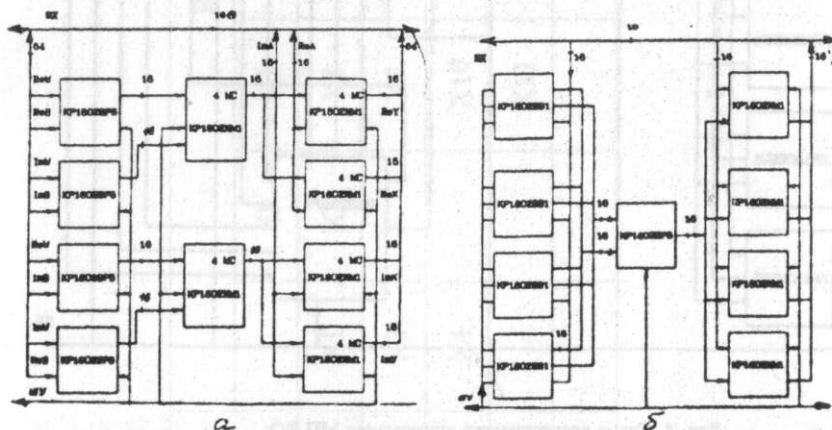


Рис. 5. Схемы электрические структурные высокопроизводительных МП:  
 а - с распределенным алгоритмом и использованием АП; б - с "конвейерной" организацией вычислений

Таблица 7

Вариант МП БО	Тип ис- поль- зуемых микросхем	Число микросхем, шт	Период вычислений БО, мкс	Среднее число выводов одной мик- росхемы, шт	Шаг установки микросхем, мм x мм	Размеры красных полей ( $X_1, X_2,$ $Y_1, Y_2$ ), мм	Размеры печатной платы, мм x мм	Площадь печатной платы, см <sup>2</sup>	Потребля- емая мощность, Вт	Удельная потребля- емая мощность, Вт/см <sup>2</sup>
Рис. 4, а	К1800ВС1	8	1,86	40	50 x 38,5	5; 5; 5; 22,5	110 x 220	242	12,6	0,05
	К500ИП179	2								
Рис. 4, б	КР1802ВВ1	4	1,2	40	47,5 x 32,5	5; 5; 5; 22,5	105 x 190	199,5	17,2	0,09
	КР1802ВР5	1								
	КР1804ВС2	4								
	КР1804ВР1	1								
Рис. 5, а	КР1802ВР5	4	0,2	50	42 x 38,5	5; 5; 5; 22,5	190 x 297	564,3	56	0,0992
	КР1802ИМ1	4								
		24								
Рис. 5, б	КР1802ВВ1	4	0,9	43	42,5 x 32,5	5; 5; 5; 22,5	137,5 x 125	171,5	16,6	0,097
	КР1802ВР5	1								
	КР1802ИМ1	4								

### 3. ВЫБОР МЕТОДА КОНСТРУИРОВАНИЯ МИКРОЭЛЕКТРОННЫХ УСТРОЙСТВ И СЕРИЙ ИС ПО КОМПЛЕКСНОМУ ПОКАЗАТЕЛЮ КАЧЕСТВА

Комплексный показатель качества [4] представляет собой сумму нормированных частных материальных показателей со своими весовыми коэффициентами (коэффициентами значимости):

$$K = \varphi_m \times m_0 + \varphi_V \times V_0 + \varphi_\lambda \times \lambda_0 + \varphi_P \times P_0 + \varphi_C \times C_0 + \varphi_T \times T_0, \quad (9)$$

где  $\varphi_m, \varphi_\lambda, \varphi_V, \varphi_P, \varphi_C, \varphi_T$  — коэффициенты значимости частных материальных параметров: обычно их значения выбирают в пределах от 0 до 1;  $m_0, V_0, \lambda_0, P_0, C_0, T_0$  — значения материальных параметров, нормированных относительно заданных по ТЗ, либо отношения этих материальных параметров для разных сравниваемых вариантов конструкции.

Анализируя выражение (9), видим, что чем меньше значение  $K$ , тем выше качество конструкции при одних и тех же функциональных параметрах. Коэффициенты значимости определяют методом экспертных оценок.

**Пример 3.** Для бортового РЭС выбрать лучший из двух вариантов метод конструирования: на печатных платах с корпусированными ИС широкого применения или на металлических рамках с бескорпусными микросборками.

Примем значения коэффициентов значимости для бортовых РЭС следующими:  $\varphi_m = 1, \varphi_V = \varphi_\lambda = 0,8, \varphi_C = 0,5, \varphi_P = 0,4, \varphi_T = 0,5$ . Поскольку потребляемая мощность РЭС при переходе от корпусированной ИС к ее бескорпусному варианту не меняется, четвертую составляющую в уравнении (9) исключим. Для упрощения расчетов время разработки не учитывают. Из работы [4] известно, что при выборе второго варианта масса РЭС уменьшается в три раза, объем в 5 раз, частота отказов в 2 раза, а стоимость его увеличивается в 3 раза. Тогда в первом варианте значения всех нормированных параметров будут равны единице, а во втором варианте составят  $m_0 = 0,33, V_0 = 0,2, \lambda_0 = 0,5$  и  $C_0 = 3$  соответственно.

Комплексный показатель качества



для первого варианта

$$K_1 = 1 \cdot 1 + 0,8 \cdot 1 + 0,8 \cdot 1 + 0,5 \cdot 1 = 3,1,$$

для второго варианта

$$K_2 = 1 \cdot 0,33 + 0,8 \cdot 0,2 + 0,8 \cdot 0,5 + 0,5 \cdot 3 = 2,4.$$

Сравнение полученных результатов показывает, что лучшим вариантом является второй.

Выбор элементной базы (компонентов РЭС) и материалов конструкций РЭС проводят по тому же показателю, но названному критерием предпочтения [5]

$$Q_j = \sum_{i=1}^m \varphi_i \cdot a_i, \quad \sum_{i=1}^m \varphi_i = 1, \quad (10)$$

где  $m$  — число параметров компонента (материала);  $\varphi_i$  — “весовой” коэффициент  $i$ -го параметра;  $a_i$  — нормированный параметр компонента (материала).

Если по критерию предпочтения рассматривают  $j$  вариантов, то для выбора предпочтительного варианта необходимо сравнить численные значения критериев предпочтения, которые для каждого из них оцениваются по формуле

$$Q_j = \sum_{i=1}^m \varphi_i \cdot a_{ji}, \quad (11)$$

где  $a_{ji}$  — нормированный параметр  $i$  относительно одного из выбранных вариантов  $j$  (или значений параметра заданного ТЗ на проектирование),  $j=1,2, \dots, n$ .

Коэффициенты значимости определяют методом экспертных оценок. С помощью известных способов обработки статистических данных определяют среднее  $\bar{\varphi}_i$  и среднее квадратическое  $\sigma_{\varphi_i}$  значения. При этом те значения  $\varphi_{ik}$ , которые лежат за пределами  $\pm 3 \cdot \sigma_{\varphi_i}$  отбрасывают, снова определяют значения  $\bar{\varphi}_i$  и используют их в дальнейших расчетах. Для нахождения нормированных значений параметров  $a_{ji}$  в начале составляют матрицу

$$\|X\| = \begin{vmatrix} x_{11} & x_{12} & \dots & x_{1l} & \dots & x_{1m} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ x_{j1} & x_{j2} & \dots & x_{jl} & \dots & x_{jm} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ x_{n1} & x_{n2} & \dots & x_{nl} & \dots & x_{nm} \end{vmatrix},$$

где  $x_{ji}$  — справочные данные на  $i$ -й параметр в  $j$ -м варианте.

Поскольку с увеличением одних параметров качество изделия улучшается, а с увеличением других — ухудшается, последние преобразуют в обратные величины и составляют матрицу

$$\|Y\| = \begin{vmatrix} y_{11} & y_{12} & \dots & y_{1l} & \dots & y_{1m} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ y_{j1} & y_{j2} & \dots & y_{jl} & \dots & y_{jm} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ y_{n1} & y_{n2} & \dots & y_{nl} & \dots & y_{nm} \end{vmatrix},$$

в которой для первых приняты  $y_{ji} = x_{ji}$ , а для вторых (ухудшающих качество)  $y_{ji} = 1/x_{ji}$ .

При сравнении вариантов по критерию качества можно остановиться на второй матрице и по формуле (11), заменив  $y_{ji}$  на  $a_{ji}$ , рассчитать  $Q_j$ . Вариант конструкции РЭС, обладающий большим значением коэффициента предпочтения, будет иметь лучшее качество. Для уточнения выбора рассмотрим матрицу

$$\|A\| = \begin{vmatrix} a_{11} & a_{12} & \dots & a_{1l} & \dots & a_{1m} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ a_{j1} & a_{j2} & \dots & a_{jl} & \dots & a_{jm} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ a_{n1} & a_{n2} & \dots & a_{nl} & \dots & a_{nm} \end{vmatrix},$$

где  $a_{ji} = (y_{i \max} - y_{ji})/y_{i \max}$ ,  $y_{i \max}$  — максимальное значение параметра  $i$  в матрице  $\|Y\|$  для  $j$ -го варианта (столбца матрицы).

Чем ближе значение  $y_j$  к  $y_{j\max}$ , тем качественнее этот вариант. Разность же (числитель) будет меньше, соответственно будет меньше и  $a_{jr}$ , а следовательно, и значение  $Q_j$  будет меньше. Поэтому предпочтительным вариантом надо считать тот, у которого значение  $Q_j$  будет минимальным.

Пример 4. Необходимо спроектировать ЭВМ, к которой предъявляются следующие требования: минимально возможная масса  $m$ , высокое быстродействие и высокий уровень надежности. Для серий логических ИС основными параметрами являются:  $t_3$  — время задержки сигнала,  $U_{\text{пх}}$  — напряжение помехи (уровень помехоустойчивости тем выше, чем больше это значение),  $P_0$  (или  $I_0$ ) — потребляемая мощность (или ток),  $n$  — коэффициент разветвления по выходу (нагрузочная способность);  $m_k$  — масса корпуса. В табл. 8 представлены исходные данные для выбора предпочтительного варианта из нескольких серий ИС, а также коэффициенты значимости параметров.

Таблица 8

Серия ИС	$t_3$ , нс	$U_{\text{пх}}$ , В	$I_0$ , мА	$m_k$ , г
К155	11	0,4	11...50	1,2
К134	60...100	0,3	$(1...3) \cdot 10^{-3}$	1,0
К531	5	0,5	30	1,0
К555	20...35	0,5	4	1; ...; 1,2
$\varphi$	0,35	0,2	0,1	0,35

Запишем матрицу  $\|X\|$

$$i_3 \quad U_{\text{пх}} \quad I_0 \quad m_k$$

$$\|X\| = \begin{vmatrix} 11 & 0,4 & 50 & 1,2 \\ 100 & 0,3 & 0,003 & 1,0 \\ 5 & 0,5 & 30 & 1,0 \\ 35 & 0,5 & 4 & 1,0 \end{vmatrix}$$

Далее составим матрицы  $\|Y\|$  и  $\|A\|$ :

$$\| Y \| = \begin{vmatrix} 0,09 & 0,4 & 0,02 & 0,8 \\ 0,01 & 0,3 & 3,33 & 1 \\ 0,2 & 0,5 & 3,33 & 1 \\ 0,3 & 0,5 & 0,25 & 1 \end{vmatrix},$$

$$\| A \| = \begin{vmatrix} 0,55 & 0,2 & 1 & 0,2 \\ 0,95 & 0,4 & 0 & 0 \\ 0 & 0 & 0,99 & 0 \\ 0,85 & 0 & 0,999 & 0 \end{vmatrix}.$$

Рассчитаем показатели  $Q$  для этих вариантов:

$$Q_1 = 0,35 \cdot 0,55 + 0,2 \cdot 0,2 + 0,1 \cdot 1 + 0,35 \cdot 0,2 = 0,4025;$$

$$Q_2 = 0,35 \cdot 0,95 + 0,2 \cdot 0,4 = 0,4125;$$

$$Q_3 = 0,1 \cdot 0,99 = 0,099;$$

$$Q_4 = 0,35 \cdot 0,85 + 0,1 \cdot 0,999 = 0,3974.$$

Таким образом, сравнение полученных численных значений  $Q_i$  показывает, что третий вариант (серия К531) предпочтительней.

Аналогично можно выбирать материалы печатных плат, корпусов, рамок, а также типы ЭРЭ, если из совокупности их характеристик можно выбрать такие, которые оказывают существенное влияние на качество РЭС, например, на жесткость и прочность несущих конструкций, надежность, стабильность и т.п.

#### 4. КОЛИЧЕСТВЕННАЯ ОЦЕНКА МАССЫ КОМПЛЕКСА МИКРОЭЛЕКТРОННЫХ СРЕДСТВ

В ТЗ на разработку нового изделия РЭС того или иного уровня иерархии наряду с функциональными (электрическими) параметрами заданы и его материальные параметры такие, как надежность, масса и объем, которые определяются тактико-тех-

ническими требованиями самого объекта установки РЭС. Эти параметры, особенно для РЭС летательных аппаратов, являются главенствующими, и их необходимо строго задавать при конструировании. По заданным показателям ТЗ конструктор составляет техническое задание на конструирование (ТЗК) изделия, руководствуясь существующими или перспективными наборами элементной базы и методами компоновки. При этом на ранних стадиях проектирования в качестве рабочих документов имеются лишь электрические схемы, габаритные чертежи или чертежи общего вида, по которым возможно количественно оценить надежность, потребляемую мощность и объем. Оценить же массу по сборочным и рабочим чертежам на этом этапе невозможно, так как эти чертежи отсутствуют. Неопределенность оценки этого параметра не позволяет конструктору правильно ответить на вопросы, правильно ли выбраны метод компоновки и элементная база.

Развитие и широкое внедрение в промышленные разработки новой элементной базы микроэлектронного конструирования позволило путем анализа и обобщения результатов для многих конструкций микроэлектронных средств получить характерные, устойчивые значения их коэффициентов дезинтеграции по массе  $q_m$  и объему  $q_v$  и значения удельной массы  $m'$  (табл. 9). На этой основе была предложена методика количественной оценки массы микроэлектронных устройств на этапе технического предложения, которая была апробирована на ряде конструкторских разработок и дала достаточно приемлемые по точности оценки. В основу этой методики были положены следующие принципы:

любой комплекс микроэлектронных средств независимо от его назначения и объекта установки может содержать микроэлектронные устройства и устройства, специфичные по своей конструкции (параболические, рупорные, антенны, мощные передатчики на ЛБВ, магнетронах, индикаторные устройства на ЭЛТ и т.п.);

оценка масс специфичных блоков может базироваться на опыте разработок прототипов в зарубежной и отечественной практике или на расчете масс по удельным коэффициентам;

при расчете массы комплекса микроэлектронных средств предполагают известную массу кабельной сети между устройствами комплекса по ее заданной длине и погонной массе;

устройства, выполненные на микросхемах и микросборках могут содержать определенное число ячеек цифрового, аналогового и силового типов (вторичные источники питания на силовых микросхемах);

Таблица 9

Вариант конструкции РЭА	$q_V$		$q_M$		$m',$
	КТЕ-ФЯ	ФЯ-Б	КТЕ-ФЯ	ФЯ-Б	г/см <sup>3</sup>
Блок разъемной конструкции из ФЯ на печатных платах с ИС в корпусах 2-го типа (цифровая аппаратура)	10,2	1,8	4,7	1,5	0,5
Блок книжной конструкции из ФЯ на печатных платах с ИС в корпусах 4-го типа (цифровая аппаратура)	6,4	1,8	3,2	1,3	0,52
Блок книжной конструкции из ФЯ на бескорпусных МСБ (цифровая аппаратура) при компоновке:					
односторонней	11	1,9	7,7	3,0	1,07
двухсторонней	5,6	1,9	4,8	3,0	1,2
Субблок пенальной конструкции на корпусированных ИС (аналоговая аппаратура)	10,5	-	6,6	-	0,6
Субблок пенальной конструкции на бескорпусных МСБ (аналоговая аппаратура)	17,4	-	11,5	-	1,6
Модуль СВЧ на микрополосковых МСБ при компоновке:					
односторонней	5,7	-	14,0	-	0,92
двухсторонней	5,6	-	8,5	-	0,97
Субблок из бескорпусных МСБ с теплоотводом (силовая аппаратура)	9,4	-	1,5	-	1,3

Примечание. КТЕ – конструктивно-технологическая единица; для РЭС 3-го поколения – корпусированная ИС, для РЭС 4-го поколения – бескорпусная МСБ. ФЯ – функциональная ячейка. Б – блок.

каждая микросхема (корпусированная) имеет известное значение массы при заданном типе корпуса; каждая бескорпусная МСБ в зависимости от того, какие функции электрической

схемы и какое их число она в себя "вбирает", обладает определенной массой, которая для типовой МСБ, например размером 24×30 мм, можно конкретно рассчитать для цифрового, аналогового и силового типов; если размеры МСБ отличаются от размеров типовой МСБ, но кратны им, то пересчет масс не вызывает затруднений;

общее число микросхем или МСБ и конкретное их содержание в ФЯ разных типов определяют электрической схемой каждого микроэлектронного устройства; число и массу навесных ЭРЭ, совместимых с микросхемами и МСБ, определяют по перечню элементов и паспортных данных на них;

для пересчета массы микросхем, микросборок и ЭРЭ в массу ФЯ, блоков, панелей и микроэлектронных устройств используют известные средние значения коэффициентов дезинтеграции массы от одного уровня компоновки к другому (от микросхем, МСБ к ячейке, от ячейки к блоку или панели, от блока или панели к устройству или комплексу).

Приведем порядок расчета массы комплекса РЭС для блочного и моноблочного методов компоновки [6].

Порядок расчета массы комплекса РЭС для блочного метода компоновки:

1. По заданной электрической схеме для каждого  $i$ -го из микроэлектронных устройств проводят его функционально-конструктивное разбиение на  $r$  ячеек цифрового типа,  $n$  — аналогового и  $l$  — силового типа.

2. По выбранной элементной базе для каждого типа микросхемы (или типовой микросборки МСБ) определяют среднюю массу, например, для цифровой —  $m_1$ , аналоговой —  $m_2$ , силовой —  $m_3$ .

3. Для каждой ячейки  $i$ -го устройства определяют по перечню элементов и паспортных данных число комплектующих микросхем (или МСБ) и массы навесных ЭРЭ, например для цифровой ячейки  $P$  и  $m_1'$ , для аналоговой  $S$  и  $m_2'$  для силовой  $t$  и  $m_3'$  соответственно.

Результаты выполнения п. 1 — 3 можно свести в табл. 10.

Таблица 10

Тип ячейки	Число ячеек	Масса микросхем (МСБ)	Число микросхем (МСБ) БФЯ	Масса ЭРЭ в ФЯ
Цифровая	$r$	$m_1$	$P$	$m_1'$
Аналоговая	$n$	$m_2$	$S$	$m_2'$
Силовая	$l$	$m_3$	$t$	$m_3'$

4. Рассчитывают активные (полезные) массы [4] микросхем (МСБ) и ЭРЭ, входящих в каждую цифровую, аналоговую и силовую ячейку  $i$ -го устройства соответственно:

$$m_{N1} = p \cdot m_1 + m_1'; \quad m_{N2} = s \cdot m_2 + m_2'; \quad m_{N3} = t \cdot m_3 + m_3'.$$

5. Определяют массу пакета ячеек  $i$ -го устройства по коэффициентам дезинтеграции массы для выбранных компоновочных схем этих ячеек:

$$m_{\text{пак } i} = q_{m[\text{КТЕ} - \text{ФЯ}] 1} \cdot m_{N1} \cdot r + q_{m[\text{КТЕ} - \text{ФЯ}] 2} \times \\ \times m_{N2} \cdot n + q_{m[\text{КТЕ} - \text{ФЯ}] 3} \cdot m_{N3} \cdot l.$$

6. Рассчитывают массу блока  $i$ -го устройства с учетом коэффициента дезинтеграции массы в блоке:

$$m_{\text{БШ}} = q_{m[\text{ФЯ} - \text{Б}]} \cdot m_{\text{пак } i}.$$

7. Находят суммарную массу микроэлектронных блоков с учетом их дезинтеграции массы в комплексе (в стойке, шкафу):

$$m_s = q_{m[\text{Б} - \text{К}]} \cdot \sum_{i=1}^k m_{\text{Б } i};$$

8. Определяют массы специфических конструкций  $m_{\text{СП}}$  и кабельной сети  $m_{\text{каб}}$  по прототипам или путем расчета по удельным коэффициентам, длине и погонной массе.

9. Находят суммарную массу комплекса РЭС

$$m_{\text{РЭС}} = m_s + m_{\text{СП}} + m_{\text{каб}}.$$

Порядок расчета массы комплекса РЭС для моноблочного метода компоновки:

1. По заданной электрической схеме микроэлектронной части комплекса РЭС проводят функционально-конструктивное разбиение на  $k$  панелей.

2. Аналогично изложенному выше определяют средние массы  $m_1, m_2, m_3$ .

3. Для каждой  $i$ -й панели находят количество МСБ цифрового, аналогового и силового типов, а также массу навесных ЭРЭ; заполняют графы табл. 10.



4. Рассчитывают активные (полезные) массы МСБ и ЭРЭ, входящих в каждую  $i$ -ю панель:

$$m_{Ni} = p \cdot m_1 + s \cdot m_2 + t \cdot m_3 + m_{\text{ЭРЭ}}.$$

5. Находят массу  $i$ -й панели по табл. 9 с учетом коэффициента дезинтеграции массы от уровня МСБ к панели

$$m_{\Pi i} = q_{m[\text{МСБ} - \Pi]} \cdot m_{Ni}, \text{ где } q_{m[\text{МСБ} - \Pi]} = q_{m[\text{КТЕ} - \text{ФЯ}]}.$$

6. Определяют массу пакета панелей

$$m_{\text{пак}} = \sum_{i=1}^k m_{\Pi i}.$$

7. Рассчитывают массу моноблока микроэлектронных устройств по табл. 9 с учетом их дезинтеграции массы при корпусировании в контейнер

$$m_s = q_{m[\Pi - \text{К}]} \cdot m_{\text{пак}},$$

где  $q_{m[\Pi - \text{К}]} = q_{m[\text{ФЯ} - \text{Б}]}$ .

8. Определяют массу специфичных конструкций  $m_{\text{СП}}$  и кабельной сети  $m_{\text{каб}}$ .

9. Находят суммарную массу комплекса РЭС по формуле, приведенной в п.9 предыдущего расчета.

Пример 5. Комплекс РЭС бортового типа содержит: специфичное устройство (зеркальную антенну с приводом) массой  $m_{\text{СП}} = 1357$  г, кабельную сеть массой  $m_{\text{каб}} = 150$  г, микроэлектронное устройство приема и обработки сигналов, сложность которого определяется 288 цифровыми и 60 аналоговыми интегральными схемами. Блок питания конструктивно выполнен отдельно и имеет массу 150 г. По техническому заданию на разработку  $m_{\text{РЭС}} \leq 5$  кг. В ТЗК необходимо указать рекомендуемый метод конструирования микроэлектронного устройства, его частей и их общую компоновку.

В качестве варианта 1 выберем метод конструирования на печатных платах с корпусированными ИС. Из цифровых ИС выбираем серию К561 в корпусе 401.14-2 массой  $m_1 = 1$  г. В одной двухсторонней цифровой ячейке содержится  $p = 36$  микросхем, а всего ФЯ  $r = 8$ . В ней имеется также четыре резистора С2-23-0.125

6,4 г. Тогда масса ЭРЭ в цифровой ячейке будет равна  $m_1' = 7$  г. Из аналоговых ИС выбрана серия К175 в корпусе 401.14-3 массой  $m_2 = 0,9$  г. В одной ФЯ пенального типа размещены 6 микросхем, а всего аналоговых ФЯ  $n = 10$ . Каждая микросхема имеет обрамление из трех резисторов С2-23-0.125 общей массой 0,6 г, четырех конденсаторов (типов К53-28 и К10-17 с проводочными выводами) и одной тороидальной катушки массой 3 г. В итоге суммарная масса ЭРЭ в ячейке  $m_2' = 6 \cdot 10 = 60$  г. Полученные данные сведем в таблицу (табл. 11).

Таблица 11

Тип ФЯ	Число ячеек	Масса микросхем, г	Число микросхем в ФЯ	Масса ЭРЭ в ФЯ, г
Цифровая	8	1	36	7
Аналоговая	10	0,9	6	60

По табл. 9 определим для выбранных компоновок ячеек и блока коэффициенты дезинтеграции:

$$q_{m[\text{КТЕ} - \text{ФЯ}]1} = 3,2; q_{m[\text{КТЕ} - \text{ФЯ}]2} = 6,6; q_{m[\text{ФЯ} - \text{Б}]} = 1,3.$$

Рассчитаем активные массы ячеек:  $m_{M1} = 36 \cdot 1 + 7 = 43$  г,  $m_{M2} = 6 \cdot 0,9 + 60 = 65,4$  г. Определим массу пакета цифровых ячеек  $m_{\text{пак}1} = 3,2 \cdot 43,8 = 1100,8$  г  $\approx 1,1$  кг, далее, массу пакета аналоговых ячеек  $m_{\text{пак}2} = 6,6 \cdot 65,4 \cdot 10 = 4316$  г  $\approx 4,32$  кг. Эти два пакета по функциональному назначению удобнее компоновать в виде двух отдельных блоков, массы которых равны соответственно  $m_{B1} = 1,3 \cdot 1,1 = 1,43$  кг и  $m_{B2} = 1,3 \cdot 4,32 = 5,6$  кг. Эти два блока вместе с автономным блоком питания можно скомпоновать в общей ферме [6], при этом коэффициент дезинтеграции от блоков к комплексу  $q_{m[\text{Б} - \text{К}]} = 1,2$ . Тогда масса микроэлектронного устройства и блока питания вместе с рамой-фермой составит  $m_3 = 1,2 (1,43 + 5,6 + 0,15) = 8,6$  кг, а масса комплекса  $m_{\text{РЭС}} = 8,6 + 1,35 + 0,15 = 10,1$  кг  $> 5$  кг, что свидетельствует о невыполнении ТЗ.

Рассмотрим вариант 2 — метод конструирования на металлических рамках с бескорпусными МСБ. Для цифровых ячеек примем одностороннюю компоновку с восьмью МСБ размерами 24 · 30 мм в каждой ( $p = 8$ ). Каждая МСБ содержит 12 бескорпусных ИС. Тогда общее число цифровых ячеек  $r = 3$ . Масса одной МСБ указанного размера на ситалловой подложке  $m_1 = 1,1$  г. Общая масса

ЭРЭ в цифровой ячейке складывается из тех же ЭРЭ, что и ранее, и составляет  $m_1' = 7$  г. В каждой из аналоговых ячеек пьезофилевого типа сконструировано пять МСБ ( $S=5$ ) размерами  $16 \times 30$  мм, а в каждой МСБ имеется 3 бескорпусные ИС, откуда число ячеек  $n = 4$ . Масса одной МСБ  $m_2 = 1,7$  г (с учетом навесных компонентов). Из навесных ЭРЭ, не устанавливаемых на МСБ, применяют либо пьезофиле, либо тороидальные катушки, массу которых можно принять для одной ячейки  $m_2' = 6$  г. Полученные данные сведем в таблицу (табл. 12).

Таблица 12

Тип ФЯ	Число ячеек	Масса МСБ	Число МСБ в ФЯ	Масса ЭРЭ в ФЯ
Цифровая	3	1,1	8	7
Аналоговая	4	1,7	5	6

По табл. 9 определим для выбранных компоновок ячеек и блока

$$q_{m \text{ [КТЕ - ФЯ] } 1} = 7,7; q_{m \text{ [КТЕ - ФЯ] } 2} = 11,5; q_{m \text{ [ФЯ - Б]}} = 3.$$

Найдем активные массы ячеек:  $m_{N1} = 8 \cdot 1,1 + 7 = 15,8$  г,  $m_{N2} = 5 \cdot 1,7 + 6 = 14,5$  г. Определим далее массу пакета ячеек, собранных совместно;  $m_{\text{пак}} = 7,7 \cdot 15,8 \cdot 3 + 11,5 \cdot 14,5 \cdot 4 = 1032 \approx 1,03$  кг. Блок питания можно собрать на силовых МСБ и поместить в общий герметичный моноблок. При этом массу блока питания можно уменьшить до 50 г. Тогда общая масса микроразностного моноблока составит  $m_B = 3 (1,03 + 0,05) = 3,24$  кг, а  $m_{\text{РЭС}} = 3,24 + 1,35 + 0,15 = 4,74$  кг < 5 кг, что соответствует требованиям ТЗ.

## 5. ПОРЯДОК ОПТИМАЛЬНОГО ПРОЕКТИРОВАНИЯ РЭС

Порядок оптимального проектирования на примере радиоустройства может быть предложен в следующем виде [7]:

совокупность исходных данных  $D = \{D_1, \dots, D_n\}$  подразделяют на подгруппы: условия  $Y = \{Y_1, \dots, Y_k\}$ , ограничения на структуру  $O_S = \{O_{S_1}, \dots, O_{S_r}\}$ , показатели качества  $K = \{K_1, \dots, K_m\}$ , ограничения на показатели качества  $O_K = \{O_{K_1}, \dots, O_{K_n}\}$ ;

исходя из назначения устройства (данные подгруппы  $Y$ ) составляют его математическую модель в виде функции, связывающей основные энергоинформационные характеристики  $F(K_1, \dots, K_m)$ ,

исходя из назначения устройства (данные подгруппы  $Y$ ) составляют его математическую модель в виде функции, связывающей основные энергоинформационные характеристики  $F(K_1, \dots, K_m)$ , которая в случае затруднений может быть частично или полностью замещена упорядоченной совокупностью показателей качества  $K$ ;

составляют электрическую структурную схему устройства;

для выбранной (или заданной) элементной базы и метода конструирования определяют удельные коэффициенты  $k$ , устанавливающие связь между функциональными и материальными параметрами устройства, и рассчитывают значение критерия предпочтения (одного из наиболее критичных материальных параметров):

$$k = k_1 K_1 + k_2 K_2 + \dots + k_m K_m ;$$

проводят проверку на допустимость значений других материальных параметров устройства; если, например, в качестве  $K$  была выбрана масса устройства, то проверке подлежат его объем  $V$ , стоимость  $C$ , один из показателей надежности (интенсивность отказов  $\lambda$ ), удельная мощность рассеяния  $P_{уд}$ . Пересчет функциональных параметров  $K_1, K_2, \dots, K_m$  в названные материальные производят с помощью удельных коэффициентов объема  $k_v$ , стоимости  $k_c$  и т.д.;

удельные коэффициенты определяют расчетным путем для существующих типовых конструкций аналогичного назначения или берут из справочников;

если значение  $K$  не удовлетворяет заданным требованиям или если не выполняется одно из неравенств  $V \leq V_{доп}$ ,  $C \geq C_{доп}$ ,  $\lambda \leq \lambda_{доп}$ , а также если имеется возможность улучшения (минимизации)  $K$ , то изменяют структурную схему устройства или значения показателей качества в пределах ограничений  $O_j$  и  $O_K$  или же пересматривают элементную базу с целью уменьшения коэффициентов  $k_i$  для критичных функциональных параметров  $K_i$ ;

окончательное решение о правильности структурного построения устройства принимают после проверки качества по комплексному показателю (см. гл. 3).

**Пример 6.** Требуется провести оптимальное конструирование приемопередающего устройства РЛС самолета.

1. Составление перечня исходных данных. Подгруппа данных  $Y$ , определяющих назначение устройства и воздействия внешней среды; назначение — авиационная техника (самолет); тип устройства — приемопередающее устройство РЛС.

Подгруппа структурных ограничений  $O_j$ : зондирующий сигнал передатчика РЛС непрерывный (или квазинепрерывный); отраженный от цели сигнал медленно флуктуирующий; приемо-

передатчик (ПРД) должен быть частично или полностью выполнен на микросборках; должна быть рассмотрена возможность использования принципа многоканальности.

Исходные энергоинформационные данные РЛС самолета:  $R$  — дальность обнаружения;  $\sigma$  — эффективная поверхность рассеяния (ЭПР) цели;  $f_0$  — несущая частота передатчика;  $\Delta V_{\text{ц}}$  — пределы измерения радиальной скорости цели;  $Q$  — отношение сигнал/шум;  $P$  — плотность мощности шума приемника;  $T_{\text{обз}}$  — время обзора по скорости;  $L_{\text{пот}}$  — потери сигнала в приемопередатчике.

Показатели качества (подгруппа  $K$ ):

функциональные параметры —  $P$  — мощность передатчика,  $N$  — число приемных каналов;

материальные параметры —  $m$  — масса ПРД;  $\lambda$  — интенсивность отказов ПРД.

Запишем ограничения на показатели качества (подгруппа  $O_k$ ):

$$P = P_{\text{доп}}, m \leq m_{\text{доп}}, \lambda \leq \lambda_{\text{доп}},$$

где правые части неравенств представляют собой допустимые значения функциональных и материальных параметров. Будем считать, что  $P_{\text{доп}} = 100$  Вт,  $m_{\text{доп}} = 5$  кг,  $\lambda_{\text{доп}} = 10^{-4}$  1/ч.

2. Формирование математической модели ПРД. На основании общего уравнения радиолокации устанавливаем связь между  $O_k$  и  $K$ :

$$Q = P \cdot T_{\text{обз}} \cdot \frac{S_A^2 \cdot L_{\text{пот}} \cdot \sigma}{P_{\text{ш}} \cdot 4 \cdot \pi \cdot R^4 \cdot \lambda_B^2}, \quad (12)$$

где  $S_A$  — площадь поверхности антенны ПРД;  $R$  — расстояние до цели,  $\lambda_B$  — длина волны.

При одноканальной структуре приемопередатчика ширина полосы приемника

$$\Delta F_{\Phi} = \Delta F_{\text{ц}} = \frac{2 \cdot \pi \cdot f_0 \cdot \Delta V_{\text{ц}}}{C_0};$$

где  $C_0$  — скорость света;  $\Delta F_{\text{ц}}$  — диапазон доплеровских частот, а необходимое время обзора  $T_{\text{обз}} = 1/\Delta F_{\text{ц}} = 1/\Delta F_{\Phi}$ .

При многоканальной структуре ПРД предусматривается  $N$  параллельно включенных приемных каналов с более узкими полосами  $\Delta F_{\phi_k}$ . Поэтому возможное время пребывания сигнала в каждом из каналов (время наблюдения)  $T_{\text{наб}} = 1/\Delta F_{\phi_k}$ , время обзора  $T_{\text{обз}} = N \cdot T_{\text{наб}} = N/\Delta F_{\phi_k}$ .

Подставляя  $T_{\text{обз}}$  в (12) и решая уравнение модели относительно показателей качества приемопередатчика, окончательно получаем

$$P \cdot N = Q \cdot \frac{P_{\text{ш0}} \cdot \Delta F_{\phi_k}}{S_a^2 \cdot L_{\text{пот}}} \frac{4 \cdot \pi \cdot R^4 \cdot \lambda_B^2}{\sigma} \quad (13)$$

Поскольку по условиям задачи правая часть является постоянной величиной, то  $P \cdot N = A = \text{const}$ .

В дальнейшем будем считать, что  $A = 100$  Вт.

3. Составление схемы электрической структурной приемопередатчика. В качестве варианта 1 реализации ПРД рассмотрим одноканальную структуру с поиском по частоте. Схема электрическая структурная одноканального ПРД приведена на рис.6.

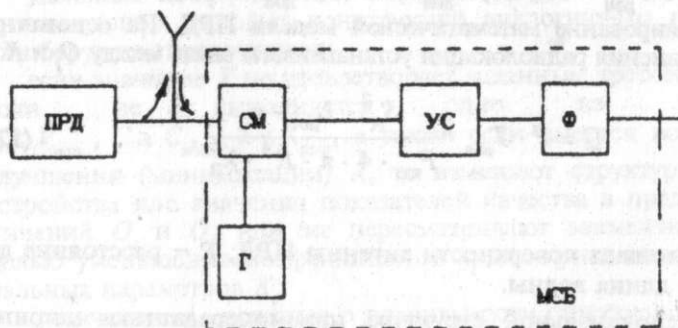


Рис. 6. Схема электрическая структурная одноканального ПРД РЛС

Исходя из уровня развития элементной базы, принимаем решение реализовать передатчик на основе электровакуумных приборов (ЭВП), поскольку на полупроводниковой элементной базе трудно получить требуемую мощность передатчика.

Приемный тракт ПРД может быть выполнен на элементной базе радиоаппаратуры 4-го поколения. В качестве конструкции тракта выбираем МСБ (на схеме рис.6 выделена пунктиром), состоящую из функциональных элементов смесителя СМ, гетеродина Г, усилителя УС и фильтра Ф.

Проведем оценку принятого решения, считая, что критерием предпочтения является суммарная масса передатчика. Так, для передатчиков на ЭВП удельный коэффициент массы (с учетом вторичного источника питания (ВИП) и коэффициента дезинтеграции) равен  $k_p = 0,5$  кг/Вт.

Функциональным параметром приемника будем считать количество приемных каналов  $N_{\text{прм}}$ . При выполнении канала в виде микросборки легко определить ее массу  $m_{\text{МСБ}} = 0,05$  кг и, следовательно, удельный коэффициент массы приемника  $k_N = 0,05$  кг/канал.

Таким образом, суммарную массу одноканального ПРД можно определить следующим образом:

$$m_1 = k_p \cdot P + k_N \cdot N_{\text{прм}} = 0,5 \cdot 100 + 0,05 \cdot 1 = 50,05. \quad (14)$$

Поскольку  $m_{\text{доп}} = 5$  кг, требования к массе ПРД при принятом структурном построении не выполняется. Одновременно не выполняется и требование по надежности. Интенсивность отказов передатчика на ЭВП составляет  $10^{-4}$  1/ч, приемника в виде МСБ —  $10^{-6}$  1/ч. Отсюда

$$\lambda_1 = 10^{-4} + 0,01 \cdot 10^{-4} = 1,01 \cdot 10^{-4} \text{ 1/ч} > \lambda_{\text{доп}}.$$

Рассмотрим вариант 2 реализации ПРД (рис. 7) с многоканальным приемником.

Использование многоканального приемника дает возможность за счет незначительного увеличения массы приемной части существенно снизить массу передатчика. Каждый приемный канал выполняется в виде микро-

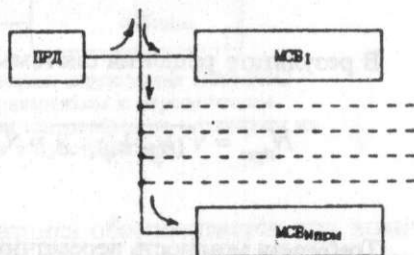


Рис. 7. Схема электрическая структурная ПРД РЛС с многоканальным приемником

сборки и содержит гетеродин, перестраиваемый в пределах  $\Delta F_{\text{ц}}/N_{\text{прм}}$ , смеситель, усилитель и фильтр с полосой частот  $\Delta F_{\text{ф}}$ . Как и в варианте 1, для построения передатчика воспользуемся ЭВП.

Суммарную массу (критерий предпочтения) ПРД с многоканальным приемником определяем по уже известному выражению (14), она зависит от числа приемных каналов  $N_{\text{прм}}$ .

Оптимальное количество каналов, которому соответствует минимальная суммарная масса ПРД, можно найти методом перебора или с помощью одного из методов нелинейного программирования. Воспользуемся методом множителей Лагранжа. Согласно условию задачи, целевую функцию (14) необходимо минимизировать при ограничении  $\varphi = P \cdot N_{\text{прм}} - A = 0$ .

Функцию Лагранжа записываем в виде

$$\Phi = k_p \cdot P + k_N \cdot N_{\text{прм}} + \beta (P \cdot N_{\text{прм}} - A), \quad (15)$$

где  $\beta$  — неопределенный множитель Лагранжа.

Условие экстремума функции (15) имеет вид:

$$\begin{cases} \delta \Phi / \delta P = k_p + \beta \cdot N_{\text{прм}} = 0, \\ \delta \Phi / \delta N_{\text{прм}} = k_N + \beta \cdot P = 0, \\ \delta \Phi / \delta \beta = P \cdot N_{\text{прм}} - A = 0. \end{cases} \quad (16)$$

В результате решения системы уравнений (16) находим

$$N_{\text{прм}} = \sqrt{(k_p/k_N) \cdot A} = \sqrt{(0,5/0,05) \cdot 100} \approx 30.$$

Требуемая мощность передатчика  $P = A/N_{\text{прм}} = 100/30 \approx 3,3$  Вт.  
Суммарная масса передатчика  $m_2 = 0,5 \cdot 3,3 + 0,05 \cdot 30 = 3,15$  кг < 5 кг.



Если составить уравнение относительных масс, то нетрудно убедиться, что при многоканальной структуре приемника массы передатчика и приемника между каналами разделились поровну.

Проверка ограничений на материальные параметры ПРД показывает, что  $m_2 < m_{\text{доп}}$ , однако ограничение на интенсивность отказов, как и в варианте 1, не выполняется:

$$\lambda_2 = 10^{-4} + 30 \cdot 10^{-6} = 1,3 \cdot 10^{-4} \text{ 1/ч} > \lambda_{\text{доп}}.$$

Продолжаем поиск лучшего варианта структурной схемы приемопередатчика. Замечаем, что в приемопередатчике с многоканальным приемником уровень мощности передатчика ( $P = 3,3 \text{ Вт}$ ) позволяет пересмотреть его элементную базу.

Рассмотрим вариант 3 реализации приемопередатчика (рис. 8), в котором передатчик выполнен по схеме сложения мощности отдельных маломощных генераторов. Каждый из них отдает в антенну мощность  $P/N_M$ , конструктивно реализуется в виде СВЧ-микросборки. Для построения передатчика выбираем микросборку типа СВЧ-модуля МЭРА. Выходная мощность модуля  $P_M = 0,7 \text{ Вт}$ , удельный коэффициент мощности  $k_{PM} = 0,14 \text{ кг/Вт}$ .

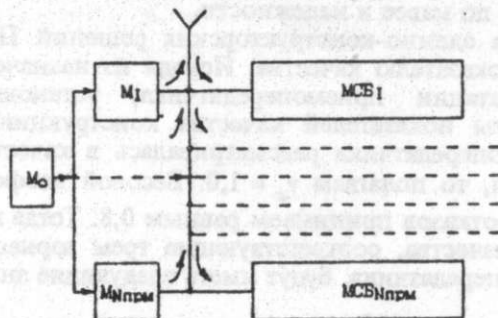


Рис. 8. Схема электрическая структурная ПРД РЛС с многоканальным приемником и передатчиком из отдельных маломощных генераторов со сложением их мощности в пространстве

Заданная мощность передатчика обеспечивается при количестве модулей  $N_M = 3,3/0,7 = 4,8$ . Однако, принимая во внимание неизбежные потери в схеме сложения и необходимость применения четного количества пар генераторов, принимаем  $N_M = 8$ .

При выбранных параметрах передатчика суммарная масса приемопередатчика составит

$$m_3 = k_{PM} \cdot P_M \cdot N_M + k_N \cdot N_{прм} =$$

$$= 0,14 \cdot 0,7 \cdot 8 + 0,05 \cdot 30 = 2,26 \text{ кг.}$$

Следовательно, использование СВЧ-микросборок в передатчике позволяет получить дополнительный выигрыш в массе всего устройства.

Поскольку интенсивность отказов СВЧ МСБ равна  $10^{-6}$  1/ч, то интенсивность отказов приемопередатчика

$$\lambda_3 = 8 \cdot 10^{-6} + 30 \cdot 10^{-6} \approx 0,4 \cdot 10^{-4},$$

что значительно меньше допустимого значения.

Заметим, что выход из строя одного из каналов в приемнике или передатчике не ведет к нарушению работоспособности устройства в целом. Поэтому фактическая надежность многоканального ПРД, оцениваемая интенсивностью отказов, будет выше расчетной.

Таким образом, вариант 3 реализации ПРД позволяет выполнить условия по массе и надежности.

4. Оценка схемно-конструкторских решений ПРД по комплексному показателю качества. Исходя из назначения и условий эксплуатации приемопередатчика, установим весовые коэффициенты показателей качества конструкции. Поскольку масса приемопередатчика рассматривалась в качестве критерия предпочтения, то полагаем  $\gamma_m = 1,0$ . Весовой коэффициент интенсивности отказов принимаем равным 0,8. Тогда комплексные показатели качества, соответствующие трем вариантам построения приемопередатчика, будут иметь следующие значения:

$$K = \gamma_m \frac{m_1}{m_{доп}} + \gamma_\lambda \frac{\lambda_1}{\lambda_{доп}} = 1 \frac{50,05}{5} + 0,8 \frac{1,01 \cdot 10^{-4}}{10^{-4}} = 10,8,$$

$$K = \gamma_m \frac{m_2}{m_{доп}} + \gamma_\lambda \frac{\lambda_2}{\lambda_{доп}} = 1 \frac{3,15}{5} + 0,8 \frac{1,3 \cdot 10^{-4}}{10^{-4}} = 1,67,$$

$$K = \gamma_m \frac{m_3}{m_{\text{доп}}} + \gamma_\lambda \frac{\lambda_3}{\lambda_{\text{доп}}} = 1 \frac{2,16}{5} + 0,8 \frac{0,4 \cdot 10^{-4}}{10^{-4}} = 0,77.$$

Поскольку уменьшение суммарной массы  $m$  и интенсивности отказов  $\lambda$  ПРД способствует повышению его качества, лучшему варианту соответствует меньшее значение комплексного показателя. Таким образом, решение задачи заканчивается выбором варианта 3 ПРД.

## СПИСОК ЛИТЕРАТУРЫ

1. Гуськов Г.Я., Блинов Г.А., Газаров А.А. Монтаж микроэлектронной аппаратуры. М.: Радио и связь, 1986.
2. Учебное пособие к лабораторным и практическим работам "Схемотехническая отработка и компоновка конструкций радиоэлектронных средств"/В.Ф. Борисов, А.А. Мухин, А.С. Назаров и др. М.: Изд-во МАИ, 1990.
3. Ушкар М.Н. Микропроцессорные устройства в радиоэлектронной аппаратуре/Под ред. Б.Ф. Высоцкого. М.: Радио и связь, 1988.
4. Конструирование радиоэлектронных средств/В.Ф. Борисов, О.П. Лавренов, А.С. Назаров и др.; Под ред. А.С. Назарова. М.: Изд-во МАИ, 1996.
5. Преснухин Л.Н., Шахнов В.А. Проектирование ЭВМ и систем. М.: Высш. шк., 1986.
6. Компоновка и конструкции микроэлектронной аппаратуры/П.И. Овсищев, И.И. Лившиц, А.К. Орчинский и др.; Под ред. Б.Ф. Высоцкого, В.Б. Пестрякова и О.А. Пятлина. М.: Радио и связь, 1982.
7. Методические указания к дипломному проектированию по специальности "Конструирование и производство РЭА"/В.Ф. Борисов, Б.Ф. Высоцкий, А.С. Назаров и др.; М.: Изд-во МАИ, 1979.

## ОГЛАВЛЕНИЕ

Предисловие .....	3
1. Выбор варианта конструкции запоминающих устройств .....	4
2. Выбор варианта конструкции микропроцессора .....	10
3. Выбор метода конструирования микроэлектронных устройств и серий ИС по комплексному показателю качества .....	30
4. Количественная оценка массы комплекса микроэлектронных средств .....	34
5. Порядок оптимального проектирования РЭС .....	41
6. Список литературы .....	50

Редакция заказной литературы

Михаил Николаевич Ушкар  
Валентин Федорович Борисов  
Виктор Васильевич Маркелов  
Виктор Петрович Григорьев  
Андрей Сергеевич Назаров

**Расчеты параметров и выбор вариантов конструкций РЭС и ЭВС  
на ранних стадиях проектирования**

Заведующая редакцией *Н.Г.Ковалевская*  
Редактор *Г.А.Нилова*  
Корректор *М.А.Василевская*

Изд. лиц. №020523 от 25.04.97.

Подписано в печать 01.02.99. Формат 60×84/16. Бумага тип. №2.  
Печ.л. 3,25. Усл. печ.л. 3,02. Уч.-изд.л. 2,94. Тираж 100 экз. Изд. 254.  
Заказ 169

Издательство МГТУ им. Н.Э.Баумана,

107005, Москва, 2-я Бауманская, 5.

