

Архитектура ЭВМ

Лектор: к.т.н., доцент, Попов Алексей Юрьевич

Цель дисциплины:

•получить знания и навыки, необходимые для проектирования и эффективного использования современных аппаратных вычислительных средств.

Задачами дисциплины является изучение:

- принципов организации ЭВМ;
- методики проектирования ЭВМ и устройств, их составляющих.

ЛИТЕРАТУРА

1. Угрюмов Е. П. Цифровая схемотехника: Учеб. Пособие для вузов. – 2-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2004. – 800 с.: ил.
2. Цилькер Б.Я., Орлов С.А. Организация ЭВМ и систем: Учебник для вузов. – СПб.: Питер, 2004. – 668 с.: ил.
3. Харрис С.Л., Харрис Д. Цифровая схемотехника и архитектура компьютера: RISC-V / пер. с англ. В. С. Яценкова, А. Ю. Романова; под ред. А. Ю. Романова. – М.: ДМК Пресс, 2021. – 810 с.: ил.

План проведения теоретических и практических занятий:

Семестр	Теоретические занятия	Лабораторные работы	Вид отчетности
4	<ul style="list-style-type: none">• Вводная часть• Арифметические основы ЭВМ• Логические основы ЦВТ• Элементы и узлы ЭВМ• Организация памяти ЭВМ		Зачет
5	<ul style="list-style-type: none">• Принципы построения и архитектура ЭВМ• Процессорные устройства• Организация ввода вывода• Вычислительные системы	<ul style="list-style-type: none">• Изучение принципов работы микропроцессорного ядра RISC-V (8 часов)• Разработка СЧК на ПЛИС Altera (4 часа)• Организация памяти суперскалярных ЭВМ (4 часа)	Экзамен

Страница курса

- e-learning.bmstu.ru/iu6/
- Поиск (google,yandex) по слову «ИУ6»
- Ресурсы,
- Курсы,
- Учебные дисциплины кафедры «Компьютерные системы и сети»
- Архитектура ЭВМ для 09.03.01/05 (Системы ИИ)

The screenshot shows the course page for 'АрхЭВМ' (Computer Architecture) on the BMSTU e-learning platform. The page features a dark header with the university logo and navigation links: 'РЕСУРСЫ', 'О КАФЕДРЕ', 'АБИТУРИЕНТАМ', and 'ДИПЛОМНИКАМ'. A user login status is shown as 'Вы используете гостевой доступ (Вход)'. A breadcrumb trail includes 'В начало', 'Курсы', 'Учебные дисциплины кафедры "Компьютерные системы и сети"', and 'АрхЭВМ'. The main content area is titled 'ЛЕКЦИИ' and lists seven lecture topics, each with a PDF icon:

1. Арифметические основы ЭВМ
2. Элементы и узлы ЭВМ
3. Организация памяти ЭВМ
4. Принципы построения и архитектура ЭВМ
5. Процессорные устройства
6. Операционные устройства ЭВМ
7. Организация ввода-вывода

I. Введение

История развития вычислительной техники.

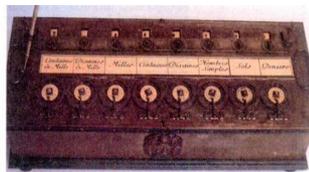
Механические вычислительные устройства.

Абак

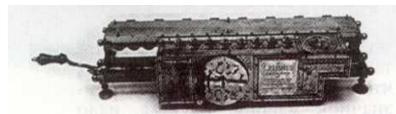


2024

Машина
Паскаля

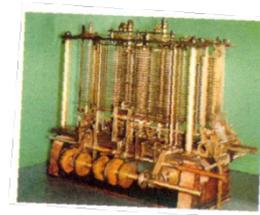


Машина
Лейбница



Архитектура ЭВМ

Машина
Бэбиджа



Современные
механические машины

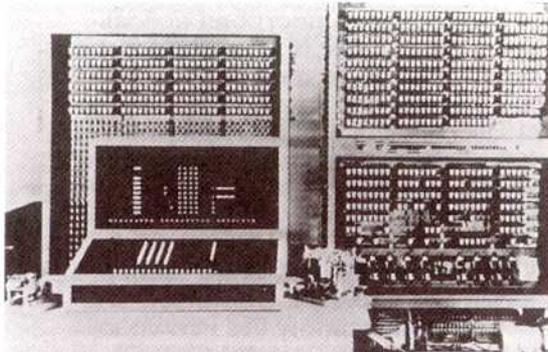


4

Электромеханические счетные машины

Машины Конрада Цузе (Z1, Z2, Z3, Z4)

- Z1 – полностью механическая машина (1936);
- Z2 – использование реле в арифметическом устройстве (1939);
- Z3 и Z4 – электромеханические машины с механической памятью (1941 и 1945).



Машина Z3

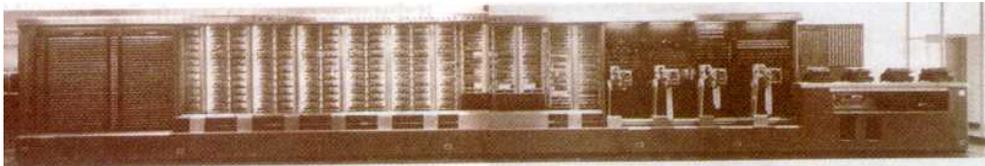


Машина Z4

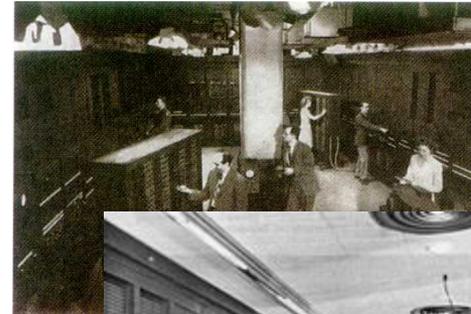
Поколения электронных вычислительных машин

Первое поколение ЭВМ (с конца 30-х до середины 50-х)

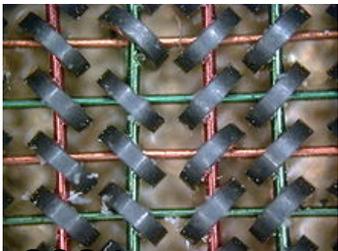
Поколение ЭВМ	Элементная база	Тип основного запоминающего устройства	Представители классов ЭВМ	Языки программирования	Программное обеспечение	Средства связи с пользователем
I (с конца 30-х до середины 50-х)	Электромагнитные реле, электронные лампы	Линии задержки на электронных лучевых трубках, ферритовые сердечники (~ 2^{12} - 2^{18})	Калькуляторы (ABC, ENIAC), Большие ЭВМ (MARK I, EDVAC, UNIVAC, БЭСМ, МЭСМ, Стрела, Минск, IAS)	Ручная коммутация, Машинные коды	Ассемблер	Индикаторы, Пульт управления, Перфокарты



ЭВМ MARK I



ЭВМ ENIAC



Ферритовые сердечники

2024

Архитектура ЭВМ



6

Второе поколение ЭВМ (с середины 50-х до середины 60-х)

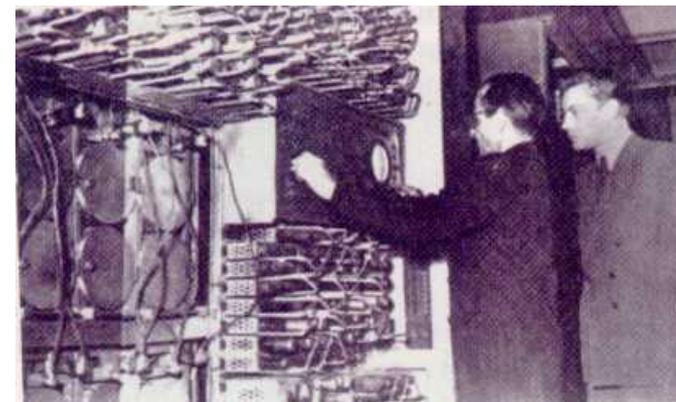
Поколение ЭВМ	Элементная база	Тип основного запоминающего устройства	Представители классов ЭВМ	Языки программирования	Программное обеспечение	Средства связи с пользователем
II (с середины 50-х до середины 60-х)	Транзисторы	Ферритовые сердечники (до 2 ¹⁹)	Малые и средние ЭВМ (БЭСМ-4, Урал-14, Минск-2, Днепр), Большие ЭВМ (TRADIC, IBM 7030, IBM 7090, TX-0, БЭСМ-2,3)	Фортран, Алгол, Кобол	Компиляторы, автоматизированные системы управления, диспетчеры	Индикаторы, Пульты управления, Перфокарты, Перфоленты

ЭВМ БЭСМ-4



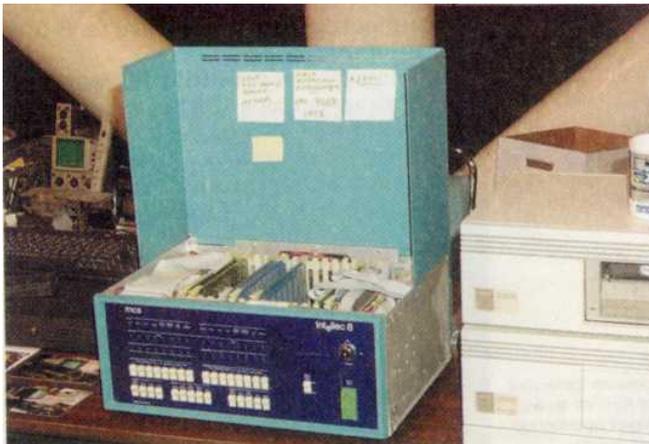
Третье поколение ЭВМ (с середины 60-х до середины 70-х)

Поколение ЭВМ	Элементная база	Тип основного запоминающего устройства	Представители классов ЭВМ	Языки программирования	Программное обеспечение	Средства связи с пользователем
III (с середины 60-х до середины 70-х)	Интегральные схемы малой и средней степени интеграции	Полупроводниковые ЗУ на интегральных схемах (до 2^{20})	Мини и микро-ЭВМ (Мир-1, М220), Средние и большие универсальные ЭВМ (ILLIAC IV, CDC 6600, CDC 7600, IBM 360, ЕС ЭВМ, СМ ЭВМ, БЭСМ-6)	Фортран, Алгол, В, С	ОС (UNIX, IBM, СУЕД, САПР, Пакеты прикладных программ)	Алфавитно-цифровые дисплеи



Четвертое поколение ЭВМ (с середины 70-х до середины 80-х)

Поколение ЭВМ	Элементная база	Тип основного запоминающего устройства	Представители классов ЭВМ	Языки программирования	Программное обеспечение	Средства связи с пользователем
IV (с середины 70-х до середины 80-х)	Интегральные схемы большой и сверхбольшой степени интеграции	Полупроводниковые ЗУ на сверхбольшой степени интеграции (до 2^{28})	Персональные компьютеры (Intellec8, IBM PC/XT/AT, Sinclair Spectrum), Средние и Большие ЭВМ (Cray, Эльбрус-1,2,3)	Пролог, Фортран, С, Паскаль	Графические ОС, Среды визуальной разработки, САПР, Системы программирования, Игры	Графические дисплеи, клавиатура, Мышь



Intellec8 (Intel 8080)

2024



Sinclair Spectrum

9

Пятое поколение ЭВМ (с середины 80-х)

Поколение ЭВМ	Элементная база	Тип основного запоминающего устройства	Представители классов ЭВМ	Языки программирования	Программное обеспечение	Средства связи с пользователем
V (с середины 80-х)	Интегральные схемы сверхбольшой степени интеграции	Полупроводниковые ЗУ на сверхбольших интегральных схемах (до $\sim 2^{32}$)	ПК на универсальных конвейерных МП (IA 32, PowerPC), Средние большие ЭВМ с массовым параллелизмом (серия IBM Mainframes, Cray, HP, DEC)	Языки с ООП. Языки параллельного программирования (MPI). Специализированные языки (VRML, Perl, PHP, SQL и т.д.)	Мультимедиа, WWW	Графические дисплеи, клавиатура, мышь, звук

Классификация ЭВМ

Классификация ЭВМ по назначению:

Общего назначения

- Супер ЭВМ
- Минисупер ЭВМ
- Мэйнфреймы
- Серверы
- Рабочие станции
- Персональные компьютеры
- Ноутбуки
- Портативные компьютеры
- ...

Специализированные

Классификация ЭВМ по структуре:

- Однопроцессорные
- Многопроцессорные

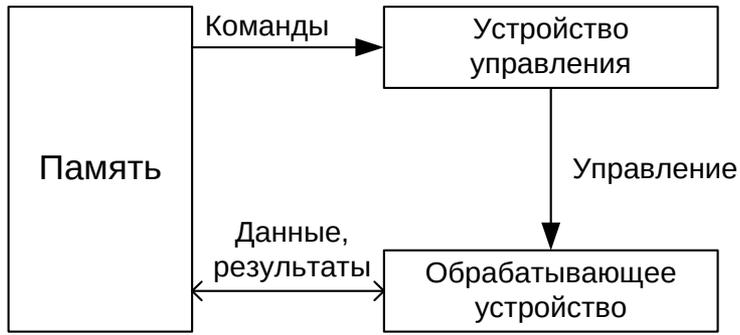
Классификация ЭВМ по режимам работы:

- Однопрограммные
- Мультипрограммные
- Мультипрограммные в составе систем
- ЭВМ в системах реального времени

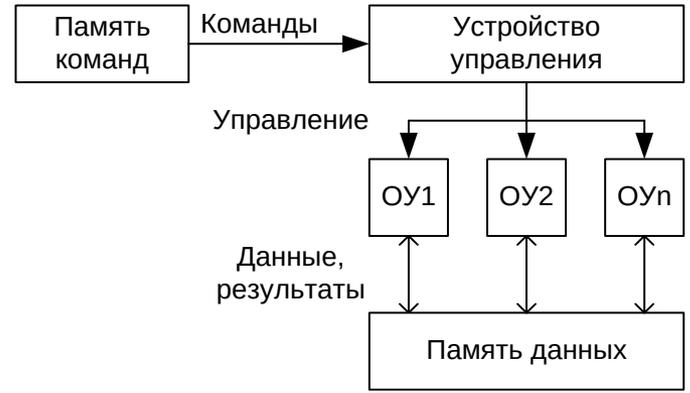
Классификация ЭВМ по количеству потоков команд и данных:

- ЭВМ с одним потоком команд и одним потоком данных (ОКОД, SISD);
- ЭВМ с одним потоком команд и многими потоками данных (ОКМД, SIMD);
- ЭВМ с многими потоками команд и одним потоком данных (МКОД, MISD);
- ЭВМ с многими потоками команд и многими потоками данных (МКМД, MIMD).

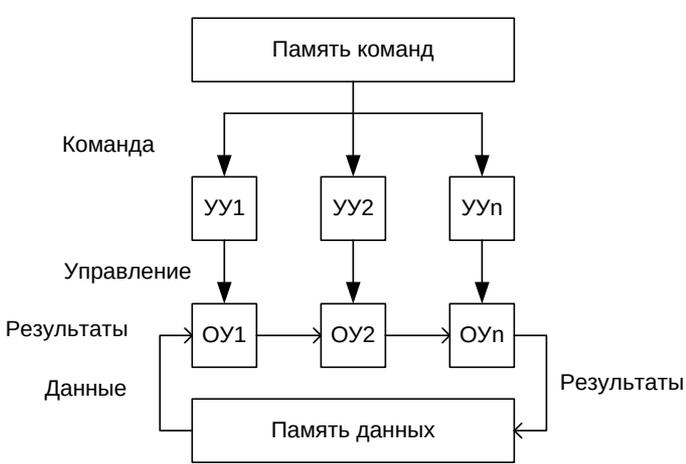
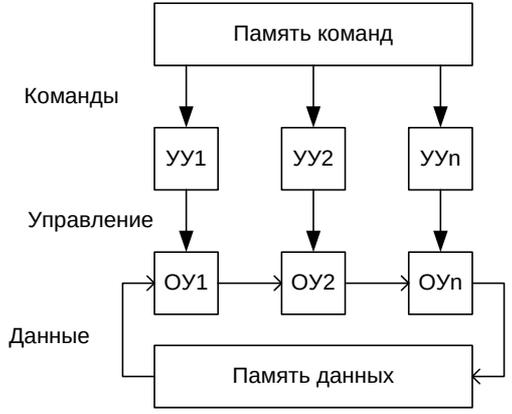
ОКОД, SISD



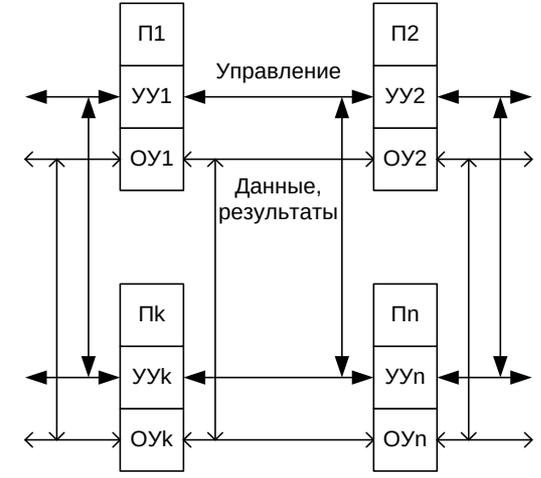
ОКМД, SIMD



МКОД, MISD



МКМД, MIMD



Основные характеристики ЭВМ

- Эффективность
- Производительность
- Надежность
- Стоимость
- Энергопотребление

Общий коэффициент эффективности

$$\mathcal{E} := \frac{P}{C_{\text{ЭВМ}} + C_{\text{эксплуатации}}}$$

\mathcal{E} - Общий коэффициент эффективности,
 P - Производительность,
 $C_{\text{ЭВМ}}$ - Стоимость ЭВМ,
 $C_{\text{эксплуатации}}$ - Стоимость эксплуатации.

$$\mathcal{E}' := \frac{P}{C_{\text{ЭВМ}}}$$

$$C_{\text{ЭВМ}} \gg C_{\text{эксплуатации}}$$

$$\mathcal{E} := \frac{P \cdot K_{\text{и}}}{C_{\text{ЭВМ}} + C_{\text{эксплуатации}}}$$

\mathcal{E}' - Эффективность без учета эксплуатационных издержек.
 \mathcal{E} - Эффективность с учетом эксплуатационной надежности.

Производительность ЭВМ

$$P := \frac{\sum_{s=1}^n K_s}{\sum_{s=1}^n K_s t_s}$$

K_s

- Весовой коэффициент задачи S,

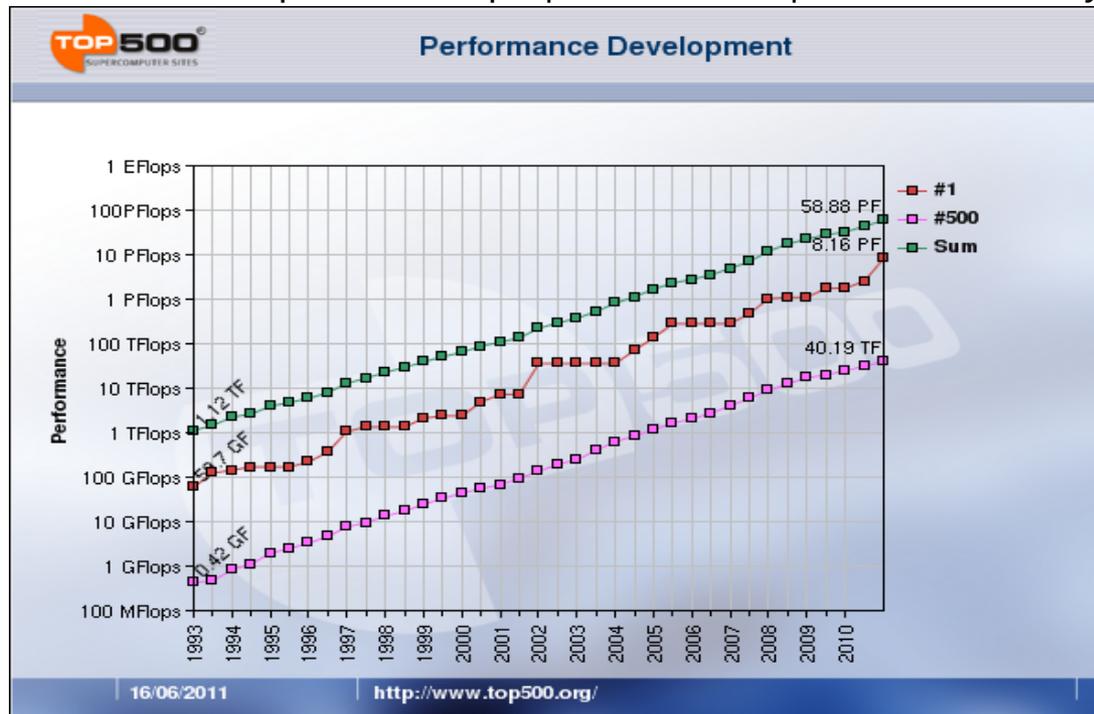
t_s

- Время выполнения задачи S.

Единицы измерения производительности:

MIPs = 10^6 целочисленных операций в секунду.

MFlops = 10^6 операций с плавающей запятой в секунду.



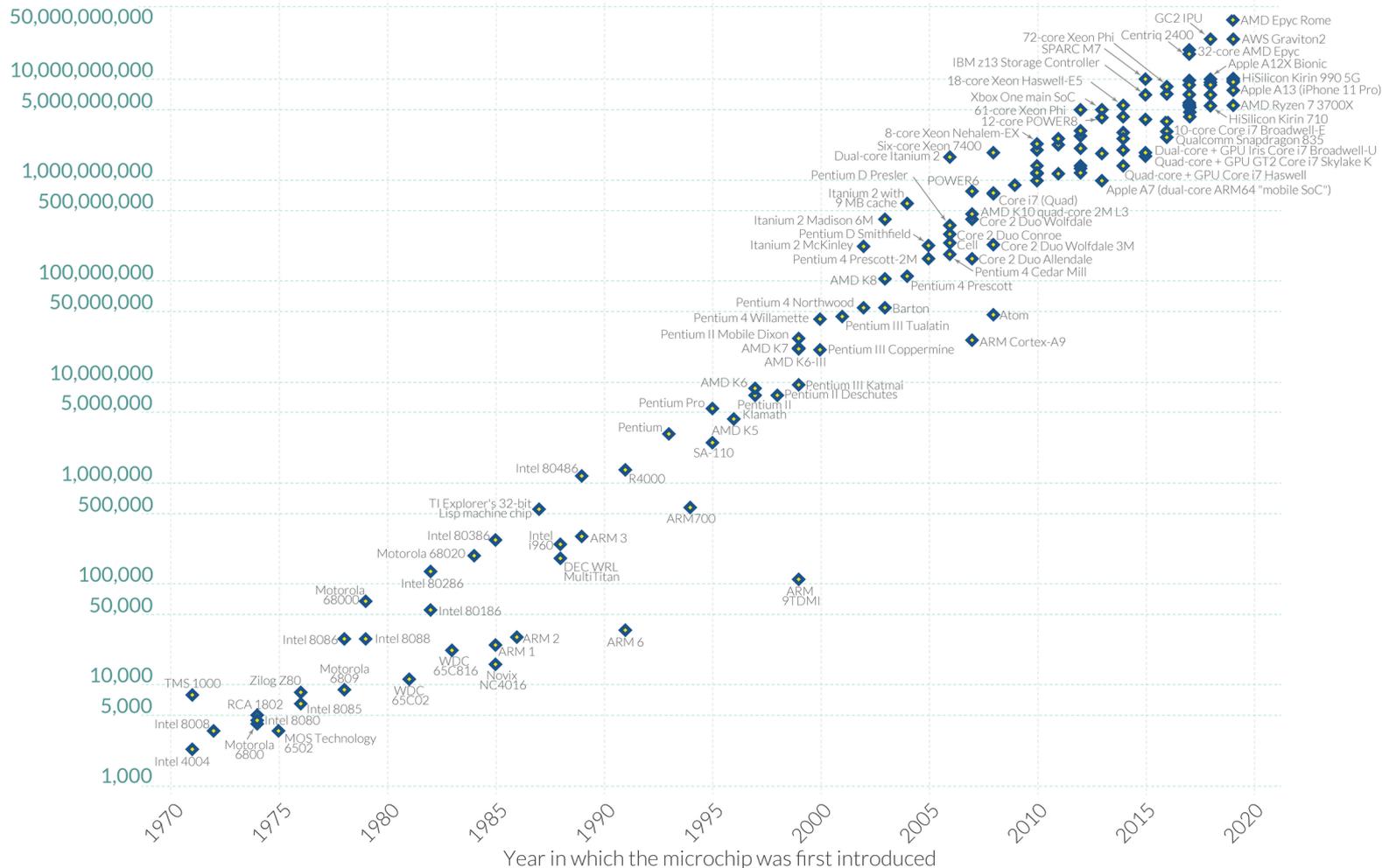
Закон Мура

Число транзисторов на кристалле будет удваиваться каждые 24 месяца

Moore's Law: The number of transistors on microchips has doubled every two years

Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important for other aspects of technological progress in computing – such as processing speed or the price of computers.

Transistor count



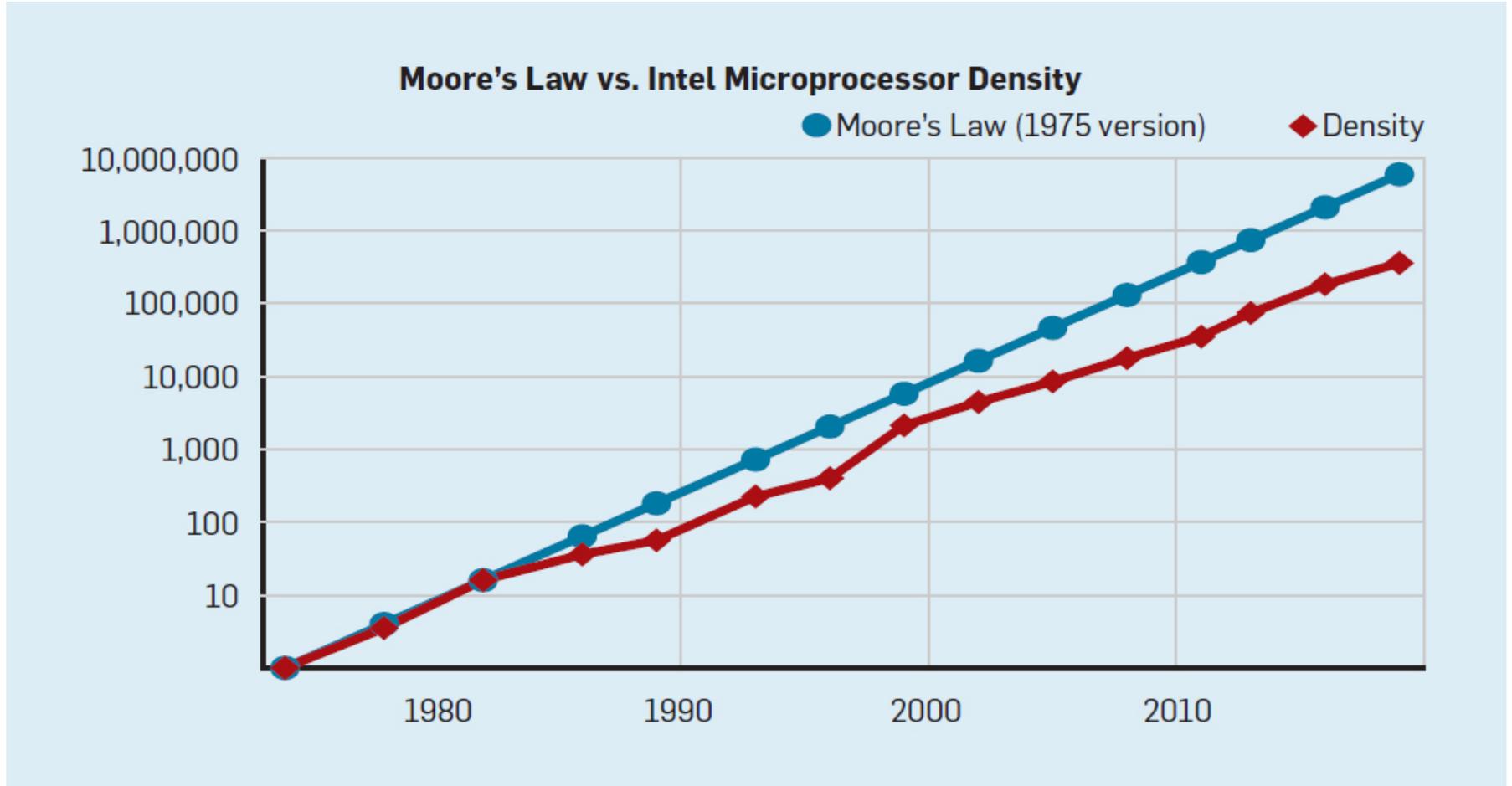
2024

Архитектура ЭВМ

15

Закон Мура

Количество транзисторов на чипе Intel по сравнению с законом Мура

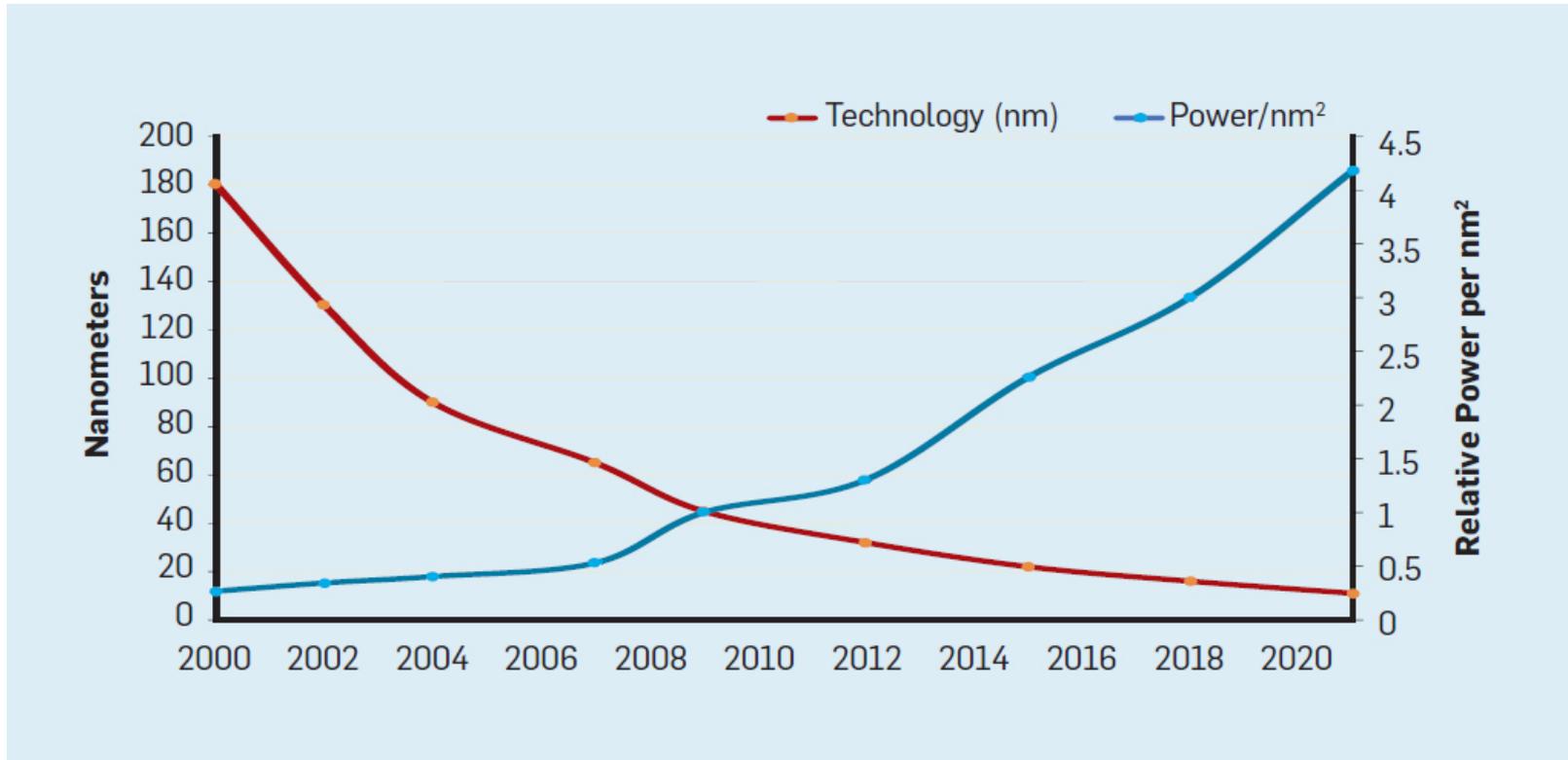


<https://m.habr.com/ru/post/440760/>

Масштабирование Деннарда

По мере увеличения плотности транзисторов потребление энергии на транзистор будет падать, поэтому потребление на мм^2 кремния будет почти постоянным

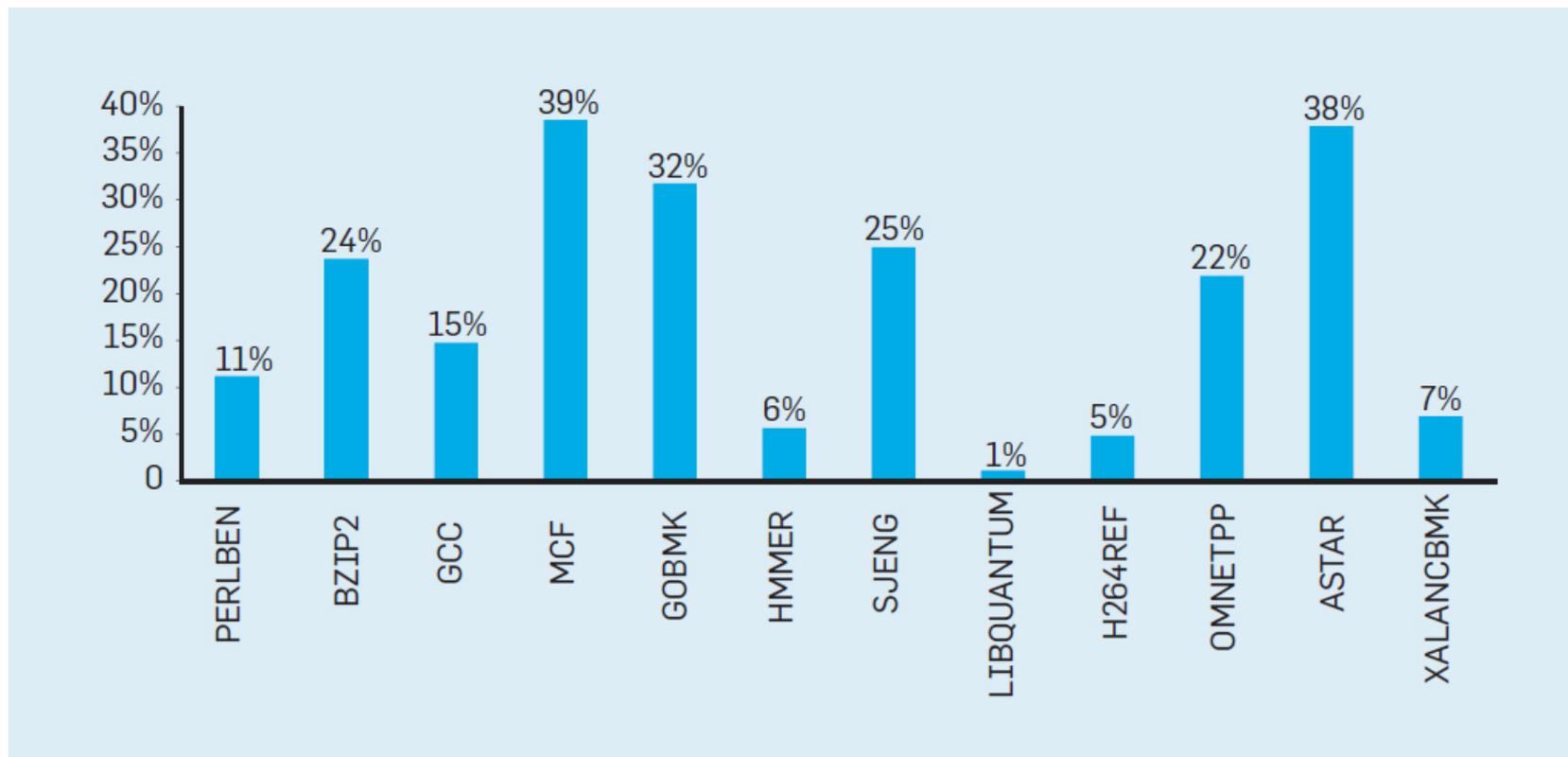
Количество транзисторов на чип и потребление энергии на мм^2



<https://m.habr.com/ru/post/440760/>

Эффективность современных микропроцессоров

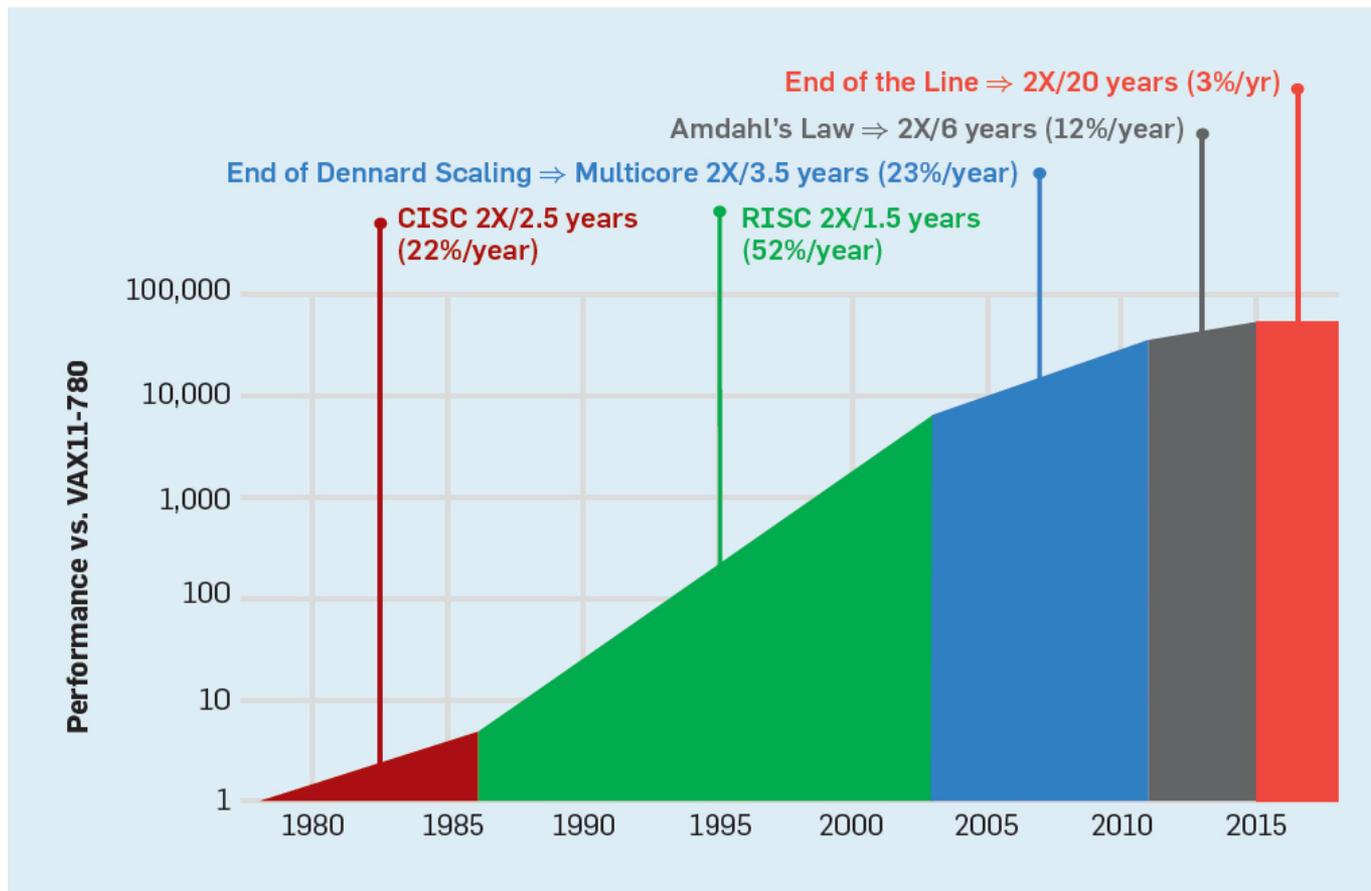
Потраченные впустую инструкции в процентах от всех инструкций, выполненных на Intel Core i7 для различных целочисленных тестов SPEC



<https://m.habr.com/ru/post/440760/>

Эффективность современных микропроцессоров

Рост компьютерной производительности по целочисленным тестам (SPECintCPU)



<https://m.habr.com/ru/post/440760/>

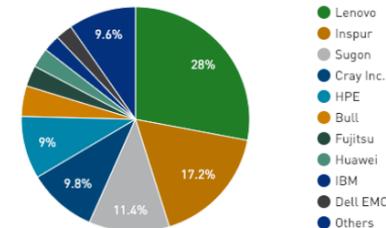
Список наиболее производительных ЭВМ (11.2024)

Параметры: Количество процессоров; Максимальная производительность Rmax (TFlops);
Пиковая производительность Rpeak (TFlops); Рассеиваемая мощность (KW).

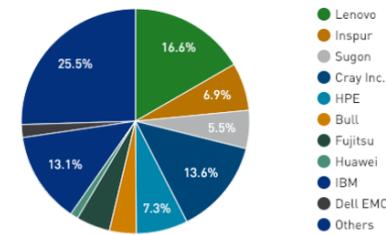
Rank	System	Cores	Rmax (TFlop/s)	Rpeak (TFlop/s)	Power (kW)
1	Summit - IBM Power System AC922, IBM POWER9 22C 3.07GHz, NVIDIA Volta GV100, Dual-rail Mellanox EDR Infiniband , IBM DOE/SC/Oak Ridge National Laboratory United States	2,397,824	143,500.0	200,794.9	9,783
2	Sierra - IBM Power System S922LC, IBM POWER9 22C 3.1GHz, NVIDIA Volta GV100, Dual-rail Mellanox EDR Infiniband , IBM / NVIDIA / Mellanox DOE/NNSA/LLNL United States	1,572,480	94,640.0	125,712.0	7,438
3	Sunway TaihuLight - Sunway MPP, Sunway SW26010 260C 1.45GHz, Sunway , NRCPC National Supercomputing Center in Wuxi China	10,649,600	93,014.6	125,435.9	15,371
4	Tianhe-2A - TH-IVB-FEP Cluster, Intel Xeon E5-2692v2 12C 2.2GHz, TH Express-2, Matrix-2000 , NUDT National Super Computer Center in Guangzhou China	4,981,760	61,444.5	100,678.7	18,482
5	Piz Daint - Cray XC50, Xeon E5-2690v3 12C 2.6GHz, Aries interconnect , NVIDIA Tesla P100 , Cray Inc. Swiss National Supercomputing Centre (CSCS) Switzerland	387,872	21,230.0	27,154.3	2,384
6	Trinity - Cray XC40, Xeon E5-2698v3 16C 2.3GHz, Intel Xeon Phi 7250 68C 1.4GHz, Aries interconnect , Cray Inc. DOE/NNSA/LANL/SNL United States	979,072	20,158.7	41,461.2	7,578
7	AI Bridging Cloud Infrastructure (ABCI) - PRIMERGY CX2570 M4, Xeon Gold 6148 20C 2.4GHz, NVIDIA Tesla V100 SXM2, Infiniband EDR , Fujitsu National Institute of Advanced Industrial Science and Technology (AIST) Japan	391,680	19,880.0	32,576.6	1,649
8	SuperMUC-NG - ThinkSystem SD530, Xeon Platinum 8174 24C 3.1GHz, Intel Omni-Path , Lenovo Leibniz Rechenzentrum Germany	305,856	19,476.6	26,873.9	
9	Titan - Cray XK7, Opteron 6274 16C 2.200GHz, Cray Gemini interconnect, NVIDIA K20x , Cray Inc. DOE/SC/Oak Ridge National Laboratory United States	560,640	17,590.0	27,112.5	8,209
10	Sequoia - BlueGene/Q, Power BQC 16C 1.60 GHz, Custom , IBM DOE/NNSA/LLNL United States	1,572,864	17,173.2	20,132.7	7,890



Vendors System Share



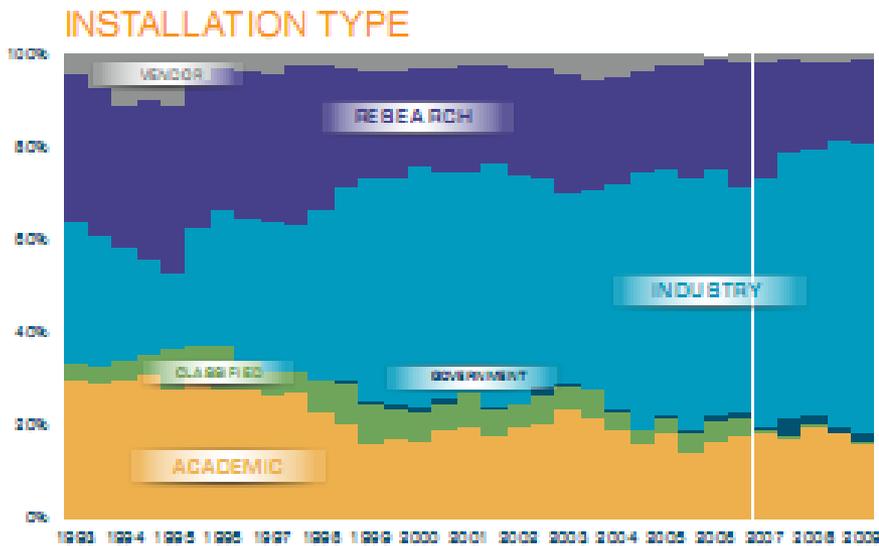
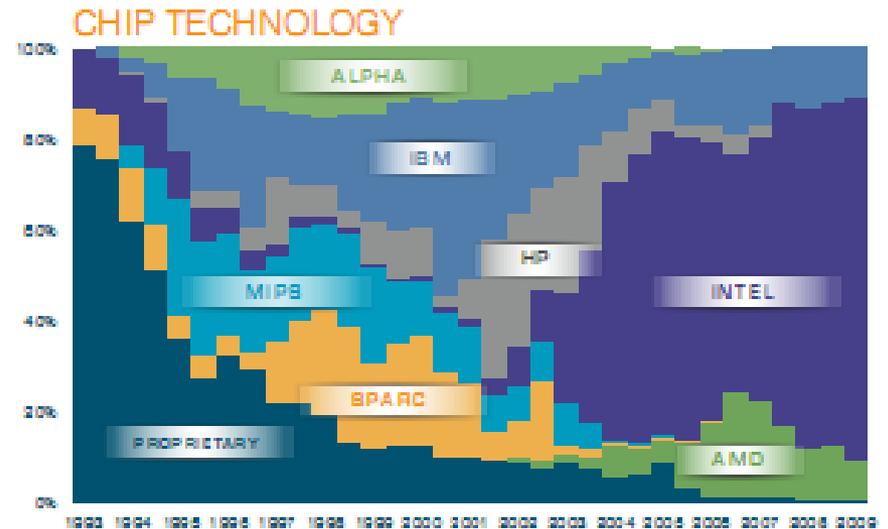
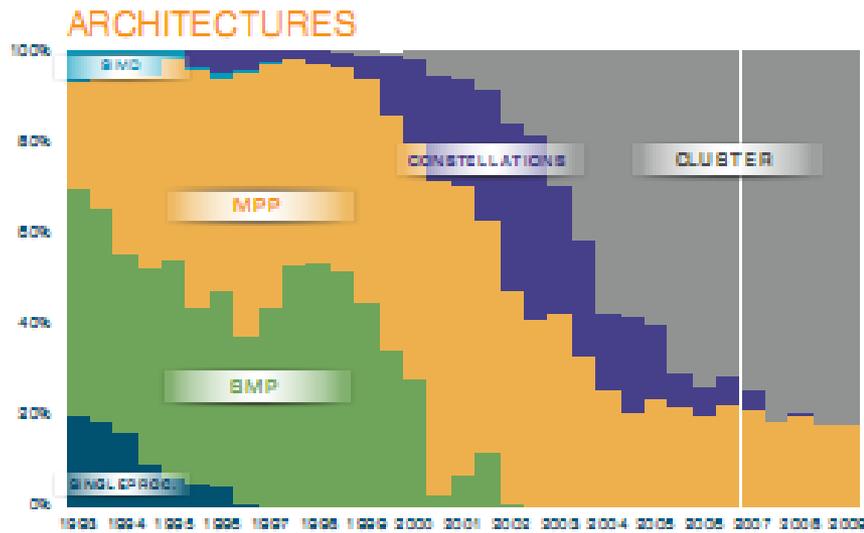
Vendors Performance Share



Список наиболее производительных ЭВМ (11.2024, продолжение)

Rank	System	Cores	Rmax (TFlop/s)	Rpeak (TFlop/s)	Power (kW)
63	Lomonosov 2 - T-Platform A-Class Cluster, Xeon E5-2697v3 14C 2.6GHz, Infiniband FDR, Nvidia K40m , T-Platforms Moscow State University - Research Computing Center Russia	42,688	2,102.0	2,962.3	1,079
227	Lomonosov - T-Platforms T-Blade2/1.1, Xeon X5570/X5670/E5630 2.93/2.53 GHz, Nvidia 2070 GPU, PowerXCell 8i Infiniband QDR , T-Platforms Moscow State University - Research Computing Center Russia	78,660	901.9	1,700.2	2,800
412	Polytechnic RSC Tornado - RSC Tornado, Xeon E5-2697v3 14C 2.6GHz, Infiniband FDR , RSC Group St. Petersburg Polytechnic University Russia	19,936	658.1	829.3	320

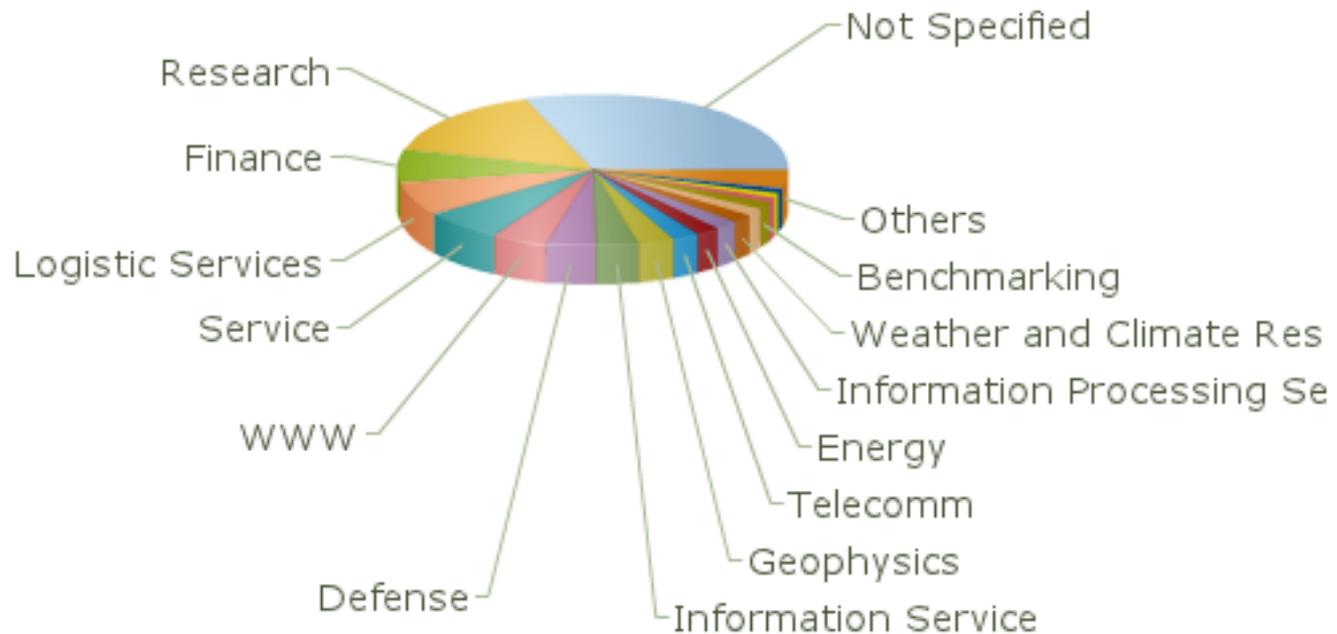
Top500 статистика



Top500 статистика

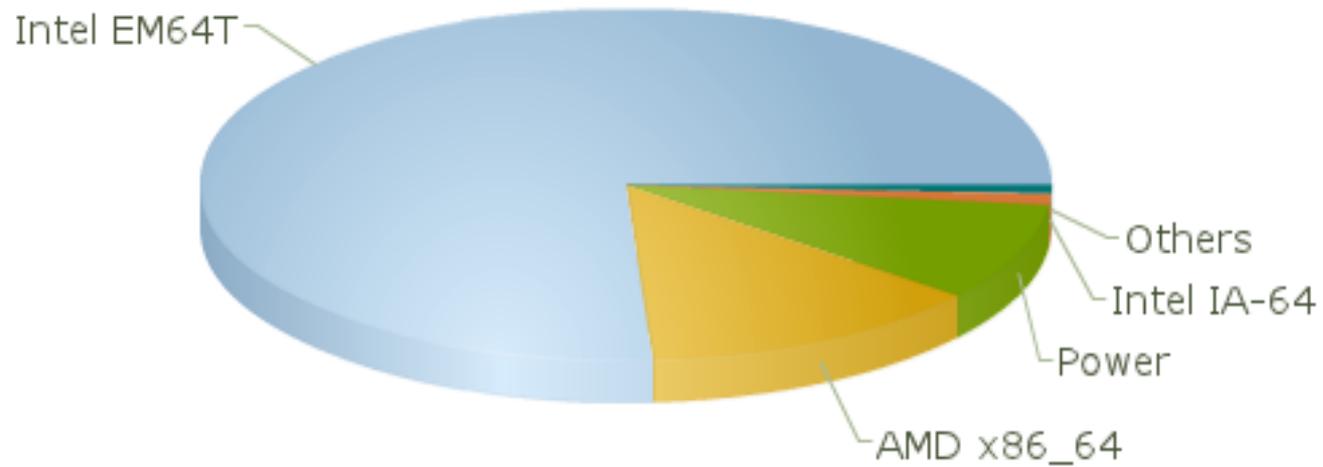
Application Area / Systems

June 2011



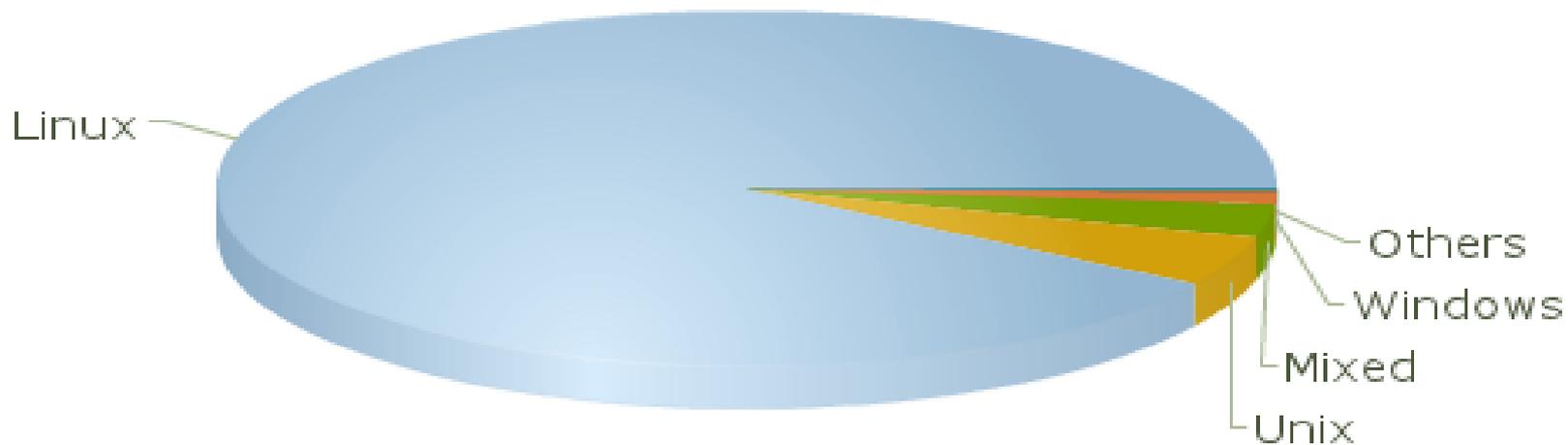
Top500 статистика

Processor Family / Systems
June 2011

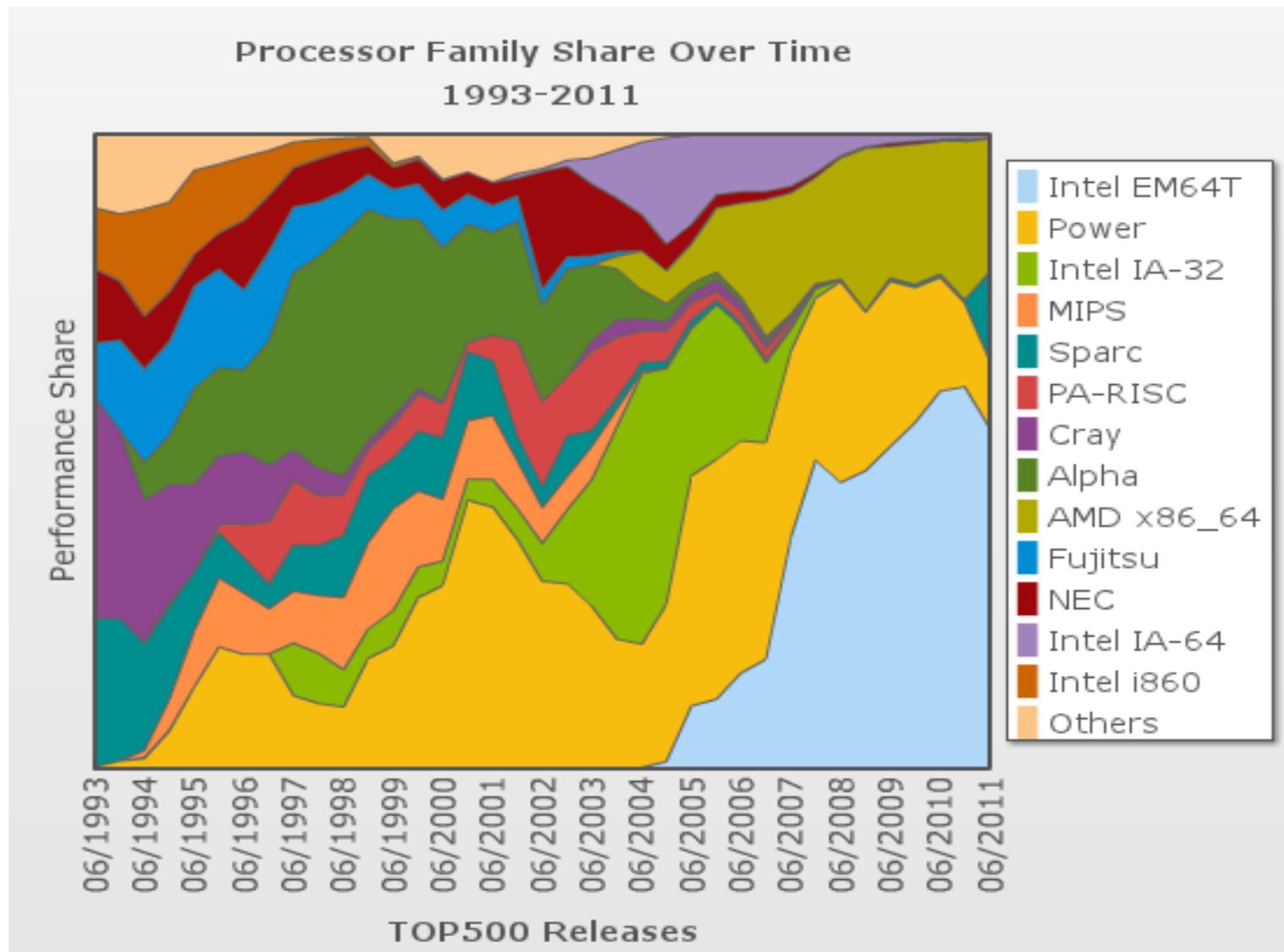


Top500 статистика

Operating system Family / Systems
June 2011



Top500 статистика



II. Арифметические основы ЭВМ

Системой счисления называется совокупность правил для представления чисел с помощью символов (цифр).

Позиционная система счисления:

$$(\dots a_3 a_2 a_1 a_0 . a_{-1} a_{-2} a_{-3} \dots) = \dots + a_3 b^3 + a_2 b^2 + a_1 b^1 + a_0 + a_{-1} b^{-1} + a_{-2} b^{-2} + a_{-3} b^{-3}$$

Системы счисления, используемые в ЭВМ:

- Двоичная (0,1)
- Десятичная (0,...,9)
- Восьмеричная (0,...,7)
- Шестнадцатиричная (0,...,9,A,B,C,D,E,F)
- Двоично-десятичная (0000,...,1001)
- Шестидесятиричная (0,...,59)
- Троиичная (-1,0,1)

Преобразование из двоичной системы счисления в десятичную:

$$1011.01_2 = 1*2^3 + 0*2^2 + 1*2^1 + 1 + 0*2^{-1} + 1*2^{-2} = (8 + 2 + 1 + 0.25)_{10} = 11.25_{10}$$

Преобразование из двоичной системы счисления в восьмеричную:

$$10111101_2 = 010 \quad 111 \quad 101 = 275_8$$

Преобразование из двоичной системы счисления в шестнадцатиричную:

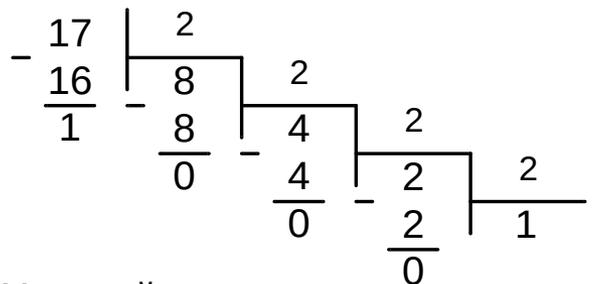
$$10111101_2 = 10 \quad 11 \quad 1101 = BD_{16}$$

Преобразование из десятичной системы счисления в двоичную:

Целая часть

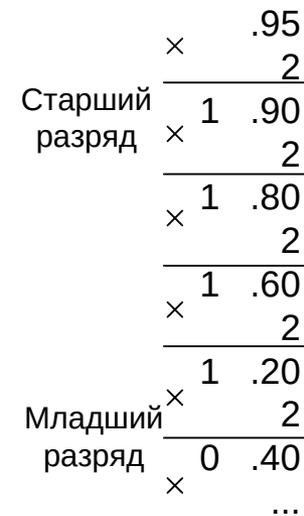
$$17,95_{10} = 10001,11110..._2$$

Дробная часть



Младший
разряд

Старший
разряд



Двоичная арифметика

Пример сложения и умножения

$0+0=0$	$0*0=0$
$0+1=1$	$0*1=0$
$1+0=1$	$1*0=0$
$1+1=0$	$1*1=1$

$$\begin{array}{r} 10010111 \\ + 10011010 \\ \hline 100110001 \end{array}$$

$$\begin{array}{r} \times 1011 \\ 1101 \\ \hline 1011 \\ 0000 \\ + 1011 \\ 1011 \\ \hline 10001111 \end{array}$$

Прямой, обратный и дополнительный коды

Прямой код

$$G_{\text{пр}} = \begin{cases} G, & \text{при } G \geq 0 \\ A + |G|, & \text{при } G < 0 \end{cases}$$

$$A - B = A + (-B)$$

при $G \geq 0$
при $G < 0$

G – n -разрядное число;
 A – вес старшего разряда
 $A = 2^{n-1}$ для целых и $A = 1$ для дробей

Положительные
числа

$$10_{10} = 01010_2$$

$$0.75_{10} = 0.110_2$$

Отрицательные
числа

$$-10_{10} = 11010_2 = 10000 + 01010$$

$$-0.75_{10} = 1.110_2 = 1.000 + 0.110$$

Обратный код

$$G_{\text{обр}} = \begin{cases} G, & \text{при } G \geq 0 \\ B - |G|, & \text{при } G < 0 \end{cases}$$

при $G \geq 0$
при $G < 0$

G – n -разрядное число;
 B – наибольшее число без знака
 $B = 2^n - 1$ для целых и $B = 2 - 2^{-(n-1)}$ для дробей

Положительные
числа

$$10_{10} = 01010_2$$

$$0.75_{10} = 0.110_2$$

Отрицательные
числа

$$-10_{10} = 10101_2 = 11111 - 01010$$

$$-0.75_{10} = 1.001_2 = 1.111 - 0.110$$

Дополнительный

код

$$G_{\text{доп}} = \begin{cases} G, & \text{при } G \geq 0 \\ C - |G|, & \text{при } G < 0 \end{cases}$$

G – n -разрядное число;

C – наибольшее число без знака + 1

$C = 2^n$ для целых и $C=2$ для дробей

Положительные
числа

$$10_{10} = 01010_2$$

$$0.75_{10} = 0.110_2$$

Отрицательные
числа

$$-10_{10} = 10110_2 = 100000-01010$$

$$-0.75_{10} = 1.010_2 = 10.000-0.110$$

Переполнение при сложении чисел в дополнительном коде определяется, если перенос в знаковый разряд не вызывает перенос из знакового разряда, и перенос из знакового разряда не вызван переносом в знаковый

$$\begin{array}{r} 00,1111 \\ + 00,0001 \\ \hline 01,0000 \end{array}$$

Переполнение

$$\begin{array}{r} 01,0010 \\ + 01,1100 \\ \hline 10,1110 \end{array}$$

Переполнение

$$\begin{array}{r} 01,1111 \\ + 00,0001 \\ \hline 10,0000 \end{array}$$

Нет переполнения

•Числа в ЭВМ:

Числа с фиксированной запятой (позиция разделителя дробной и целой части заранее определена)

Числа с плавающей запятой (позиция разделителя определяется с помощью порядка числа)

Числа с плавающей запятой:

Пример:

$$X = S^P * q$$

q – мантисса числа X;

P – порядок числа

S – основание характеристики
(для двоичной системы S=2);

S^P - характеристика

$$\begin{aligned} 0,0110000_2 * 10^{011}_2 &= 0,375 * 2^3_{10} = \\ &= 0.0011000_2 * 10^{100}_2 = 0.1100000_2 * 10^{010}_2 = 0 \\ &.75 * 2^2_{10} \end{aligned}$$

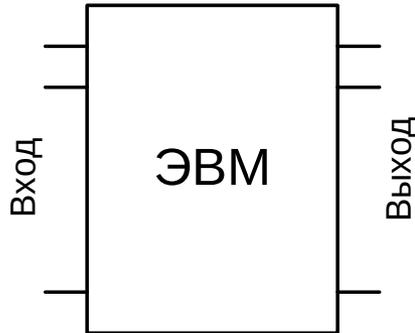
Для представления порядка используется смещенный код, в котором знаковый разряд инвертирован. Это позволяет легко сравнивать порядки чисел

•Сравнение числе с Ф.З и с П.З.:

У Ч.П.З. Большой диапазон представления

Арифметика над Ч.П.З. более сложная

III. Логические основы цифровой вычислительной техники



Любую ЭВМ можно рассматривать как сложное устройство, на вход которого подается входная информация в определенной последовательности. При этом на выходе должна формироваться ожидаемая выходная информация

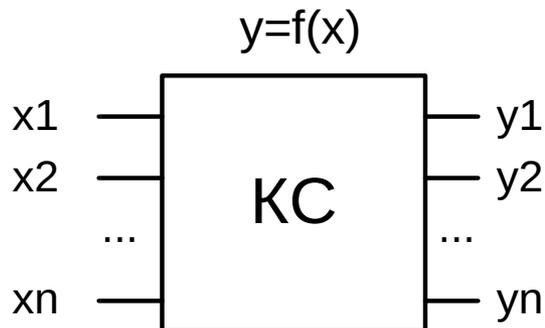
•ЭВМ состоит из взаимодействующих устройств, задачей которых является преобразование входной информации в выходную.

Такие устройства бывают двух типов:

Комбинационные схемы

Цифровые автоматы

Комбинационные схемы



Цифровые автоматы

Цифровые автоматы представляют собой комбинационные схемы и устройства хранения (память).

Работа цифровых автоматов происходит в соответствии с частотой поступления входного слова. Для того, чтобы сигналы поступали одновременно, срабатывание ЦА происходит по синхросигналу

Цифровые автоматы

Для задания ЦА необходимо определить:

- Входной алфавит: множество значений $x(t)$.
- Выходной алфавит: множество значений $y(t)$.
- Алфавит состояний: Q .
- Начальное состояния Q_0 .
- Функция переходов $A(Q,x)$.
- Функция выходов $B(Q, x)$.

Автомат Мили

$$\begin{cases} Q(t+1) = A(Q(t),x(t)). \\ Y(t+1) = B(Q(t),x(t)). \end{cases}$$

Автомат Мура

$$\begin{cases} Q(t+1) = A(Q(t),x(t)). \\ Y(t+1) = B(Q(t)). \end{cases}$$

Схема автомата Мили

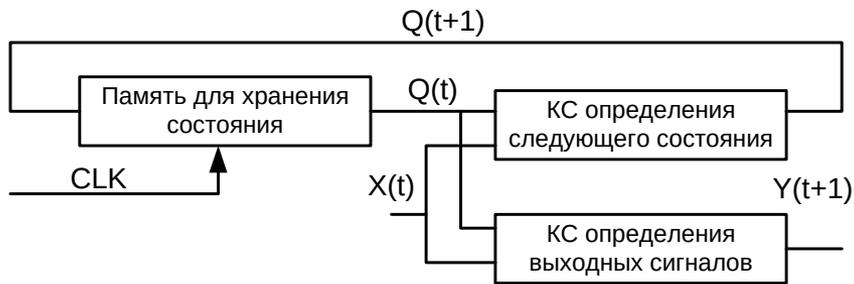
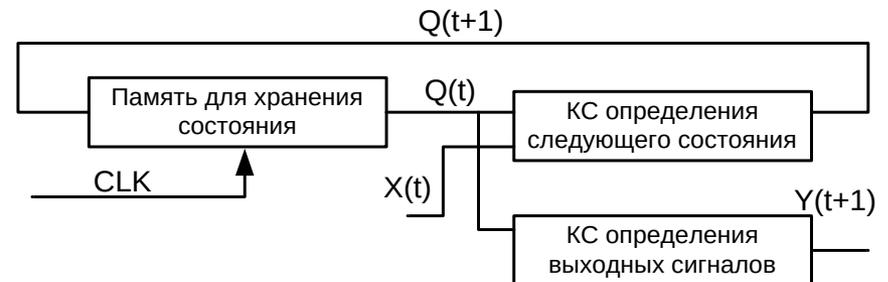


Схема автомата Мура



Проектирование комбинационных схем

Проектирование комбинационных схем заключается в определении выходного слова в виде функции алгебры логики от входного слова

Дизъюнктивной (конъюнктивной) нормальной формой называется равносильная ей формула, представляющая собой дизъюнкцию (конъюнкцию) элементарных конъюнкций (дизъюнкций).

N=3

	B	\bar{B}	
A	0	1	0
\bar{A}	0	1	0
	\bar{C}	C	\bar{C}

$Y=ABC+\bar{A}BC=BC$

Любую функцию можно образовать посредством базисных операций: Отрицания, дизъюнкции и конъюнкции.

ДНФ и КНФ не являются самым простым способом задания ФАЛ. Для минимизации нормальных форм применяют карты Карно

N=4

	B	\bar{B}	
A	1	0	0
\bar{A}	0	1	1
	\bar{C}	C	\bar{C}

$Y=DC+\bar{D}\bar{C}$

Логические функции

	0	0	1	1	Обозначение функции	Название функции
A						
B	0	1	0	1		
	0	1	1	1	$A \cup B$	Дизъюнкция
	0	0	0	1	$A \cap B$	Конъюнкция
	1	1	0	0	\bar{A}	Отрицание A
	0	0	1	0	$\bar{A} \rightarrow B$	Запрет $\bar{A} \rightarrow B$
	0	1	0	0	$\bar{B} \rightarrow A$	Запрет $\bar{B} \rightarrow A$
	0	1	1	0	$A \bar{B}$	Исключающее ИЛИ
	1	0	0	0	$A \downarrow B$	Стрелка Пирса ИЛИ-НЕ
	1	0	0	1	$A \sim B$	Равнозначность
	1	0	1	1	$B \rightarrow A$	Импликация от B к A
	1	1	0	1	$A \rightarrow B$	Импликация от A к B
	1	1	1	0	A/B	Штрих Шеффера И-НЕ

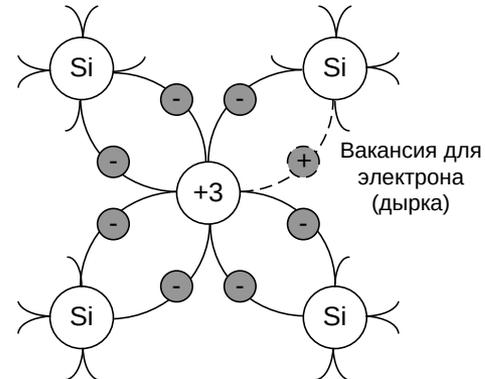
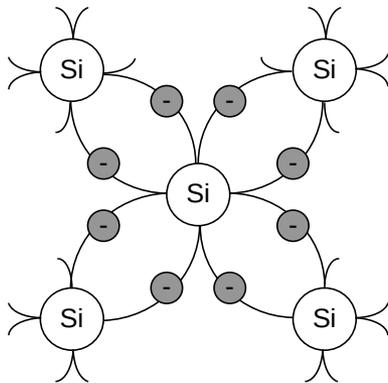
IV. Основы электроники

Чистый полупроводник

Примесный полупроводник

Si (четыrehвалентные)

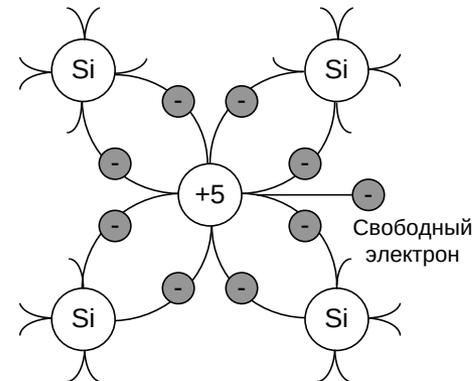
Внедрение
трехвалентной
примеси (бор,
алюминий, индий)



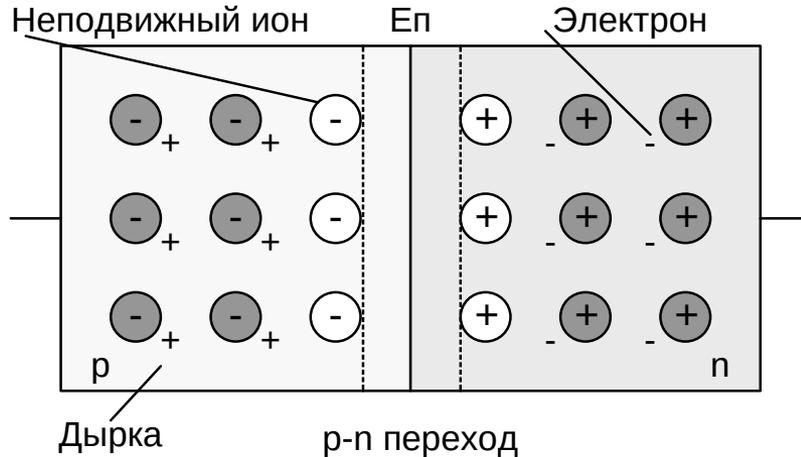
p-тип

n-тип

Внедрение
пятивалентной
примеси (фосфор,
мышьяк, сурьма)



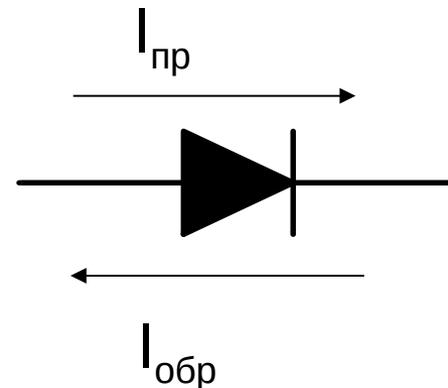
Контакт двух полупроводников



На границе полупроводников различного типа проводимости происходит диффузия электронов из полупроводника n-типа в полупроводник p-типа, а дырок в обратном направлении.

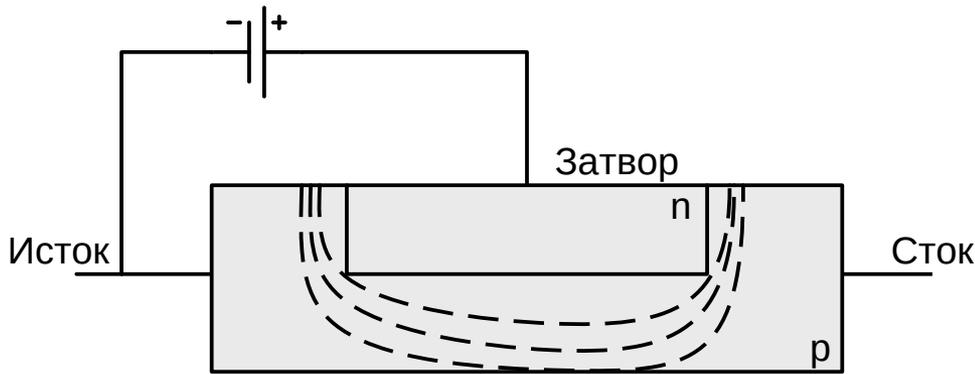
Концентрация свободных носителей в приграничной области сокращается вследствие рекомбинации. Возникает обедненный слой (переход), имеющий большое удельное сопротивление.

Условное обозначение диода

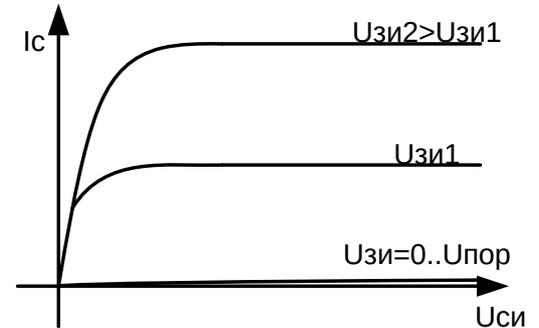


Полевой транзистор

Полевой транзистор с управляющим p-n-переходом

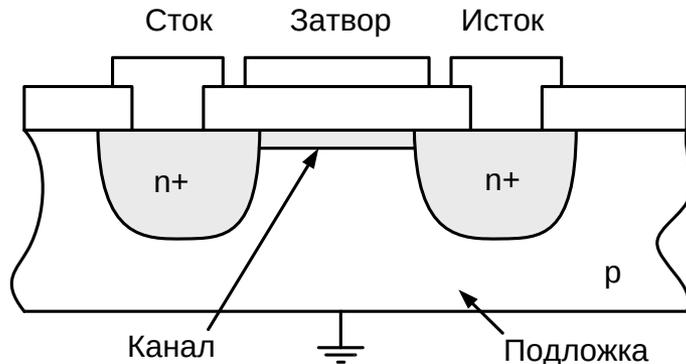


При уменьшении $U_{зи}$ ($U_{зи} > 0$) обедненный слой увеличивается. Это приводит к уменьшению тока $I_{си}$



Полевой транзистор с изолированным затвором

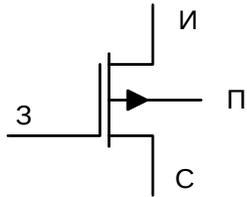
МОП транзистор с встроенным каналом n типа (MOSFET)



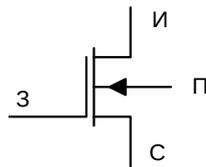
Канал может быть заранее изготовлен благодаря внедрению примеси (транзистор со встроенным каналом) или может образовываться при некотором $U_{зи}$

Условные обозначения различных типов полевых транзисторов

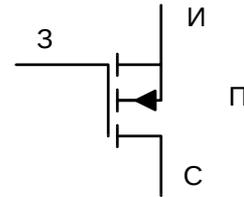
МОП транзистор с встроенным каналом р типа



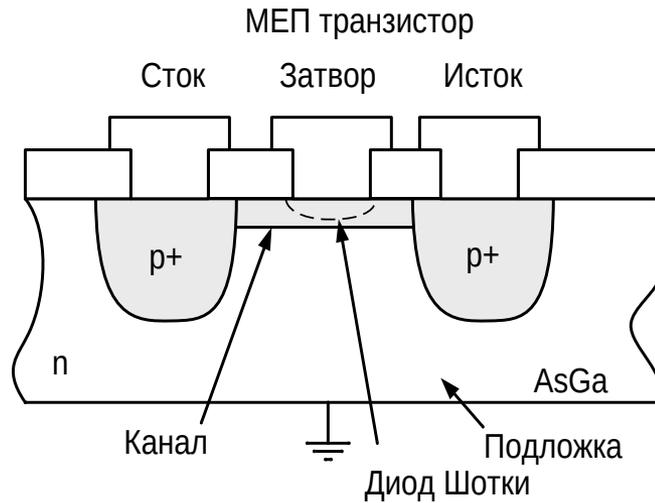
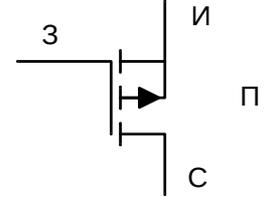
МОП транзистор с встроенным каналом п типа



МОП транзистор с индуцированным каналом п типа

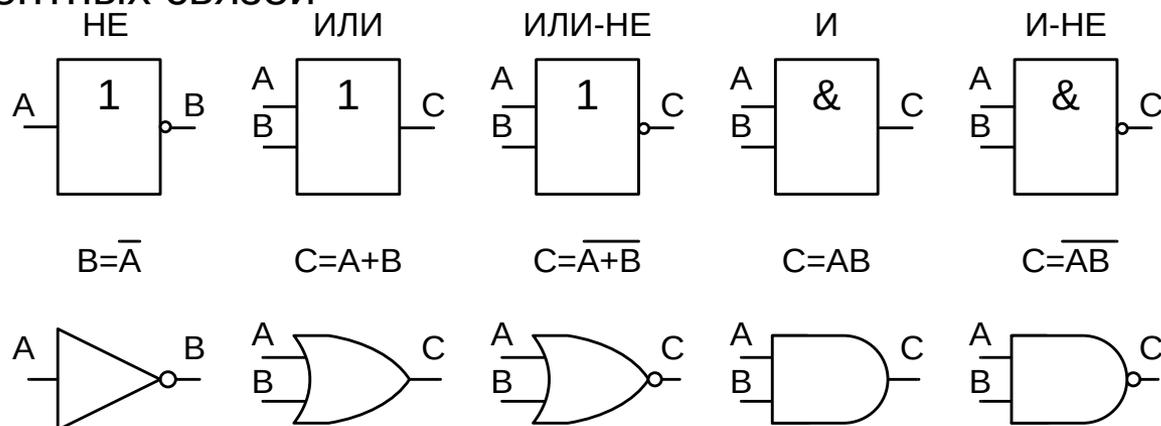


МОП транзистор с индуцированным каналом р типа



Системы логических элементов

Система логических элементов – функционально полный набор логических элементов, объединяемых общими электрическими, конструктивными и технологическими параметрами и использующих одинаковый способ представления информации и одинаковый тип межэлементных связей



Статические характеристики цифровых интегральных схем

- Входная характеристика: зависимость входного тока $I_{вх}$ от входного напряжения $U_{вх}$.

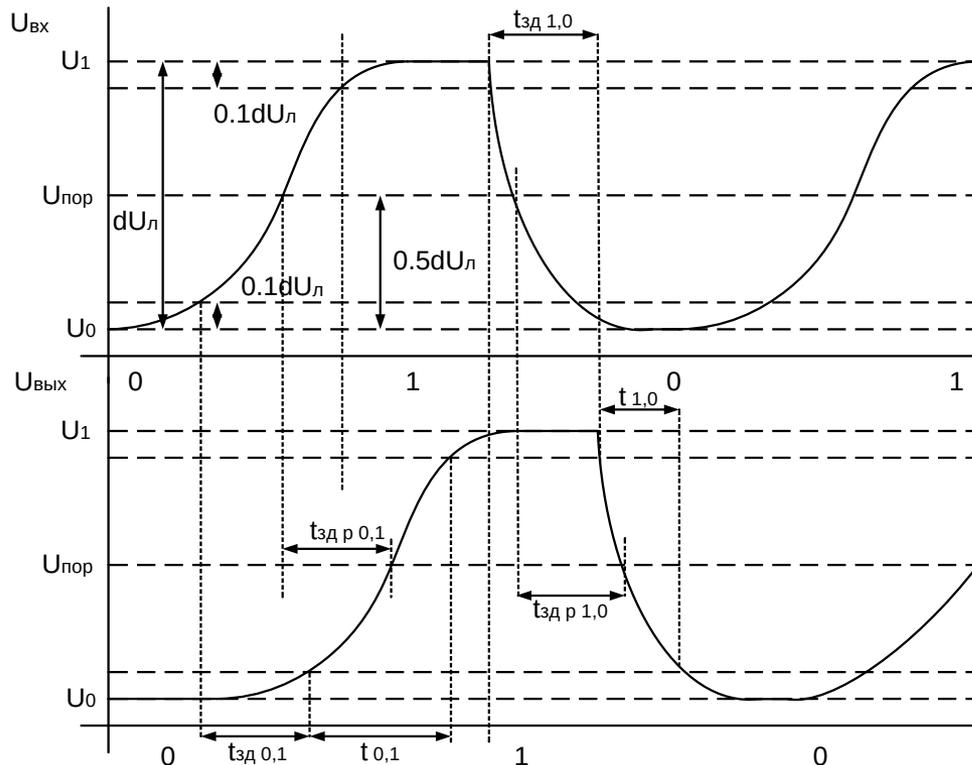
- Передаточная характеристика: зависимость выходного напряжения $U_{вых}$ от входного $U_{вх}$.

- Выходная характеристика: зависимость выходного тока $I_{вых}$ от выходного напряжения $U_{вых}$.

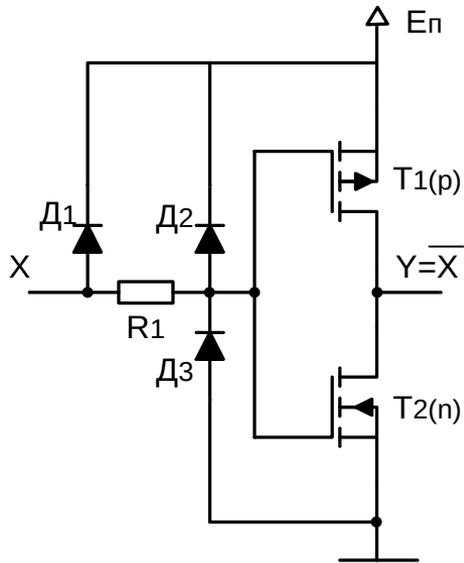
Статические параметры цифровых интегральных схем

- Напряжение логической единицы: U^1
- Напряжение логического нуля: U^0
- Пороговое напряжение: $U_{\text{пор}}$
- Входной ток логической единицы: $I_{\text{вх}}^1$
- Входной ток логического нуля: $I_{\text{вх}}^0$
- Выходной ток логической единицы: $I_{\text{вых}}^1$

- Выходной ток логического нуля: $I_{\text{вых}}^0$
- Логический перепад: $dU_{\text{л}} = U_1 - U_0$
- Входное сопротивление: $R_{\text{вх}}$
- Выходное сопротивление: $R_{\text{вых}}$
- Мощность потребления в состоянии логического нуля: $P_{\text{п}}^0$
- Мощность потребления логической единицы: $P_{\text{п}}^1$
- Средняя мощность потребления: $P_{\text{п}}^{\text{ср}}$
- Напряжение источника питания: $U_{\text{ип}}$
- Диапазон рабочей температуры: $t_{\text{min}} \dots t_{\text{max}}$
- Коэффициент объединения по входу: $K_{\text{об}}$
- Коэффициент разветвления по выходу: $K_{\text{раз}}$

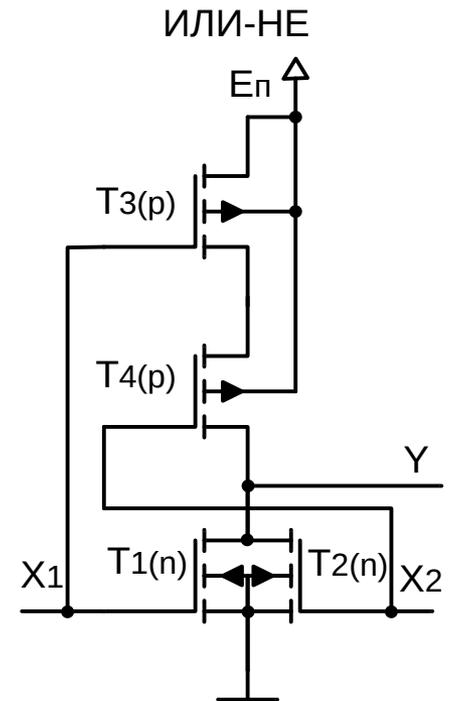
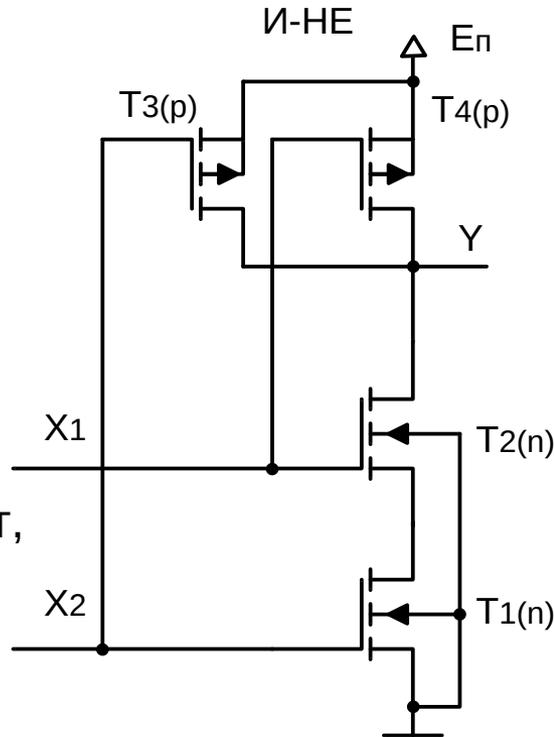


Базовый логический элемент серии КМДП



При $0 \leq U_{\text{вх}} < U_{\text{порп}}$ T2 закрыт, а T1 открыт. $U_{\text{вых}} = U^1$.
 При $U_{\text{порп}} < U_{\text{вх}} = U^1$ T2 открыт, а T1 закрыт. $U_{\text{вых}} = U^0$.

Логические элементы И-НЕ и ИЛИ-НЕ

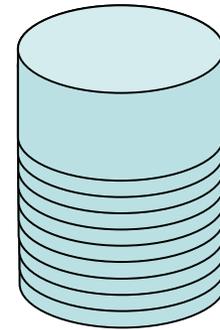


VI. Основы микроэлектроники

Процесс создания микросхем

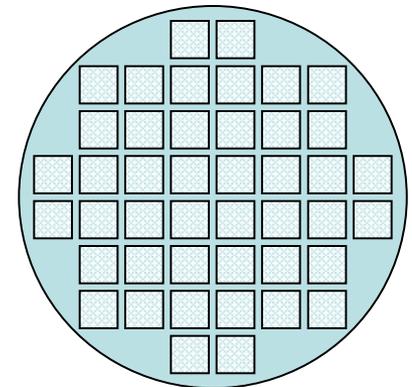
1. Подготовка полупроводниковых пластин кремния:

- Резка
- Шлифовка
- Полировка
- Химическое травление



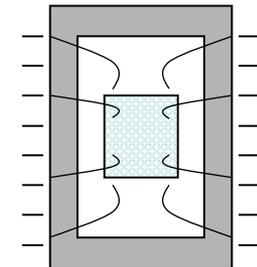
2. Формирование на пластинах структуры микросхем:

- Формирование областей с требуемым типом проводимости и удельным сопротивлением
- Создание проводников соединений
- Создание резисторов и конденсаторов



3. Сборка и контроль

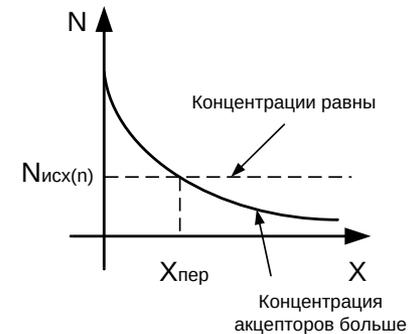
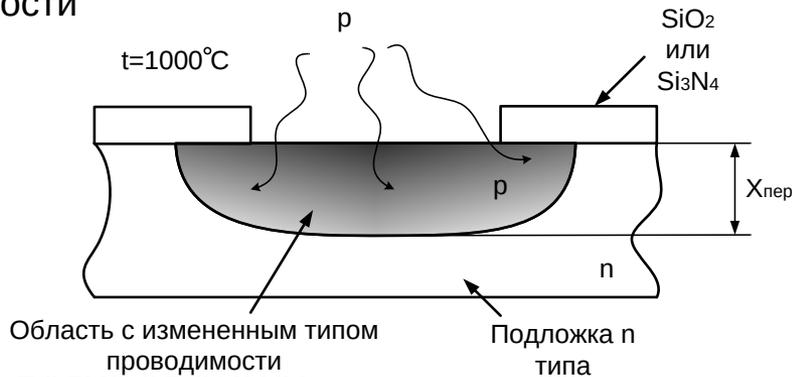
- Первичный групповой контроль
- Разрезание на микросхемы
- Установка в корпуса, монтаж выводов и герметизация
- Индивидуальный контроль микросхем



Основные технологические процессы для создания полупроводниковых микросхем

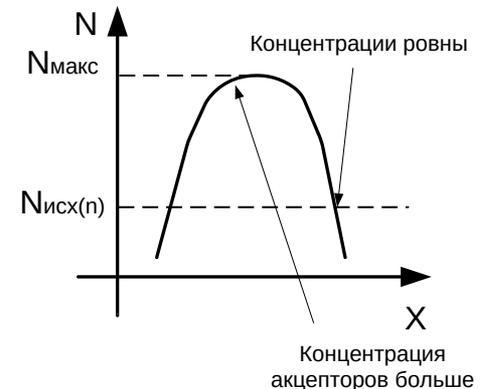
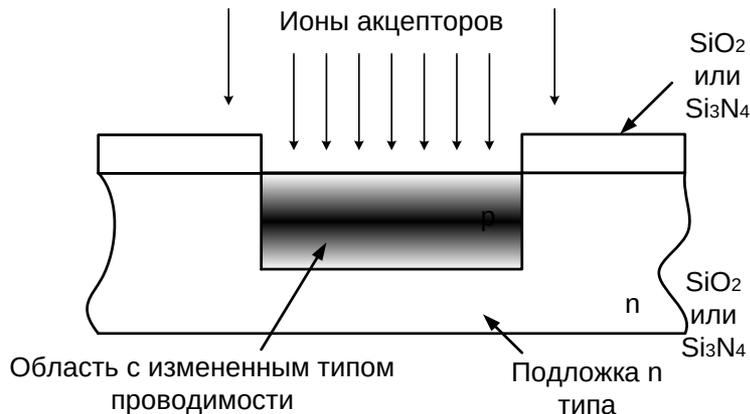
Термическая диффузия примесей:

внедрение атомов легирующего элемента в кристаллическую решетку полупроводника для образования области с противоположным по отношению к исходному материалу типом проводимости



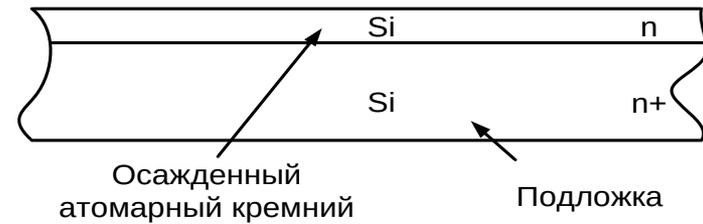
Ионное легирование:

внедрение примесей в поверхностный слой пластины или эпитаксиальной пленки путем бомбардировки ионами примесей



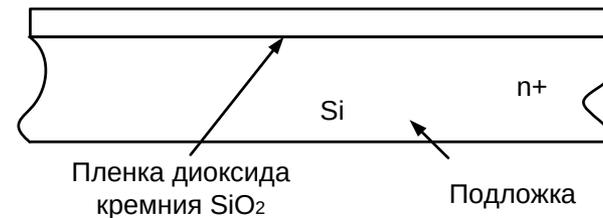
Эпитаксия:

процесс осаждения атомарного кремния на монокристаллическую кремниевую пластину, при котором получают пленку, продолжающую структуру пластины

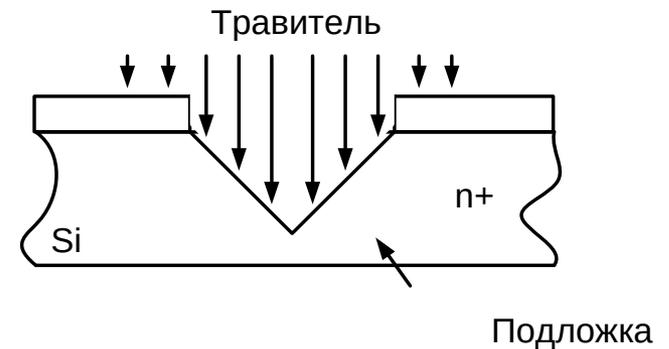
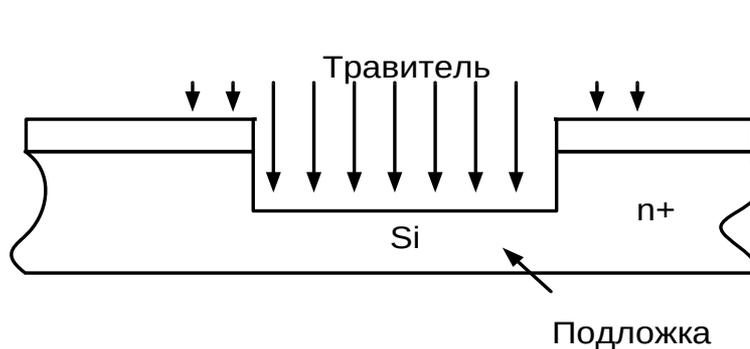


Термическое окисление:

процесс, позволяющий получить на поверхности кремниевых пластин пленку диоксида кремния.



Травление: процесс удаления поверхностного слоя не механическим, а химическим путем



Нанесение тонких пленок:

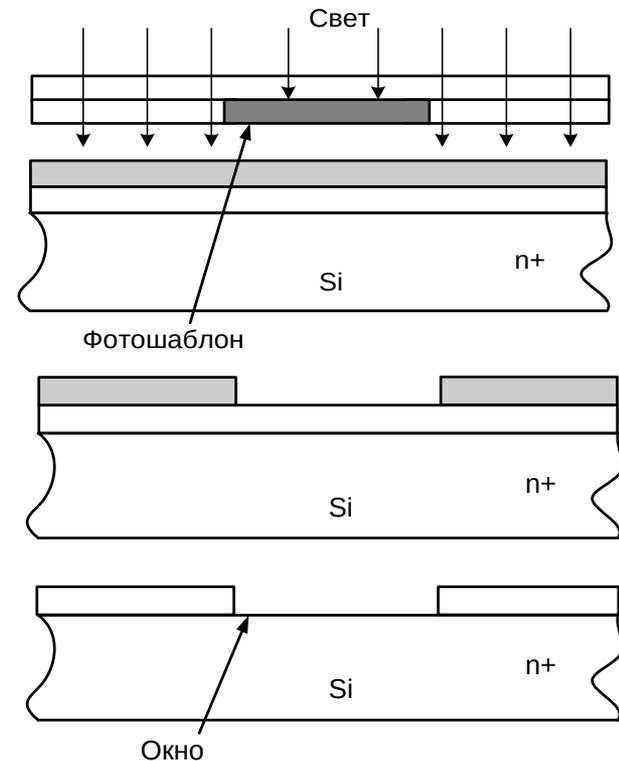
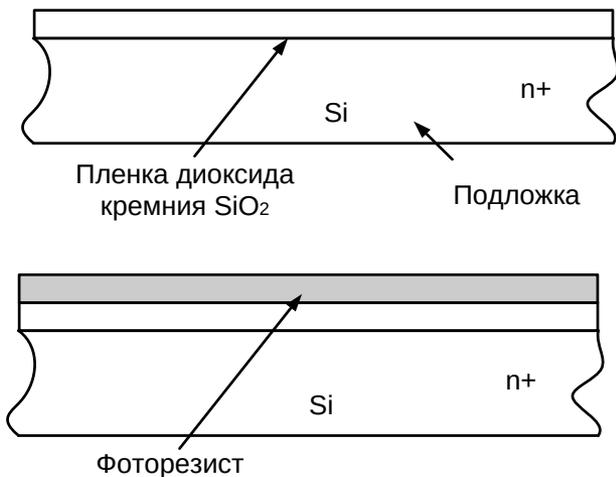
процесс создания проводников соединений, резисторов, конденсаторов и изоляции между элементами и проводниками.

Металлизация:

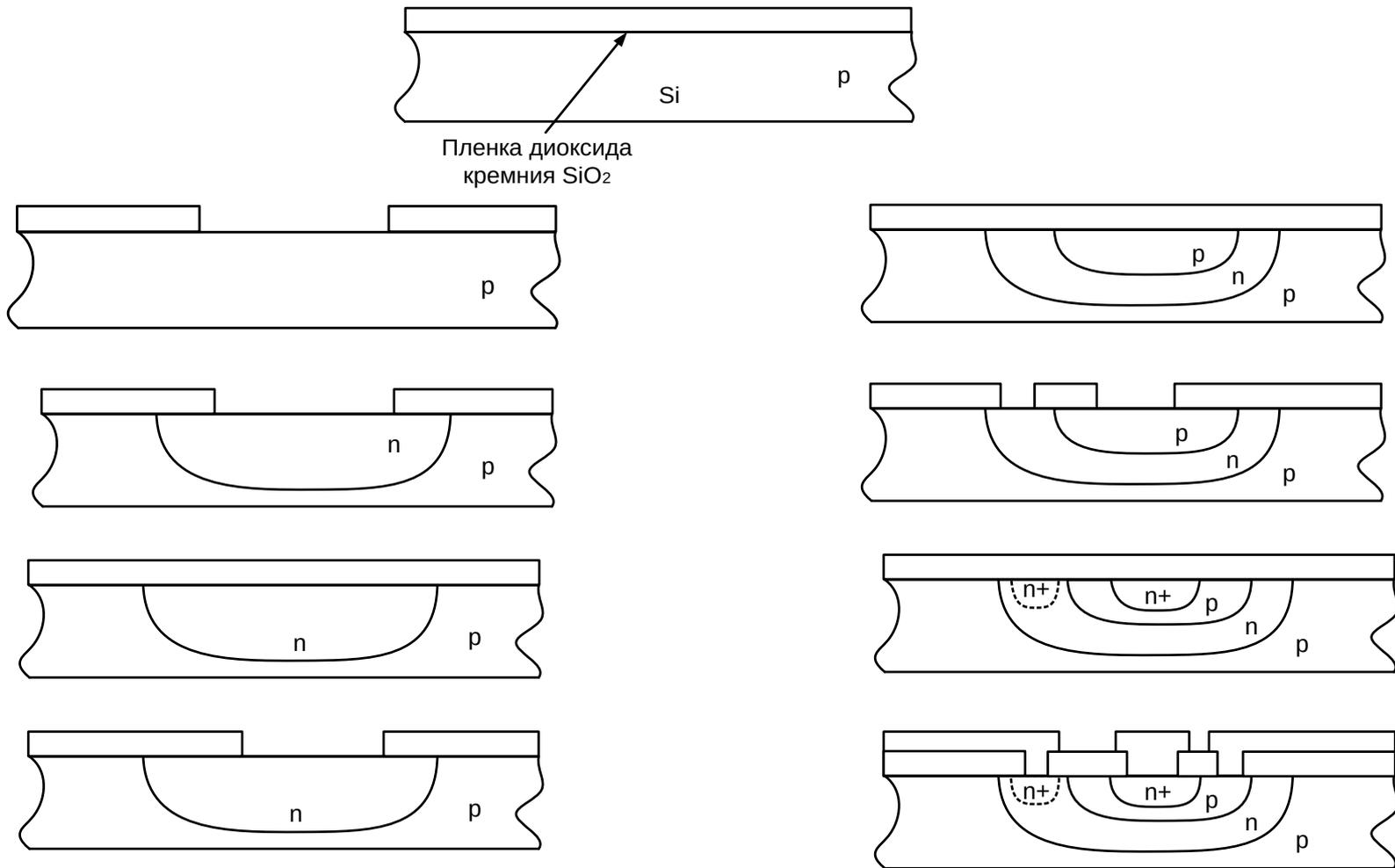
нанесение на кремниевую пластину сплошной металлической пленки

Фотолитография:

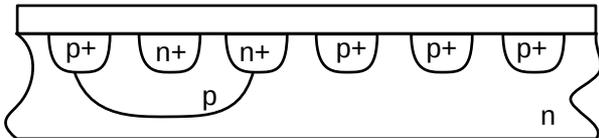
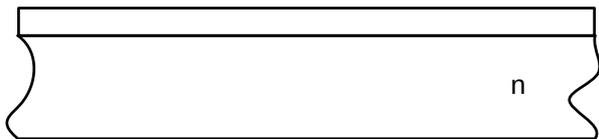
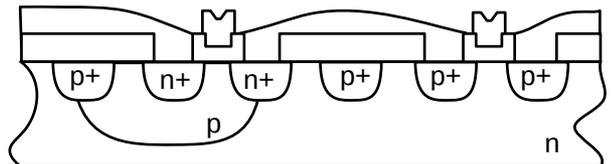
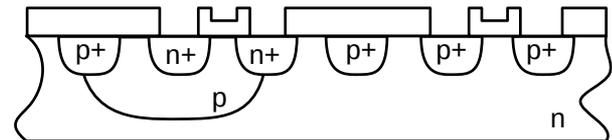
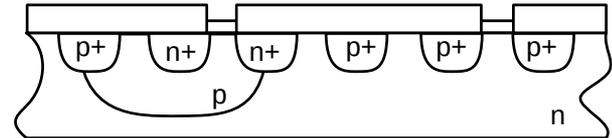
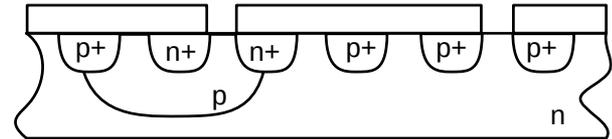
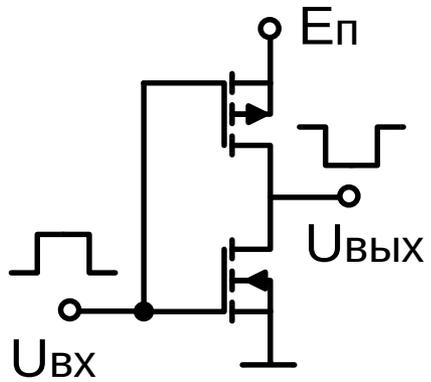
процесс формирования отверстий в масках, создаваемых на поверхности пластины, предназначенных для легирования, травления, окисления, напыления и других операций.



Последовательность формирования диффузионно-планарной структуры



Последовательность формирования КМДП структуры

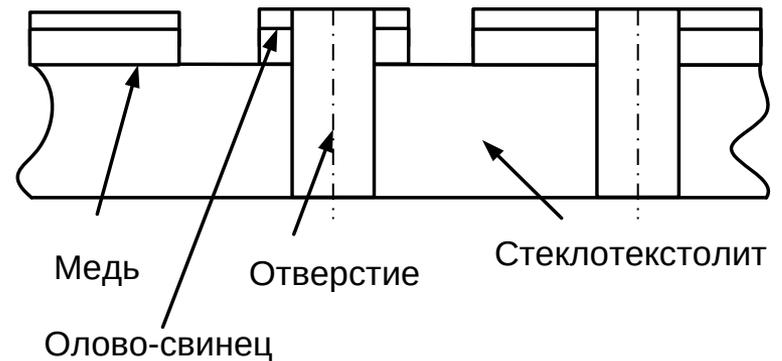


Изготовление печатных плат

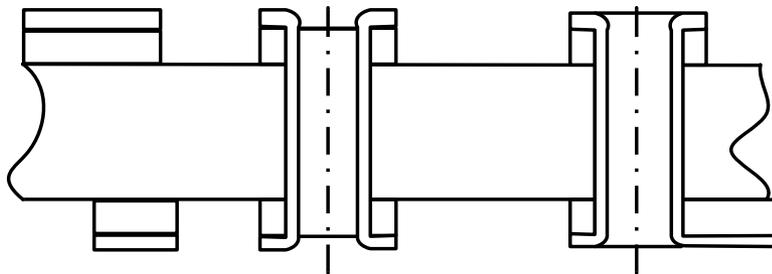
Основные операции для изготовления печатных плат:

1. Раскрой и шлифовка.
2. Получение защитного рельефа.
3. Травление меди с пробельных мест.
4. Получение отверстий.
5. Нанесение защитной маски.
6. Лужение.
7. Маркировка.
8. Контроль.

Однослойные (односторонние) печатные платы



Двухсторонние печатные платы



Многослойные печатные платы

