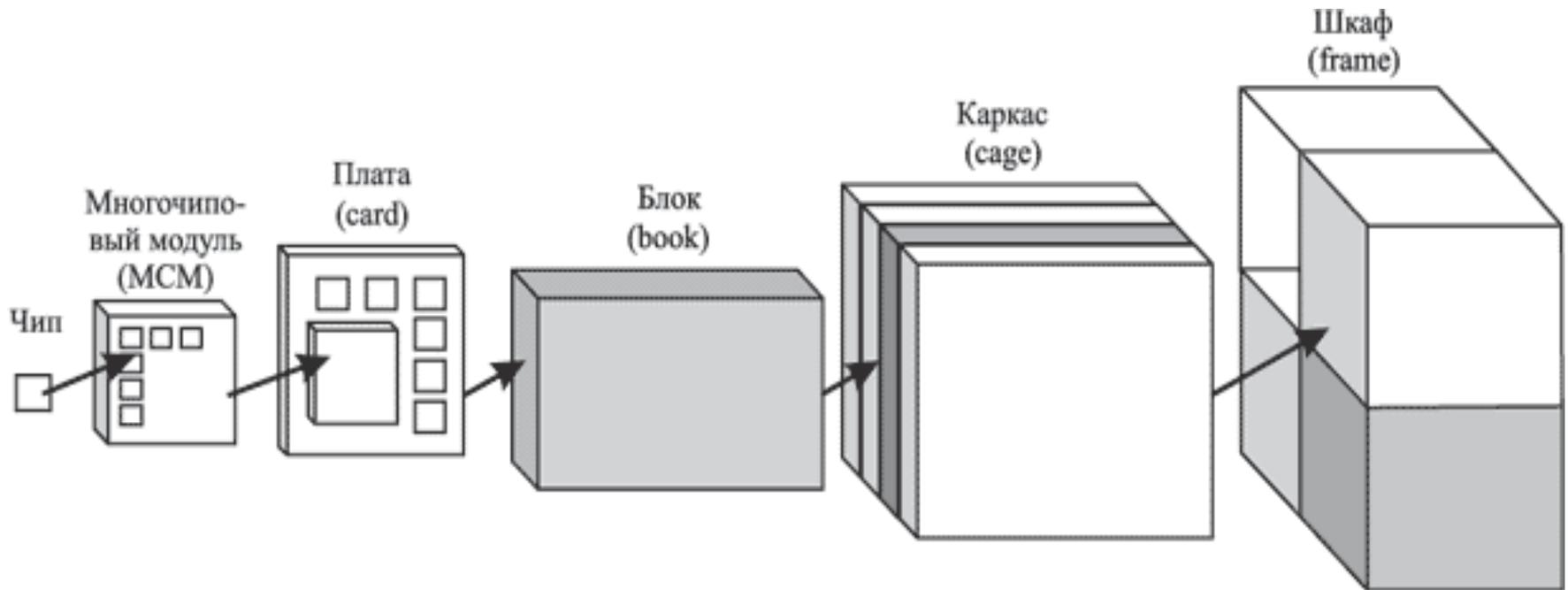


24.02.2022

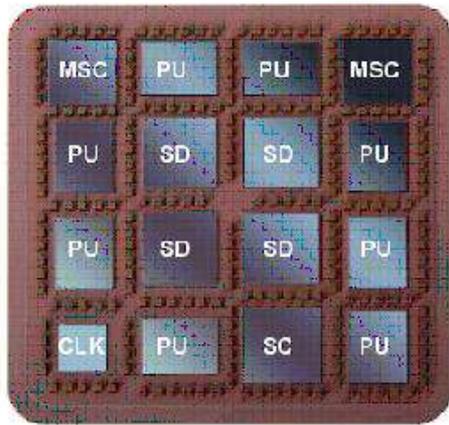
Конструкция серверов zSeries

Лекция № 1

Общий принцип конструктивного исполнения



Чип



МСТ

Чип - на верхнем слое

Схемотехническую базу серверов образует набор чипов, реализующих различные узлы и устройства.

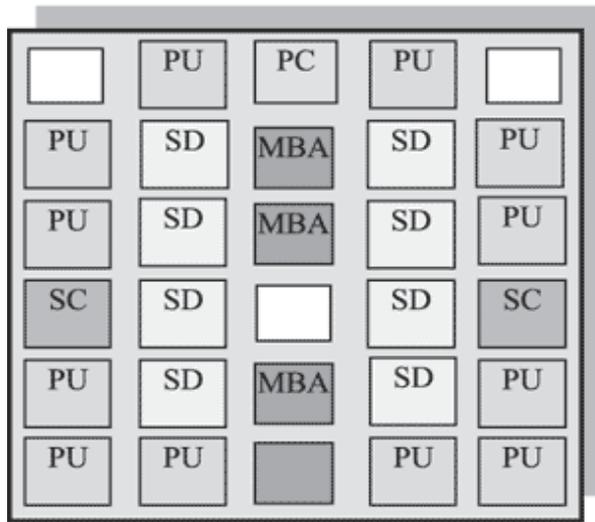
- **PU** - процессорный чип, *Самый маленький узел* Processor Unit
- **SD** - чипы КЭШ-памяти L2, Storage Device
- **SC** - системный контроллер, System Controller
- **MBA** - адаптер памяти, Memory Bus Adapter
- **MSC** - контроллер памяти Memory Storage Control
- и др.

Метжсоединения - несколько нитеметаллических слоев

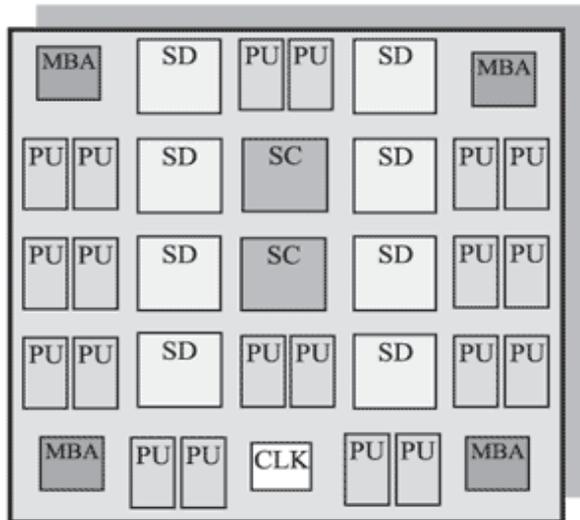
Использовать стекло/керамические подложки

3 слоя: $\left\{ \begin{array}{l} 2 \text{ ортогональных проводящих} \\ 1 \text{ плата / земля.} \end{array} \right.$

S390 G5

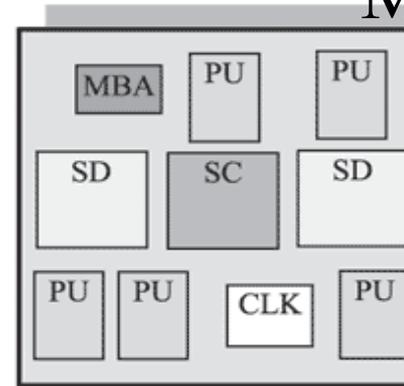


z900



Многочиповые модули

z800



МСМ

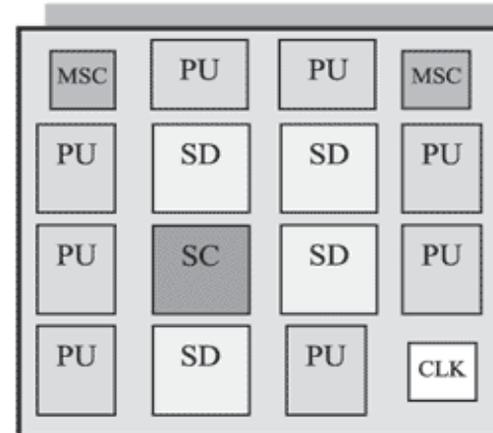


Основной процессорный

чип сервера

Многоконтрактная плата

z990



PU - процессорный чип, **SD** - чипы КЭШ-памяти L2, **SC** - системный контроллер, **MBA** - адаптер памяти, **MSC** - контроллер памяти

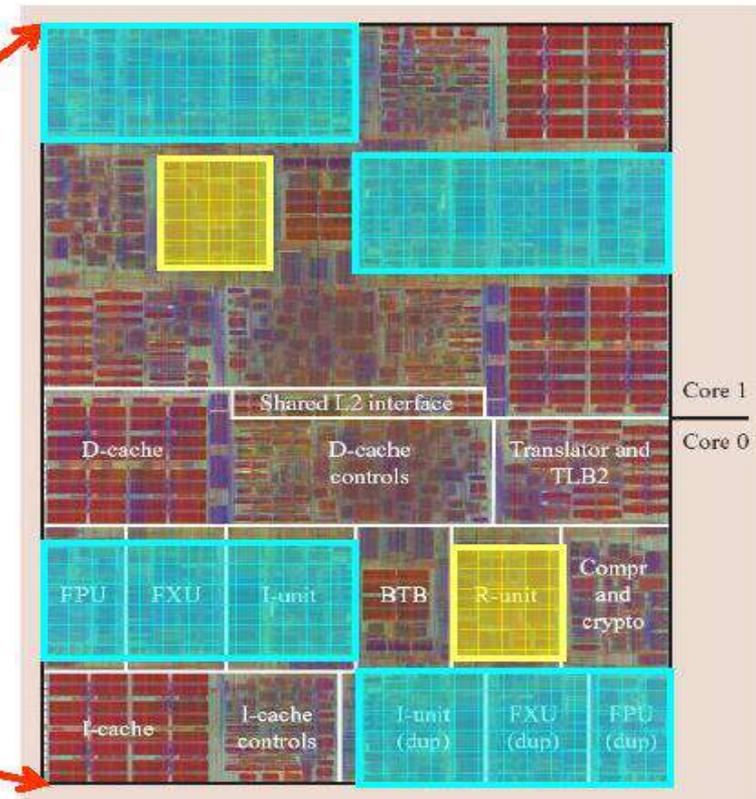
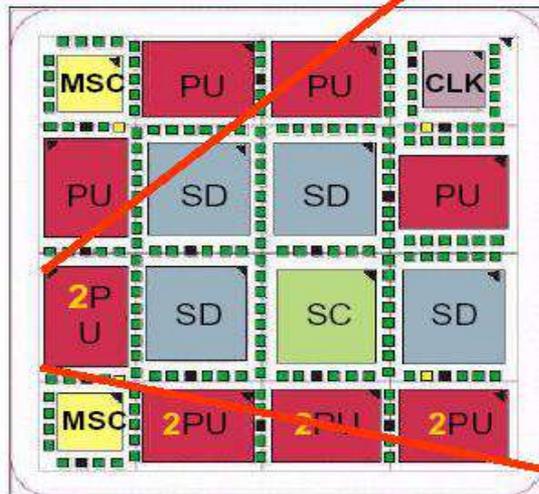
(Dual core)

Двухядерный процессорный узел

z990 12 (z9 12/16) Processor Unit (PU) Multi-Chip-Module

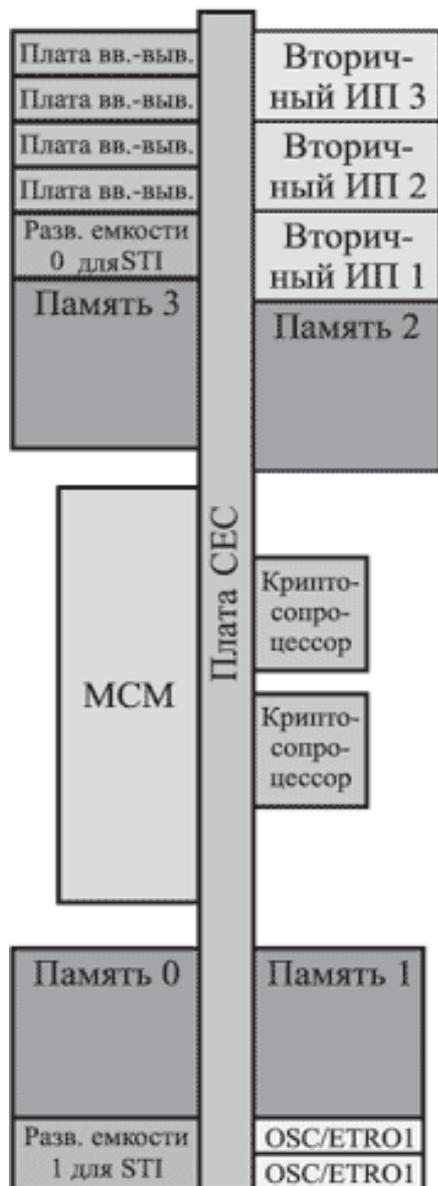
Highest availability in hardware:

- ▶ Instruction retry
- ▶ Exclusive on IBM System z processors



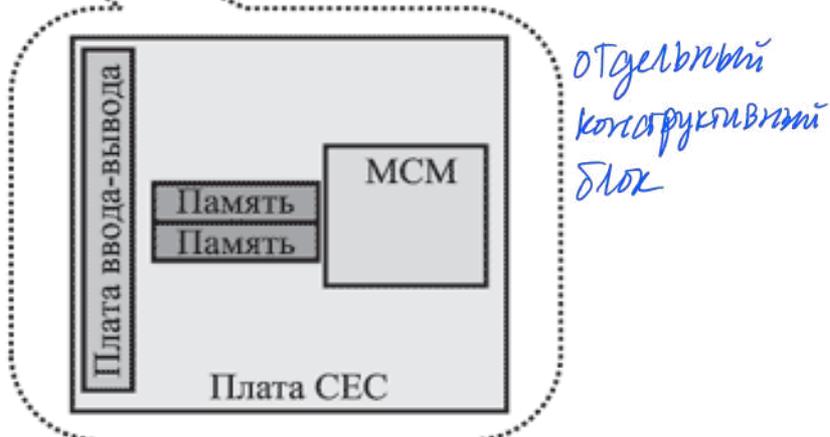
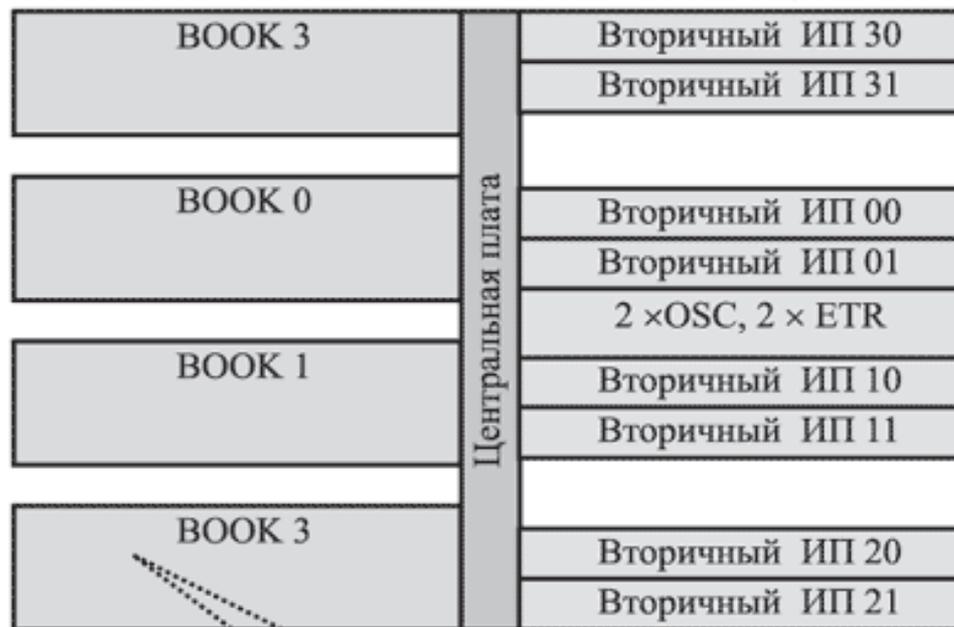
СЕС z900 *(Central Electronic Complex)*

(вид сверху)



z990

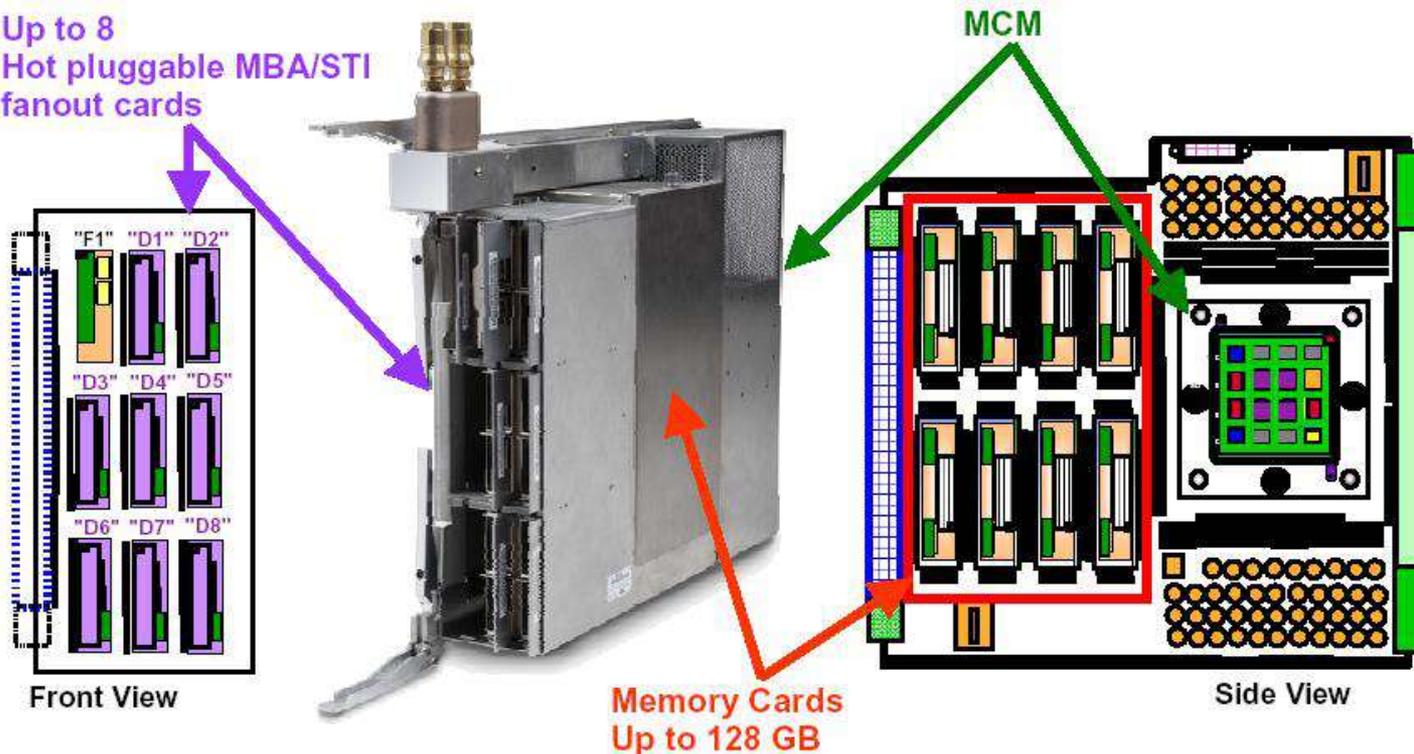
(источников питания)



«Книжка» - плата СЕС

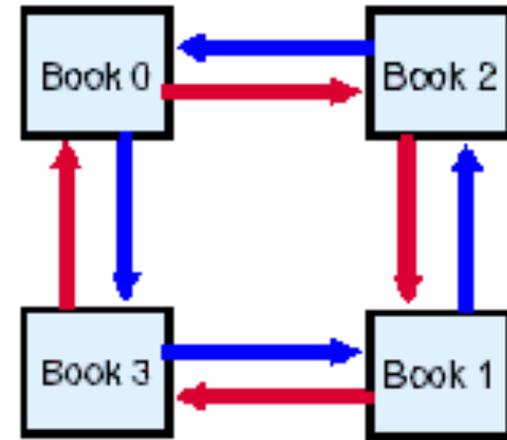
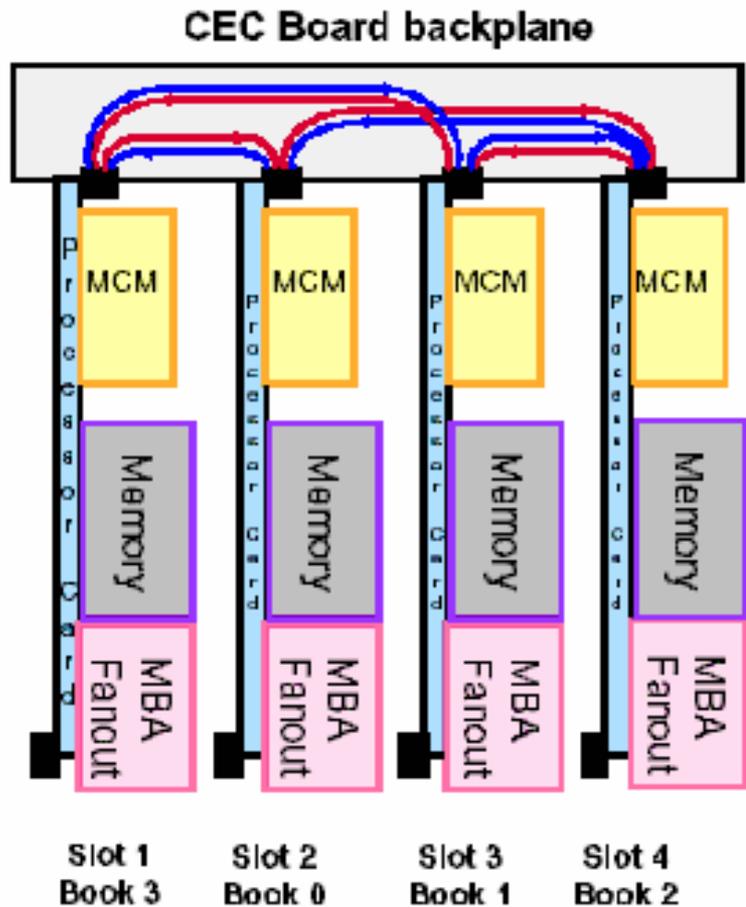
z9 Processor Book Layout

Up to 8
Hot pluggable MBA/STI
fanout cards



- Note:
1. Concept Illustration only - not to scale
 2. 4 or 8 pluggable Memory Cards
 3. Each MBA fanout card is hot-pluggable and has 2 STIs

Кольцевая структура подключения плат СЕС

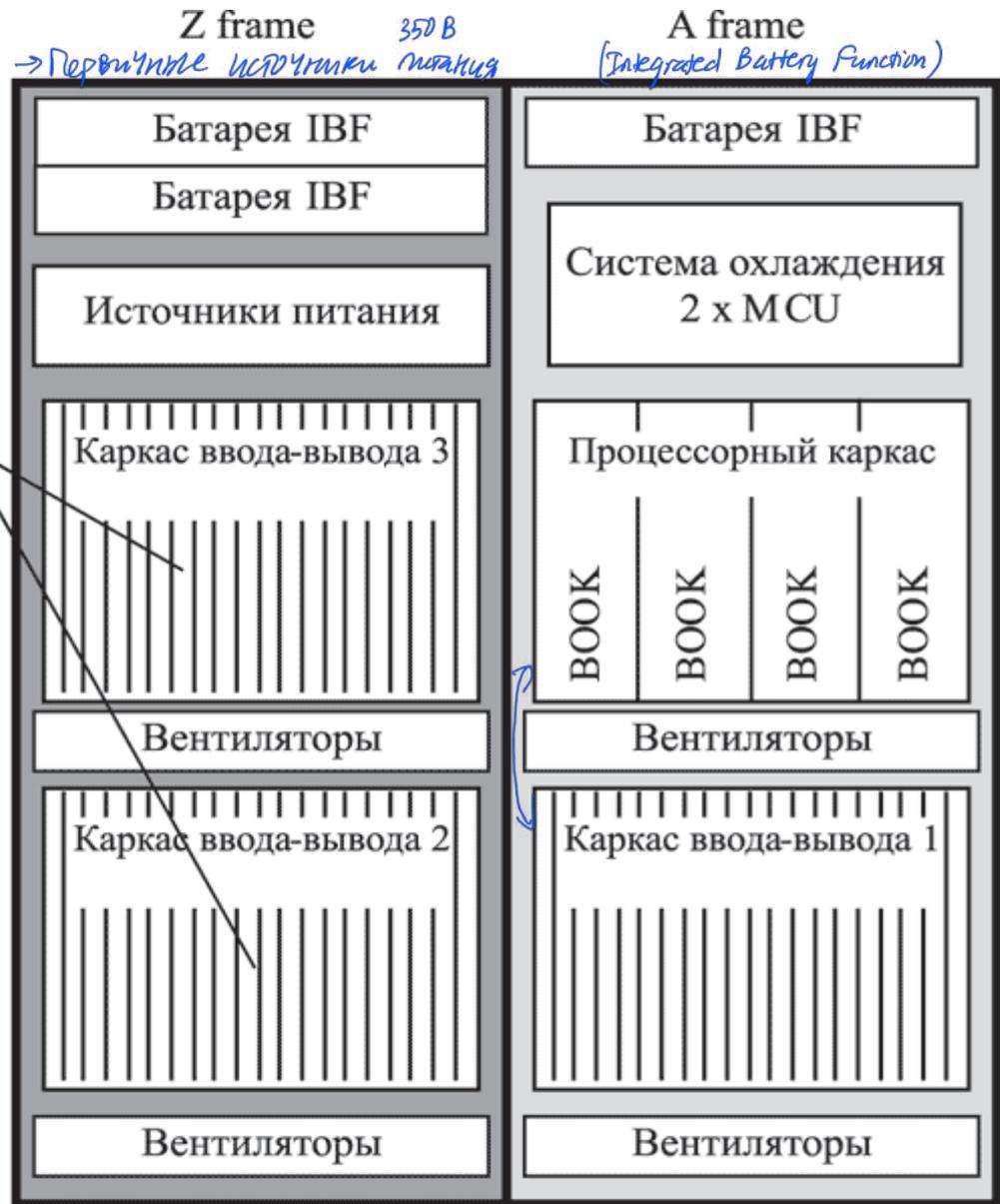


2 кольцевых структур - по/против часовой стрелке
Смена/добавления модулей памяти - в "горячем" режиме

Шкафы (frame)



По выбору



→ STI: Self-Timing Interface

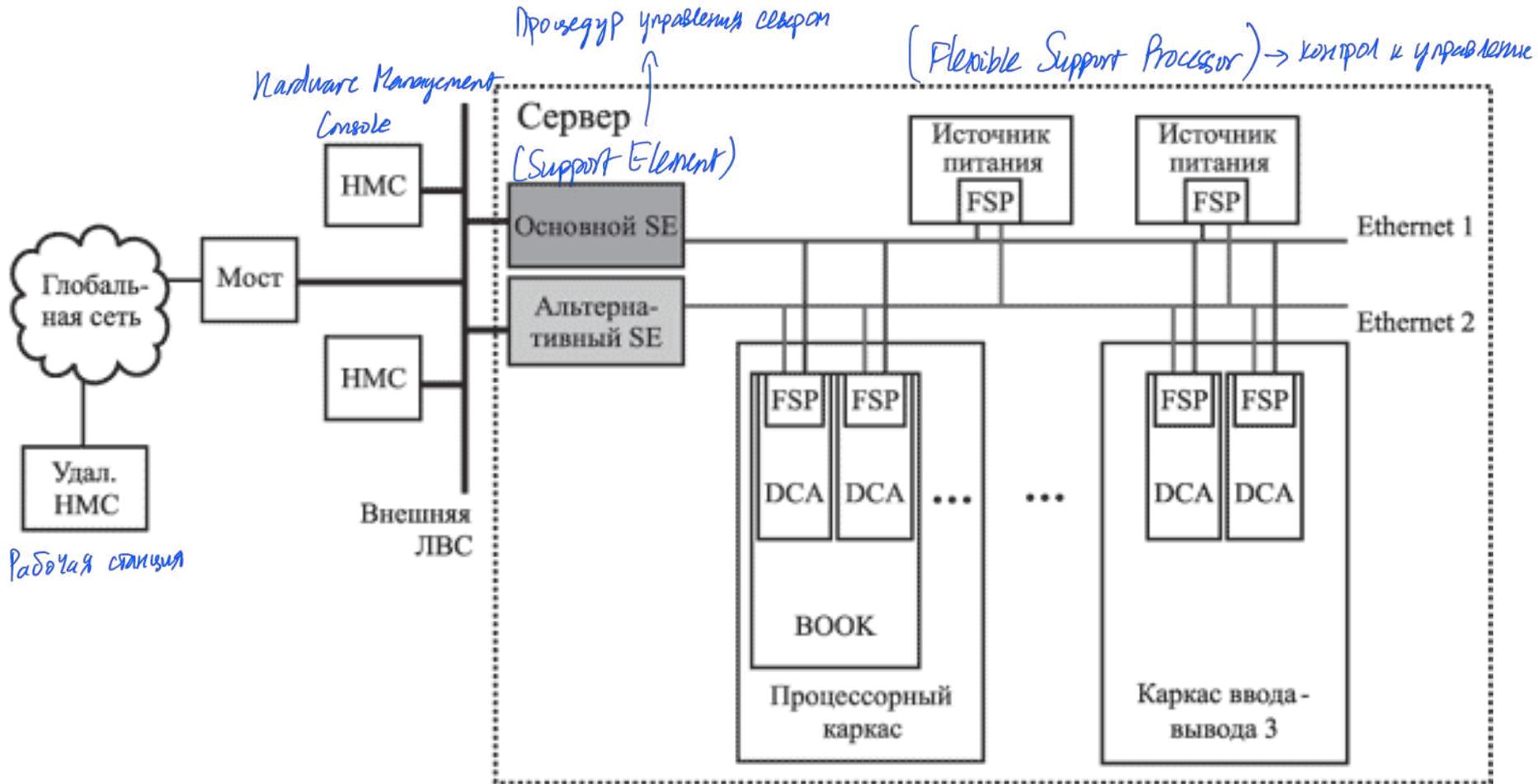
Типы процессорных узлов

- Центральный процессор **CP** (central processor) реализует систему команд z/Architecture и ESA/390. Он может быть отнесен к разделу LPAR и работать с операционными системами z/VM, z/OS, Linux, TPF и др. Совокупность всех CP сервера образуют CP pool, который может быть временно или постоянно расширен за счет настройки других PU.
- Процессор межсистемного взаимодействия **ICF** (Internal Coupling Facility) предназначен для реализации системного ПО Coupling Facility Control Code (CFCC), используемого при организации межсистемного обмена. ICF может быть включен только в LPAR, выделенный для реализации таких функций.

Типы процессорных узлов (продолжение)

- Процессор Java приложений zSeries ZAAP (zSeries Applications Assist Processor) ориентирован на эффективное исполнение Java-приложений под управлением IBM Java Virtual Machine (JVM).
- Сервисный процессор SAP (System Assist Processor) используется для управления операциями ввода-вывода путем исполнения милликодов канальной подсистемы. Один из SAP выделен в качестве Master SAP для реализации обменов между CEC, размещенными в модулях book, и элементом SE.
- Процессор поддержки LINUX IFL (Integrated Facility for Linux) оптимизирован для реализации операционной среды LINUX и ее приложений.

Система управления сервером



Консоль управления НМС

The screenshot shows a Windows Internet Explorer browser window displaying the Hardware Management Console (HMC) web application. The browser's address bar shows the URL `https://192.168.0.50/preloginmonitor/index.jsp`. The page title is "HMC1: Welcome to the Hardware Management Console (Version 2.9.1) - Windows Internet Explorer". The browser's menu bar includes "Файл", "Правка", "Вид", "Избранное", "Сервис", and "Справка". The toolbar contains icons for home, back, forward, print, and search, along with a search box containing "Поиск: 'Live Search'".

The main content area of the page features a header with the text "Welcome to the Hardware Management Console (Version 2.9.1)". Below the header, the text reads: "This web server is hosting the Hardware Management Console application. Click on the link below to begin." A purple hyperlink is provided: "[Log on and launch the Hardware Management Console web application.](#)". Below this, another link is shown: "You can also [view the online help](#) for the Hardware Management Console."

The "Status Indicator:" section contains a large, solid red rectangular area, which typically indicates a critical error or a warning state in the HMC interface.

The "Message Indicators:" section displays two message categories: "Hardware Messages" and "Operating System Messages", each accompanied by a document icon.

The browser's status bar at the bottom shows the text "Готово" on the left, a green checkmark icon and the text "Надежные узлы" in the center, and "100%" on the right.

Функции НМС и SE

- **пульт оператора;**
- **представление информации о состоянии системы;**
- **определение проблемных состояний и их анализ;**
- **конфигурирование системы;**
- **загрузка милликодов;**
- **выполнение плановых операций;**
- **пользовательский интерфейс НМСА;**
- **удаленное управление и др.**

Контрольные вопросы:

- 1) МСМ содержит: PU, L2SD, SC, MBA, MSC
- 2) Двухядерный процессор - повышает надежность при выполнении операций
- 3) Установка CEC
 - Case (процессорный корпус)
 - Book (отдельный блок)
- 4) CEC в кейфрейме: по/против часовой стрелки
- 5) А-шкаф: процессорный корпус, корпус ввода-вывода
Z-шкаф: 2 пол. корпуса ввода-вывода, источники питания, схема охлаждения
- 6) Тип процессорных узлов: CP, ICF, ZAAP, SAP, LINUX, FSP
- 7) Базовый конфиг сервера:
 - маковая: код, сип, код
 - кельмаковая: СВн
 - изменения
- 8) Система управления сервером: FSP, SE, ИМС
- 9) Функции копии управления сервером:
 - пульта оператора
 - загрузка микрокод
 - маковые операции
 - удаленное управление и др.
 - состояние системы
 - определение проблем и автоматический анализ
 - конфиг системы