

Московский Государственный Технический Университет
имени Н.Э.Баумана

С . Р . Иванов

Транзисторно-транзисторный ключ

Методические указания к выполнению лабораторных работ
по курсу « Электроника »

ВВЕДЕНИЕ

При построении современных систем логических элементов видное место занимают ТТЛ (транзисторно-транзисторная логика) и ЭСЛ (эмиттерно-связанная логика) ключи. Для правильного применения ключей и изучения их свойств необходимо познакомиться с совокупностью их электрических параметров и характеристик. Обычно ключи типа ТТЛ и ЭСЛ имеют несколько входов, что позволяет реализовать за счет этого различные логические функции. В частности, для положительной логики (когда логической единице соответствует высокий уровень напряжения, а логическому нулю - низкий), которую будем рассматривать в дальнейшем, на ТТЛ-ключе можно реализовать логическую функцию m И-НЕ, а на ЭСЛ-ключе с парафазным выходом – логические функции m ИЛИ-НЕ / m ИЛИ, где m – количество входов ключа.

К числу основных характеристик ключей относятся:

передаточная – зависимость напряжения на выходе схемы от напряжения на входе $U_{вых}=f_1(U_{вх})$;

входная – зависимость входного тока ключа от входного напряжения $I_{вх}=f_2(U_{вх})$;

выходная – зависимость выходного напряжения от нагрузочного тока $U_{вых}=f_3(I_{вых})$ (обычно снимают две выходные характеристики, соответствующие единичному и нулевому состояниям ключа);

переходная (амплитудно-временная) – зависимость выходного напряжения ключа от времени при подаче на вход(ы) заданных сигналов $U_{вых}=f_4(t)$.

Определенная обработка перечисленных характеристик позволяет найти ряд основных параметров ключей.

Ниже рассматриваются методики получения основных характеристик ключей и их последующая обработка для отыскания основных параметров исследуемых ключей.

На рис. 1 показано получение передаточной характеристики динамическим способом. Для этого на один из входов исследуемого ключа подается пилообразное напряжение, а все остальные входы объединяются и присоединяются к источнику питания напряжения с уровнем, соответствующим логической единице (логическому нулю). Выход ключа нагружается на один или несколько входов аналогичных ключей. Далее на экране осциллографа (при внешней синхронизации) наблюдаются входное пилообразное напряжение и изменение выходного напряжения (рис. 2). Поскольку $U_{вх}$ линейно зависит от времени t , а $U_{вых}$ также является функцией времени, то легко установить связь между выходным и входным напряжением, т.е. получит передаточную характеристику ключа. Для этого по наклону пологого участка “пилы” прогнозируется точка пересечения этой ветви с осью времени, и в эту точку переносится начало координат графиков: $U_{вх} = \varphi_1(t)$ и $U_{вых} = \varphi_2(t)$. Так как $U_{вх}=kt$, то на второй осциллограмме $U_{вых} = \varphi_2(t)$ переменная t однозначно отображает переменную $U_{вх}$, что и требуется.

В зависимости от типа ключа его передаточная характеристика может иметь вид, изображенный на рис. 3 (инвертирующий ключ) и на рис. 4 (не инвертирующий ключ). Последовательность обработки передаточных характеристик обоих типов одинакова и сводится к следующим действиям.

На передаточной характеристике намечаются точки A и B , в которых касательные к графику идут под углом $\pm 45^\circ$, т.е. где $dU_{вых}/dU_{вх} = \pm 1$ и эти точки проектируются с использованием нанесенной на график линии равного усиления $U_{вых}=U_{вх}$ на оси абсцисс и ординат (рис.3 и 4).

В результате выполнения операции будут определены:

U^1 и U^0 - соответственно напряжения логической единицы и логического нуля, т. е.

значения высокого и низкого уровней напряжения. Эти напряжения могут быть отнесены ко входной или выходной цепям ключа и поэтому получают соответствующие дополнительные индексы в обозначении ($U^1_{вх}$, $U^0_{вх}$, $U^1_{вых}$, $U^0_{вых}$);

$U^1_{пор}$ и $U^0_{пор}$ – пороговые напряжения логической единицы и логического нуля, т.е.

наименьшее (наибольшее) значение высокого (низкого) напряжения на входе ключа, при

котором он начинает изменять свое состояние. На рис. 3 и 4 смена состояния ключа происходит на участке между точками А и В.

Найденные уровни напряжения позволяют оценить логический перепад

$\Delta U_{вых} = U^{1_{вых}} - U^{0_{вых}}$, положительную $\Delta U^+_n = U^{0_{ex.nop}} - U^{0_{ex}}$ и отрицательную $\Delta U^-_n = U^{1_{ex}} - U^{1_{ex.nop}}$ статические помехи, а также статическую помехоустойчивость ключа $U_{n.ct}$ как меньшую из двух получаемых величин ΔU^+_n и ΔU^-_n . Здесь $U_{n.ct}$ определяется на входе схемы как максимально допустимое отклонение напряжения, при котором ещё не происходит изменения уровней выходного напряжения ключа.

Легко показать, что ключи, у которых нет петли гистерезиса на передаточной характеристике, могут иметь статическую помехоустойчивость не более половины логического перепада. Поэтому по степени отклонения от единицы отношения статической помехоустойчивости к половине логического перепада можно судить о качестве спроектированной схемы.

При снятии входной характеристики на один из входов подают изменяющееся напряжение в пределах $0 \dots E_n$ и наблюдают в его цепи ток. При этом все остальные входы объединяют и присоединяют к источнику с уровнем напряжения, соответствующим логической единице (нулю). Выходная цепь исследуемого элемента при этом остается ненагруженной (рис. 5 и 6). Пользуясь входной характеристикой схемы, можно отыскать такие параметры ключа, как $I^{1_{ex}}$ и $I^{0_{ex}}$ - входные токи логической единицы и нуля, т. е. токи во входной цепи ключа при подаче на его вход напряжения логической единицы $U^{1_{ex}}$ и нуля $U^{0_{ex}}$. Примерный вид входных характеристик ТТЛ- и ЭСЛ-ключей и способ оценки параметров $I^{1_{ex}}$ и $I^{0_{ex}}$ приводятся на рис. 7 и 8.

При снятии выходной характеристики ключа (рис. 9-12) в его входной цепи создают комбинацию входных сигналов, переводящую исследуемый ключ в состояние логического нуля или логической единицы. Выходную цепь ключа присоединяют к источнику тока и, изменяя нагрузочный ток, регистрируют изменения выходного напряжения. Схемы получения выходных характеристик ключей показаны на рис. 9 и 10 для ТТЛ-ключей и рис. 11 и 12 для ЭСЛ-ключей. Полученные характеристики используются для оценки $I^{1_{вых}}$ и $I^{0_{вых}}$ - выходных токов логической единицы и логического нуля. Это токи в выходной цепи ключа, которым соответствует на выходе ключа напряжение логической единицы и логического нуля. Примерный вид выходных характеристик ТТЛ- и ЭСЛ-ключей показан на рис. 13 и 14.

Найденные параметры ключа $I^{1_{ex}}$, $I^{0_{ex}}$, $I^{1_{вых}}$ и $I^{0_{вых}}$ используются затем для оценки коэффициента разветвления по выходу $K_{раз}$. Этот параметр определяет число единичных нагрузок - аналогичных ключей, которое можно одновременно подключить к выходу ключа; $K_{раз}$ есть меньший из двух коэффициентов разветвления

$$K_{раз}^1 = I^{1_{вых}} / I^{1_{ex}}, K_{раз}^0 = I^{0_{вых}} / I^{0_{ex}}.$$

Важно знать, какую мощность потребляет исследуемая схема. Различаются $P_{ном}^1$ и $P_{ном}^0$ - соответственно потребляемые схемой мощности в состоянии логической единицы и логического нуля. Они оцениваются через измеряемые в цепях источников питания токи (рис. 15) в соответствующих состояниях ключа $I_{ном.i}^1$ и $I_{ном.i}^0$ напряжения источников питания E_i :

$$P_{ном}^1 = \sum_{i=1}^K I_{ном.i}^1 E_i, P_{ном}^0 = \sum_{i=1}^K I_{ном.i}^0 E_i$$

Здесь K - количество источников питания в схеме ключа.

В качестве параметра ключа используется также и средняя потребляемая мощность от источников питания $P_{ном.ср} = 0.5(P_{ном}^1 + P_{ном}^0)$. Динамические свойства ключа (его быстродействие) оцениваются обычно по переходной (амплитудно-временной) характеристике. Для этого (рис. 16) на один вход схемы подают импульсный сигнал (при получении переходной характеристики - это идеальный прямоугольный импульс), все другие входы объединяют и подают на них уровень напряжения, который отключает эти

(для ТТЛ-ключа высокий уровень напряжения, а для ЭСЛ-ключа - низкий). На выход схемы присоединяется нагрузка в соответствии с найденным $K_{раз}$. На экране осциллографа, работающего в режиме внешней синхронизации, наблюдают входной и выходной сигналы ключа. Используемые для оценки быстродействия ключа параметры и методика их получения отображены на рис. 17.

Однако подчас затруднительно поставить этот эксперимент (особенно при высоком быстродействии элемента). Тогда прибегают к упрощенной оценке быстродействия исследуемого ключа, используя при этом параметр $t_{зд.р.ср}$ – среднее время задержки распространения сигнала; как интервал времени оно равно полусумме задержки распространения сигнала при выключении $t^{0'1}_{зд.р}$ и включении $t^{1'0}_{зд.р}$ ключа.

Для оценки $t_{зд.р.ср}$ собирают цепочку из нечетного числа исследуемых инвертирующих схем и закольцовывают её (рис. 18).

В цепи начинают циркулировать перепады напряжения, период следования которых определяется общей задержкой цепи для положительного и отрицательного перепадов напряжения. Присоединяя осциллограф к выходу любого из закольцованных ключей и оценивая период колебаний в цепи T , вычисляют среднюю задержку распространения сигнала для одного элемента $t_{зд.р.ср} = 0.5T/n$, где n – число элементов (ключей) в кольце.

Р а б о т а № 5. ТРАНЗИСТОРНО-ТРАНЗИСТОРНЫЙ КЛЮЧ

Цель работы – получение и исследование основных электрических характеристик и параметров транзисторно-транзисторного ключа.

Обычно во входной цепи таких ключей применяются многоэмиттерные транзисторы, что позволяет иметь у микросхемы несколько равноценных входов (до восьми) и реализовать на её основе логическую функцию И-НЕ. Закон функционирования элемента с двумя входами x_1 , x_2 и одним инверсным выходом y отображается уравнением $y = \overline{x_1 x_2}$.

По этой причине рассматриваемые ключи называются транзисторно-транзисторными логическими элементами (ТТЛ-элементами). В свою очередь, более сложные логические элементы серии строятся на основе простейших ТТЛ-ключей.

На рис. 19 показана принципиальная схема ТТЛ-ключа с двумя входами. Логическая операция И реализуется с помощью двухэмиттерного транзистора $VT1$ и резистора $R1$, а операция НЕ – на оставшихся транзисторах $VT2-VT5$, диоде $VD1$ и резисторах $R2...R5$, на которых построен сложный инвертор.

Рассмотрим особенности работы такого ключа. Если хотя бы на одном из входов схемы имеется низкий уровень напряжения (логический нуль), то соответствующий эмиттерный переход многоэмиттерного транзистора $VT1$ откроется. Поскольку в этой ситуации втекающий в коллектор транзистора $VT1$ ток ограничен на уровне $I_{ко}$ транзистора $VT2$, то многоэмиттерный транзистор $VT1$ насыщается и его остаточное напряжение $U_{к.э.н1}$ составляет при этом не более 0,3В. Потенциал базы $VT2$, равный $U_{вх}^0 + U_{к.э.н1}$, недостаточен для открывания двух последовательно включенных эмиттерных переходов транзисторов $VT2$ и $VT5$, а вместе с ними заперт и транзистор $VT3$.

В свою очередь, транзистор $VT4$ и диод $VD1$ открыты за счет подключения базы $VT4$ через резистор $R2$ к положительному полюсу источника питания. При этом на выходе схемы возникает высокий уровень напряжения $V_{вых} = E_n - I_{б4}R2 - U_{бэ4} - U_{ак1}$, достигающий значения 3,6...4,2 В (на открытом эмиттерном переходе транзистора падает напряжение от 0,65 до 0,75 В, а ток в цепи базы $VT4$ незначителен).

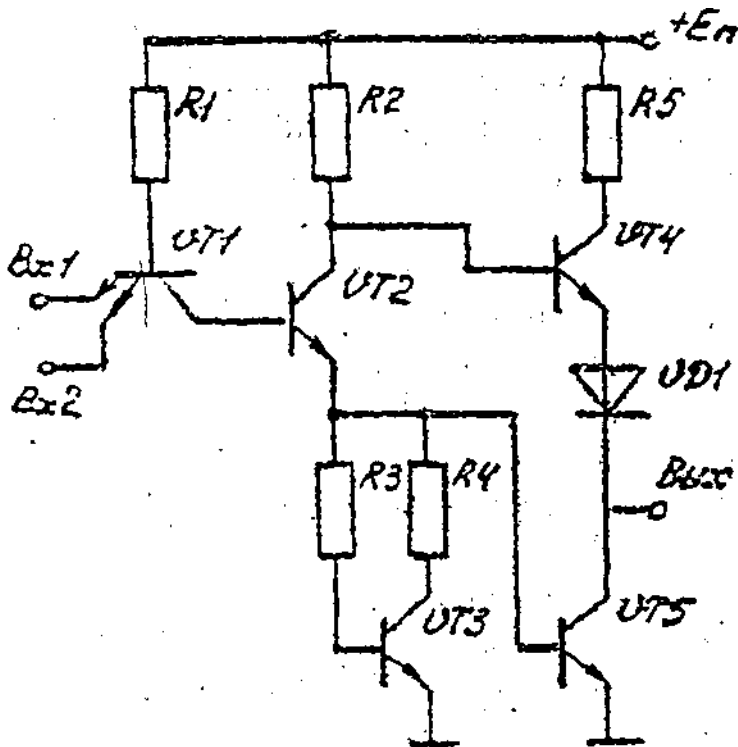


Рис. 19. Принципиальная электрическая схема ТТЛ-ключа.

Если на всех входах ключа одновременно присутствует высокий уровень напряжения (логическая единица), то эмиттерные переходы транзистора $VT1$ заперты, его коллекторный переход отпирается и связывает последовательно включенные эмиттерные переходы транзисторов $VT2$ и $VT5$ через резистор $R1$ с источником питания схемы. В результате этого транзисторы $VT2$ и $VT5$ отпираются до насыщения и выходное напряжение, равное $U_{к.э.5}$, падает до несколько десятых долей вольта (имеем низкий уровень напряжения на выходе схемы, соответствующий логическому нулю). Понижению уровня выходного напряжения способствует запираение транзистора $VT4$ и диода $VD1$, возникающее вследствие недостаточной разности потенциалов между базой $VT4$ и коллектором $VT5$. Эта разность потенциалов образуется из $U_{к.э.н2} \sim 0.3В$ и $U_{б.к.н5} \sim 0.7В$, т.е. приблизительно $1,0В$, что недостаточно для отпираения последовательно соединенных эмиттерного перехода транзистора $VT4$ и диода $VD1$.

Цепочка из $VT3$, $R3$ и $R4$ препятствует глубокому насыщению транзистора $VT5$ после его отпираения за счет отбора части базового тока $VT5$. Кроме того, транзистор $VT3$ при выключении транзистора $VT5$, оставаясь дольше него в насыщении, обеспечивает быстрое удаление избыточного заряда неосновных носителей из области базы. В схеме ТТЛ-ключа каскад на транзисторе $VT2$ – фазорасщепляющий усилитель, который обеспечивает получение парафазного сигнала для управления транзисторами $VT4$ и $VT5$. Одновременно с этим эмиттерный переход транзистора $VT2$ выполняет роль “диода” смещения, увеличивая порог переключения схемы и повышая её помехоустойчивость.

Резистор $R5$ ограничивает ток в цепи транзисторов $VT4$, $VT5$ и диода $VD1$ при выключении схемы, когда транзистор $VT5$ ещё не вышел из насыщения, а транзистор $VT4$ уже открылся. При включении ключа коллекторный ток транзистора $VT5$ обеспечивает быстрый разряд емкости в выходной цепи ключа, благодаря чему отрицательный перепад напряжения на выходе имеет малую длительность. При выключении ключа транзистор $VT5$ запирается, а $VT4$ отпирается и работает в активном режиме. Эмиттерный ток транзистора $VT4$ обеспечивает быстрый заряд емкостей на выходе схемы, благодаря чему положительный перепад напряжения на выходе получается коротким. Таким образом, сложный выходной каскад обеспечивает малое время срабатывания ключа даже при значительных емкостных нагрузках.

Задание

1. Снять передаточную характеристику ТТЛ-ключа. Определить уровни выходного сигнала $U'_{вых}$ и $U^o_{вых}$, пороговые напряжения $U'_{вх.пор}$ и $U^o_{вх.пор}$. Оценит логический перепад ТТЛ-ключа и его статическую помехоустойчивость.
2. Снять входную характеристику ТТЛ-ключа и определить токи $I'_{вх}$ и $I^o_{вх}$.
3. Снять выходные характеристики ТТЛ-ключа во включенном и выключенном состояниях. Определить нагрузочную способность исследуемого ключа в состояниях логической единицы $I'_{вых}$ и нуля $I^o_{вых}$.
4. Определить коэффициент разветвления по выходу в каждом из логических состояний.
5. Измерить потребляемую схемой мощность в состояниях логической единицы и нуля и оценить среднюю потребляемую ТТЛ-ключом мощность.
6. Экспериментально определить среднюю задержку распространения сигнала в ТТЛ-ключе.
7. Дать заключение о свойствах исследуемого объекта, сопоставив его параметры с аналогичными у других ключей.

Работа № 7. ИССЛЕДОВАНИЕ СХЕМ ФОРМИРОВАНИЯ ИМПУЛЬСОВ

Цель работы – изучить работу схем формирования импульсов и исследовать влияния параметров схем на качество формирования сигналов.

Формирователем называется схема, позволяющая изменять параметры импульсов: длительность, амплитуду, время фронта и среза импульсов. Типичными представителями этого класса устройств являются ограничитель амплитуды, дифференцирующие и интегрирующие цепи.

Ограничители амплитуды строятся на нелинейном элементе, в качестве которого могут использоваться полупроводниковые диоды и триоды. В зависимости от используемого нелинейного элемента, схемы его включения и режима работы существует большое разнообразие ограничителей (параллельные и последовательные диодные ограничители и т. д.).

Ограничители амплитуды используются:

- для формирования импульсов с плоской вершиной;
- для формирования импульсов нужной амплитуды;
- для селекции импульсов требуемой полярности и амплитуды;
- для формирования квазипрямоугольных (почти прямоугольных) импульсов из синусоидальных колебаний и т.д.

Дифференцирующие и интегрирующие цепи состоят из RC или RL элементов. Первые служат для получения коротких по длительности импульсов из перепадов напряжений; вторые – для расширения импульсов по длительности, в качестве линии задержки и простейшего генератора линейно изменяющегося напряжения.

Ограничитель представляет собой устройство, напряжение на выходе которого остается практически постоянным, при том, что входное напряжение стало больше (ограничение по максимуму) или меньше (ограничение по минимуму) некоторого предельного значения. Предельное напряжение в этом случае называется уровнем или порогом ограничения сверху или снизу. В пределах же порогов ограничения выходной сигнал по форме совпадает с входным.

Таким образом, ограничитель изменяет форму кривой подводимого к нему напряжения, срезая верхнюю или нижнюю кривой (или и ту, и другую). Например, при подаче на вход двустороннего ограничителя напряжения синусоидальной формы на выходе можно получить напряжение трапецеидальной (почти прямоугольной) формы (рис.21)

Входное напряжение в любой момент $U_{вх} = U_m \sin \omega t = U_m \sin 2\pi f t$

Где U_m – максимальное значение амплитуды синусоидальных колебаний; $T = 1/f$ – период синусоидальных колебаний; ω, f – соответственно круговая и циклическая частоты синусоидальных колебаний.

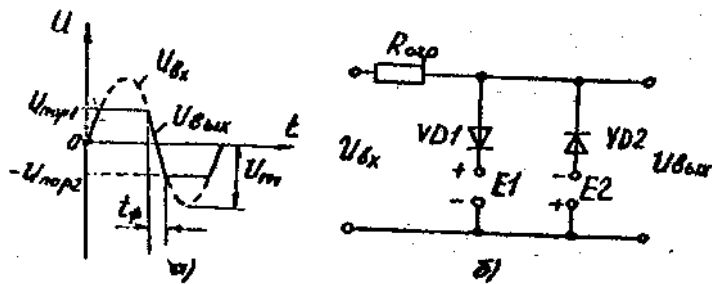


Рис. 21. Эпюры напряжений (а) и схема (б) двухстороннего параллельного диодного ограничителя

При верхнем пороге ограничения $U_{нор1} = E_1$ и нижнем $U_{нор2} = -E_2$ имеем $U_{нор1} - U_{нор2} = U_m \sin 2\pi f t_\phi$, где t_ϕ – время фронта выходного напряжения. Обычно $T = 2\pi\omega \gg t_\phi$ И синус можно заменить его аргументом. Тогда $U_{нор1} - U_{нор2} \approx U_m 2\pi f t_\phi$.

Отсюда длительность фронта выходного напряжения определится следующим образом:

$$t_\phi = \frac{1}{2\pi f} \frac{U_{нор1} - U_{нор2}}{U_m}. \quad (1)$$

Выражение (1) позволяет выбрать параметры входного сигнала U_m, f и ограничителя $U_{нор1}$ и $U_{нор2}$ для получения нужной прямоугольности выходных импульсов.

В данной работе мы ограничимся исследованием последовательного и параллельного диодных ограничителей дифференцирующей и интегрирующей цепей.

Последовательный диодный ограничитель и диаграммы напряжения, поясняющие его работу, представлены на рис. 22.

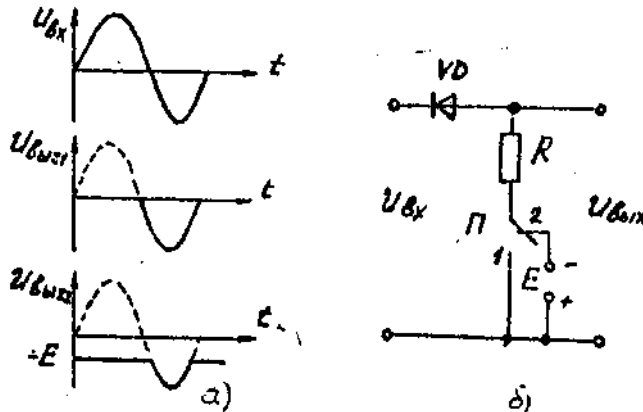


Рис.22. Эпюры напряжений (а) и схема (б) последовательного ограничителя

Если переключатель Π находится в положении 1, то происходит полное ограничение сверху входных сигналов (эпюра $U_{вых1}$); в положении 2 схема ограничивает входной сигнал сверху на уровне ЭДС подпора $-E$ (эпюра $U_{вых2}$).

Амплитуда выходного сигнала определяется следующим образом:

- 1) при положительных полуволнах входного сигнала диод VD практически разрывает цепь между входными и выходными клеммами, поэтому $U_{вых1}^+ \approx 0, U_{вых2}^+ \approx -E$;
- 2) при отрицательных полуволнах входного сигнала диод открыт и

$$U_{вых1}^- = \frac{U_{вх}^- R}{R + r_{д.пр}} \approx U_{вх}^-, \text{ так как } R \gg r_{д.пр},$$

$$U_{вых2}^- = \frac{U_{вх}^- - E}{R + r_{д.пр}} R \approx U_{вх}^- - E, \text{ так как } R \gg r_{д.пр};$$

здесь $r_{д.пр}$ - прямое сопротивление диода.

Если изменить полярность включения диода, то получим схему ограничения снизу (по минимуму). Ограничение в схеме наступает за счет обратного смещения диода.

Качество работы в области пропускания и ограничения характеризуется коэффициентами передачи K_n и K_o соответственно. Эти характеристики определяются отношением приращений выходного и входного сигналов:

$$K_n = \frac{R}{R + r_u + r_{\partial,np}}, K_o = \frac{R}{R + r_u + r_{\partial,обр}}, \text{ где } r_u - \text{внутреннее сопротивление источника}$$

входного сигнала, $r_{\partial,np}$, $r_{\partial,обр}$ – сопротивление диода при прямом и обратном смещении на нем соответственно.

При ограничениях импульсных сигналов с крутыми фронтами происходит искажение формы выходных сигналов, что обусловлено переходными процессами в схеме, связанными с зарядом емкости нагрузки C_n при формировании среза t_c и разрядом емкости при формировании фронта t_f (рис.23): $t_c = 2.2C_n(r_u + r_{\partial,np})$; $t_f = 2.2C_nR$.

Нетрудно видеть, что всегда $t_f > t_c$.

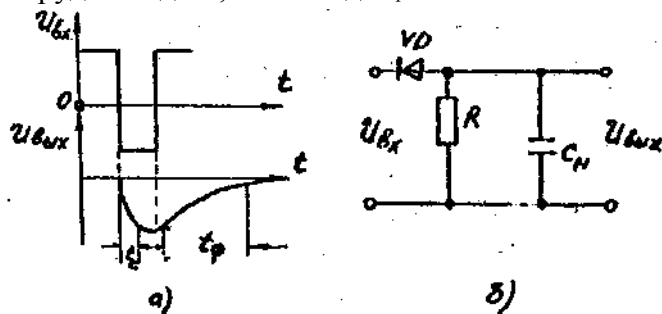


Рис.23. Эпюры напряжений (а) и схема (б) последовательного ограничителя прямоугольных двухполярных импульсов

Параллельный диодный ограничитель по максимуму (сверху) и эпюры напряжений, поясняющие его работу, представлены на рис.24.

Если переключатель находится в положении 1, то происходит полное ограничение сверху входных полувершин (эпюра $U_{вых1}$); в положении 2 схема ограничивает входной сигнал сверху на уровне $+E$ (эпюра $U_{вых2}$).

Амплитуда выходного сигнала в этих случаях соответственно:

- 1) при положительных полуволнах входного сигнала диод VD открыт (при $U_{вх} > 0$ для положения 1; при $U_{вх} > E$ для положения 2) и

$$U_{вых1}^+ = \frac{U_{вх}}{R_{огр} + r_{\partial,np}} r_{\partial,np} \approx 0, \text{ так как } r_{\partial,np} \ll R_{огр},$$

($R_{огр}$ - резистор, ограничивающий ток через открытый диод);

$$U_{вых2}^+ = U_{вх} \text{ при } U_{вх} < E; U_{вых2}^+ = E \text{ при } U_{вх} > E;$$

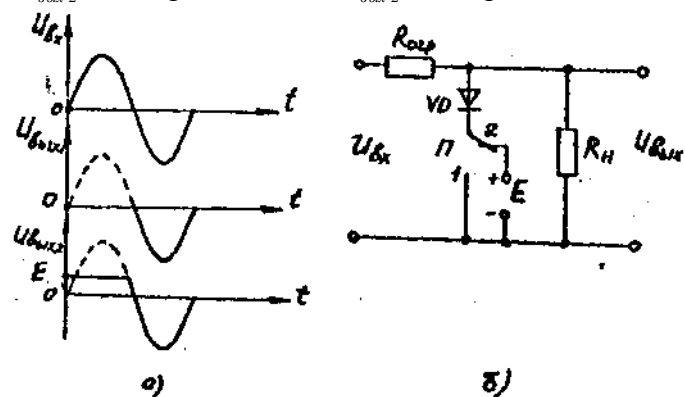


Рис.24. Эпюры напряжений (а) и схема (б) параллельного диодного ограничителя

- 2) при отрицательных полуволнах входного сигнала диод VD заперт и

$$U_{вых}^- = U_{вых2}^- = U_{вх} (r_{\partial,обр} \gg R_{огр}).$$

Если считать, что ограничитель работает на нагрузку, то коэффициенты передачи

$$K_{\Pi} = \frac{R_H}{R_H + R_{o2p} + r_u}, K_O = \frac{r_{o,np}}{R_{o2p} + r_u + r_{o,np}}$$

Как и в последовательном диодном ограничителе, на форму выходного сигнала в параллельном диодном ограничителе существенно влияет емкость нагрузки C_H (рис. 25).

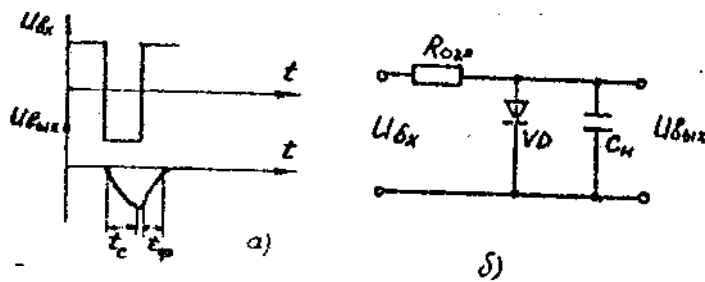


Рис.25. Эпюры напряжений (а) и схема параллельного ограничителя (б) прямоугольных двухполярных импульсов

Формирование связано с разрядом емкости: $t_c = 2.2C_H R_{o2p}$.

При формировании фронта емкость нагрузки стремится перезарядиться с уровня $-E$ до уровня $+E$ с той же постоянной времени $C_H R_{o2p}$. Однако как только напряжение на выходе достигает нулевого значения, открывается диод и дальнейший перезаряд емкости прекращается. Поэтому длительность фронта оказывается меньше длительности среза. Если амплитуды положительной и отрицательной полуволны входного сигнала равны, то приближенно можно считать $t_{cp} \approx 0.7C_H R_{o2p}$.

Дифференцирующей называется цепь, сигнал на выходе которой пропорционален производной входного сигнала. Примеры дифференцирующих цепей представлены на рис. 26.

Дифференцирующие цепи служат для получения коротких импульсов из перепадов напряжений.

Выходное напряжение связано со входным соотношением $U_{\text{вых}} = U_{\text{вх}} e^{-t/\tau}$, где τ – постоянная времени дифференцирующей цепи.

Форма выходного сигнала зависит от соотношения между длительностью входного импульса t_u и постоянной времени цепочки τ . Чем меньше постоянная времени $\tau = RC$; ($\tau = L/R$), тем более короткие импульсы на выходе можно получить из перепадов напряжения. Цепочка, у которой $\tau \gg t_u$, называется переходной.

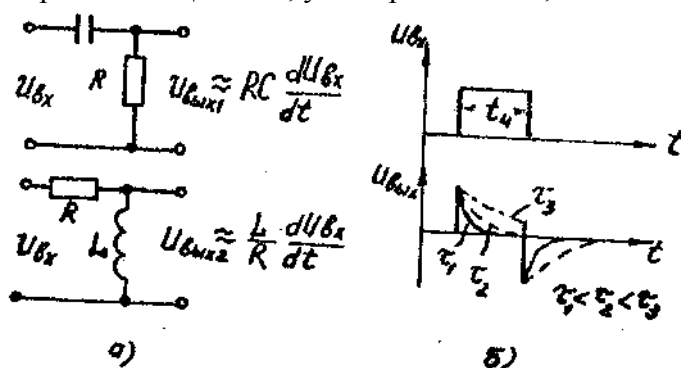


Рис.26. Схемы дифференцирующих цепей (а) и эпюры напряжений (б)

Интегрирующая цепь имеет на выходе сигнал, пропорциональный интегралу входного сигнала. Примеры интегрирующей цепи приведены на рис. 27.

Интегрирующие цепи расширителями импульсов, а также используются в качестве линии задержки и генератора линейно изменяющегося напряжения.

Выходное напряжение связано с входным соотношением $U_{\text{вых}} = U_{\text{вх}} (1 - e^{-t/\tau})$, где $\tau = RC$; ($\tau = L/R$) – постоянная времени интегрирующей цепи. Передний фронт выходного импульса $t_{\phi} = 2.2\tau$.

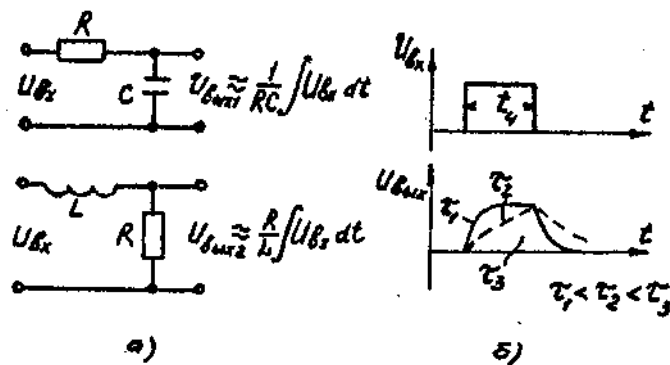


Рис.27. Схема интегрирующих цепей (а) и эпюры напряжений (б)

Описание макета

Макет, схема которого представлена рис.28, состоит из двух частей. Верхняя часть схемы включает в себя последовательный диодный ограничитель ($VD1, R2$), параллельный диодный ограничитель ($VD2, R1$) и нагрузки емкостную ($C1, C2$) и активную ($R3$). С помощью источников $G1$ и $G2$ можно изменять порог ограничителя. Нижняя часть схемы включает в себя дифференцирующую ($C3, R5, R6, R7$) и интегрирующую ($R4, C4, C5, C6$) цепи.

Изменяя с помощью переключателей сопротивления в дифференцирующей цепи и конденсаторы в интегрирующей, изменяют постоянные времени соответствующих цепей. В макете использованы диоды KD510A.

Номиналы резисторов и конденсаторов, установленных в макете:

$R1=R2=R3=5.1\text{кОм}$; $R4 = 9.1\text{кОм}$; $R5 = 1.1\text{МОм}$; $R6 = 68\text{кОм}$; $R7 = 20\text{кОм}$; $C1 = 6800\text{пФ}$; $C2 = 3300\text{пФ}$; $C3 = 1000\text{пФ}$; $C4 = 0.047\text{мкФ}$; $C5 = 0.015\text{мкФ}$; $C6 = 6800\text{пФ}$.

Задание

1. Исследовать работу последовательного диодного ограничителя, проведя коммутацию макета в соответствии со схемой на рис. 22 и подав на вход 1 схемы синусоидальное напряжение с амплитудой $U_m = 6\text{В}$ и частотой $f = 1\text{кГц}$. Изменять порог ограничения с помощью источника $G1$. Зарисовать эпюры входного и выходного напряжений. Подать прямоугольные импульсы на вход ограничителя. Оценить искажения формы импульсов при различных емкостях и сопротивлении нагрузки. Зарисовать эпюры, рассчитать фронты выходных импульсов и сравнить с экспериментально полученными.
2. Исследовать работу параллельного диодного ограничителя аналогичным образом.
3. Исследовать работу дифференцирующей цепи, подав на вход 2 прямоугольные импульсы и изменяя постоянную времени с помощью различных R . Эпюры входного и выходного напряжений зарисовать. Экспериментально определить длительность выходных импульсов для трех значений резисторов.
4. Исследовать работу интегрирующей цепи, подав на вход 2 прямоугольные импульсы и изменяя постоянную времени с помощью различных C . Эпюры выходных и входных напряжений зарисовать. Рассчитать длительность фронтов выходных импульсов и сравнить их с экспериментальными значениями.

Вопросы для самоподготовки

1. Объясните работу последовательного диодного ограничителя.
2. Объясните работу параллельного диодного ограничителя.
3. Какие параметры схем диодных ограничителей и как влияют на значения t_c и t_f ?
4. Каково назначение дифференцирующей и интегрирующей цепочек?
5. Как можно изменить длительность выходного импульса в дифференцирующей и интегрирующей цепочках?

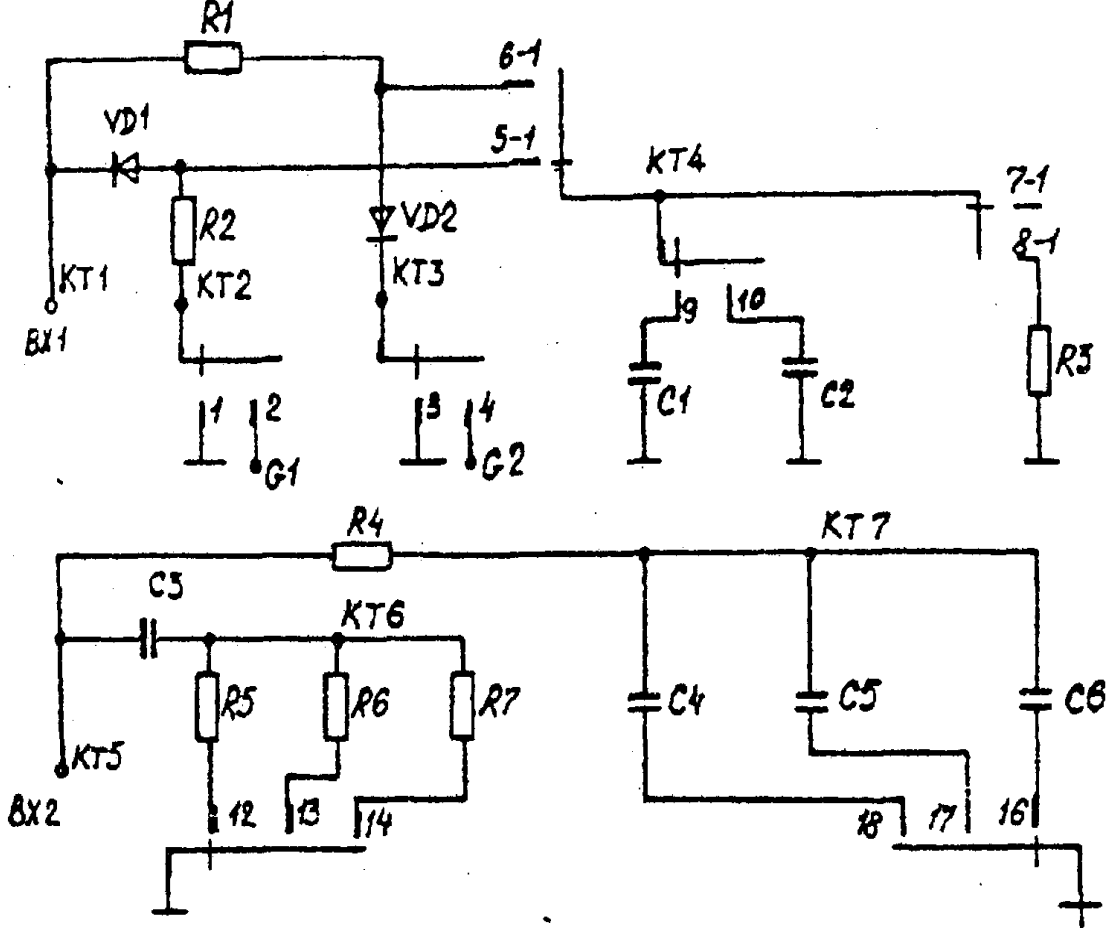


Рис. 28. Схема макета